

저가형 PDP 구동 회로를 위한 단일 스위치 에너지 회수 회로

최은석, 한상규, 윤명중
한국과학기술원

A new single switch energy recovery circuit for low-cost PDP

Eun-Seok Choi, Sang-Kyoo Han and Myung-Joong Youn
Korea Advanced Institute of Science and Technology

ABSTRACT

본 논문에서는 저가형 PDP 구동 회로를 위한 새로운 단일 스위치 에너지 회수 회로를 제안한다. 제안한 회로는 기존의 에너지 회수 회로가 주스위치 외에 별도로 4개의 스위치가 더 필요한 데 비해 하나의 스위치만을 사용함으로써, 그 구조가 간단하여 작고 가벼우며 저가로 구현 가능하다. 또한 이 회로는 우수한 에너지 회수 성능을 보이며 패널 전압을 충분히 충, 방전시킴으로써 모든 주스위치들이 영전압 스위칭하도록 하고 낮은 EMI 특성을 갖는다. 본 논문에서는 제안한 회로의 동작 원리, 설계 방법 그리고 실험 결과를 제시한다. 제안한 회로는 PDP TV의 저가격화에 도움이 되리라 기대된다.

1. 서 론

플라즈마 디스플레이 패널(Plasma Display Panel, 이하 PDP)은 1960년대에 개발된 평판 표시 소자로서, 80년대를 지나면서 기술적 가능성을 보이면서 발전해오다가 90년대 초반 일본 업체들의 잇따른 칼라 PDP TV 개발 성공으로 인하여 도약기를 맞는다. 90년대 중반 이후로는 삼성과 LG 등의 국내 업체들이 주도하면서 기술적, 산업적으로 성숙기에 접어든다. 게다가 위성디지털방송(DMB)출범 등의 잇따른 디지털 영상 매체들의 등장으로 인한 디지털 영상 시대의 도래는 디지털 TV의 시장성을 더욱 밝게 해주었다. PDP는 얇은 대화면(최대 102인치), 넓은 시야각, 명암비(~10000:1), 밝기(~1500cd) 등의 여러 장점들로 인하여 현재 디지털 TV 시장의 대표 주자이다.

PDP는 전면유리판에는 X, Y의 두 개의 유지 방전 전극이 나란히 자리잡고 그 위를 유전체층, MgO 보호막이 차례로 덮여있다. 배면기판에는 유지 방전 전극과는 직교하도록 어드레스 전극이 놓여있고 각 셀 간의 격벽이 자리잡고 있는데, 각 셀마다 R(빨간색), G(녹색), B(파

란색)의 형광체가 도포되어 있다. 이들 전면, 배면기판을 흡착한 다음, 그 사이를 Xe, Ne, He 등의 방전 가스로 채운다. 이러한 PDP의 구조로 인하여 PDP 패널은 등가적으로 용량성 부하(capacitance load)로 본다.

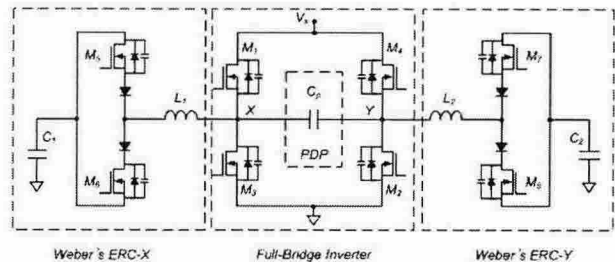


그림 1. 기존의 에너지 회수 회로 (Weber's ERC)

PDP를 발광시키기 위해서는 플라즈마 방전 개시 전압보다 높은 전압을 X와 Y전극 사이에 걸어주어야 하는데, AC PDP에서는 지속적으로 발광하도록 풀-브릿지 형태의 인버터로 구성된 방전 유지 회로(sustain driver)를 이용한다. PDP 패널의 등가 커패시턴스를 C_p 라고 하면 패널의 X, Y간의 전압을 방전 유지 전압 V_s 로 충전할 때, 회로 내의 기생 저항에서 발생하는 에너지 손실은 $C_p V_s^2 / 2$ 이고 반대로 패널을 V_s 에서 0V로 방전할 때 역시 동일한 만큼의 손실이 발생한다. 따라서 방전 유지 회로의 동작 스위칭 주파수를 f 라고 한다면, 총 손실은 $2C_p V_s^2 f$ 로 전체 PDP TV의 전력 효율 저하를 초래하고, 스위칭할 때의 서지성 전류로 인하여 EMI 문제를 야기하며 스위치 소자의 전류 용량을 증가시켜야만 하는 원인이 된다. 이러한 문제들을 해결하고자 에너지 회수 회로(energy recovery circuit, ERC)가 필수적이며 그림 1과 같은 에너지 회수 회로가 제안된 바 있다.^[1] 웨버(Weber)가 제안한 이 회로는 LC 공진을 이용하여 에너지 회수가 효과적으로 이루나, 몇 가지 단점을 갖는다. 우선 보조 회로가 복잡하고 그 크기 역시 주 회로에 비하여 비대해져 패널의 부피, 두께 및 가격 상승을 가져온다. 또한 보조 커패시터에서는 등가직렬저항에서 발생

하는 열로 인하여 시스템의 수명이 단축되고 보조 스위치에서의 스위칭 손실로 인하여 전체 효율을 낮춘다.

본 논문에서는 그림 2와 같은 보조 스위치를 하나만 사용한 새로운 에너지 회수 회로를 제안한다. 제안한 회로는 하나의 보조 스위치만으로도 에너지 회수 동작이 가능하고, 구조가 매우 간단하여 부피가 작고 저가 구현이 가능하다는 장점을 갖는다.

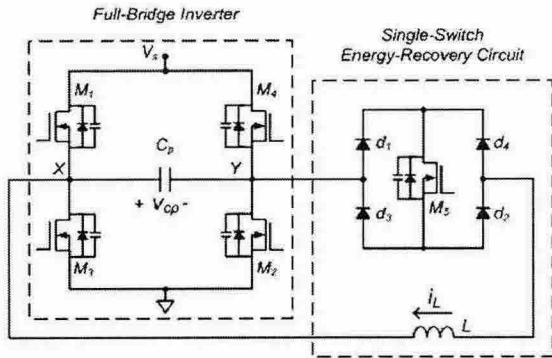


그림 2. 제안한 에너지 회수 회로

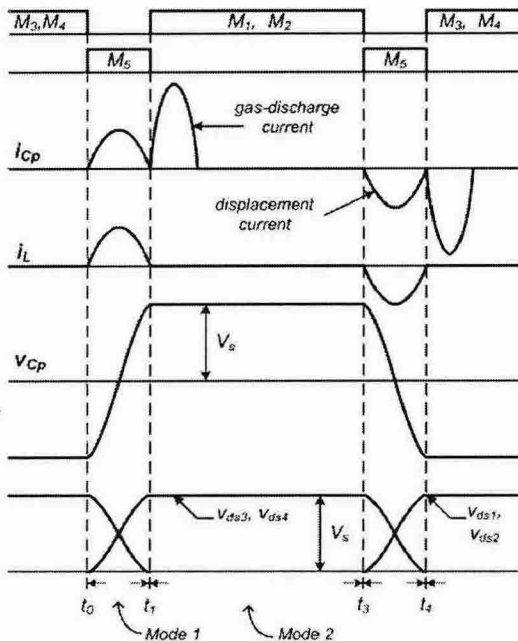


그림 3. 제안한 회로의 동작 파형

2. 제안한 에너지 회수 회로

제안한 회로에서는 하나의 보조 스위치와 네 개의 다이오드를 이용, 인덕터 L 과 PDP 패널 등가 커패시터 C_p 와의 LC 공진을 통하여 패널로의 에너지 투입 및 회수 기능을 수행한다. 그림 3은 제안한 회로의 모드별 동작을 보이고 있다. 한 스위칭 주기 동안의 동작은 모두 네 개의 모드로 나눌 수 있다. 모드 1 이전에는 주스위치 M_3 와 M_4 가 켜져 있어서 패널 양단 전압은 $-V_s$ 로 유지되어 있다.

2.1 모드 1 ($t_0 \sim t_1$)

주스위치 M_3 와 M_4 가 꺼지면서 이와 동시에 보조 스위치 M_5 가 켜짐으로써, 패널 등가 커패시터 C_p 와 인덕터 L 로 이루어진 공진 회로가 형성되고 패널 양단 전압은 $-V_s$ 에서 V_s 로 반주기 공진을 하면서 상승하며 반주기 공진이 끝나면 모드 1이 마치고 모드 2로 넘어간다. 이때의 패널 양단 압과 보조 인덕터 전류는 아래 식과 같다.

$$v_{cp}(t) = -V_s \cos(\omega t)$$

$$i_L(t) = \frac{V_s}{\sqrt{L/C_p}} \sin(\omega t) \quad \text{where, } \omega = 1/\sqrt{LC_p}$$

2.2 모드 2 ($t_1 \sim t_2$)

앞선 모드 1에서 패널 양단 전압이 V_s 에 다다르면, 보조 스위치 M_5 를 끄고 주스위치 M_1 와 M_2 를 켜서 패널 양단 전압 V_s 을 로 유지한다. 이때의 패널 양단 전압과 보조 인덕터 전류는 다음과 같다.

$$v_{cp}(t) = V_s$$

$$i_L(t) = 0$$

나머지 반주기 동안의 회로의 동작은 모드 1과 모드 2의 동작과 동일하며 그 부호만 반대이다.

3. 기존 회로와의 비교분석

기존 회로는 풀-브릿지 인버터에 덧붙여 에너지 회수 및 투입을 위한 에너지 회수 회로가 X와 Y 전극에 각각 추가된다. 각 전극에 덧붙여지는 보조 회로는 각각 보조 스위치 두 개, 다이오드 두 개, 인덕터 두 개, 클램핑 다이오드 두 개 그리고 커패시터 하나로 이루어져 있다. 반면에 제안한 회로는 보조 스위치 하나와 다이오드 네 개 그리고 인덕터 하나와 클램핑 다이오드 두 개로만 이루어진 보조 회로 하나만 필요하다. 보조 회로를 구성하는 소자들의 개수를 기존에 비해 확연하게 줄임으로써 전체 회로에서 차지하는 부피와 무게를 저감시킬 수 있으며 제작 단가 역시 낮아질 수 있다. 한편 제안한 회로는 에너지 회수 및 투입을 위해서 사용되는 소자 개수들을 대폭 줄였음에도 불구하고 기존과 동일한 기능을 기대할 수 있는 장점을 갖는다. 표 1은 $C_p=30\text{nF}$ 인 패널 구동을 위한 방전 유지 회로에 쓰이는 소자 개수를 기존 회로와 제안한 회로를 비교한 결과이다. 제안한 회로는 기존 회로보다 전체적으로 소자 개수가 줄어들어 저가의 간단한 구조를 갖는 장점을 갖는데, 특히 보조 스위치의 개수를 대폭 줄임으로써 스위치 구동을 위한 IC 회로 역시 간소해진다. 42인치 PDP 패널($C_p=80\text{nF}$)을 구동시키는 경우에는 이러한 소자 개수의 저감 효과는 더욱 명확해진다.

표 1. PDP패널(Cp=30nF)을 위한 ERC에 사용되는 소자개수

	Prior Circuit	Proposed Circuit
주스위치	IXYS60N25 : 4 개	IXYS60N25 : 4 개
보조 스위치	IXYS60N25 : 4 개	IXYS60N25 : 1 개
인덕터	0.4uH : 20 개	1.7uH : 1개
다이오드	S20LC40 : 4개	S20LC30 : 4개
클램핑다이오드	S20LC40 : 4개	S20LC30 : 2개
커패시터	2.2uF : 2개	없음

4. 보조 인덕터의 설계

패널 전압의 상승/하강 시간 T_{trans} 는 모드1의 동작 시간으로, 패널 양단 전압이 $-V_s$ 에서 V_s 까지 또는 그반대로 변화하는 시간을 의미한다. 이러한 패널 전압의 상승/하강 시간은 PDP의 휘도와 밀접한 관련이 있으며, 가능한 짧도록 해주는 것이 바람직하다. 한편 상승/하강 시간은 패널 등가 커패시터 C_p 와 보조 인덕터 L 과의 공진 반주기와 일치한다. 따라서 주어진 상승/하강 시간, T_{trans} 에 대하여 보조인덕터의 값은 다음과 같은 식으로 결정된다.

$$L = \frac{1}{C_p} \left(\frac{T_{trans}}{\pi} \right)^2$$

5. 실험 결과

제안한 에너지 회수 회로를 제작하여 그 동작을 확인한다. 설계된 회로에 사용된 소자들과 설계 사양은 다음과 같다.

- 동작 주파수 : 50kHz
- 입력 전압 : 160V
- PDP 패널 : 30nF (24인치)
- 패널 전압 상승/하강 시간 : 800nsec
- 보조 인덕터 : 1.7uH
- 주스위치&보조스위치: IXYS62N25 (MOSFET)
- 보조다이오드 : S20LC30

그림 4는 패널 양단 전압과 보조 인덕터 전류를 나타낸 것인데 이는 앞서 살펴본 그림 3의 이론적 파형과 일치함을 알 수 있다. 그림 5는 에너지 투입과 회수가 원활하게 이루어져 모든 주스위치들이 영전압 스위칭함을 보여주고 있다. 이러한 결과들을 바탕으로 제안한 회로가 기존의 회로보다 적은 소자를 사용하면서도 그와 동일한 에너지 회수 동작을 할 수 있음을 확인하였다.

6. 결론

본 논문에서는 저가형 PDP 구동회로를 위한 단

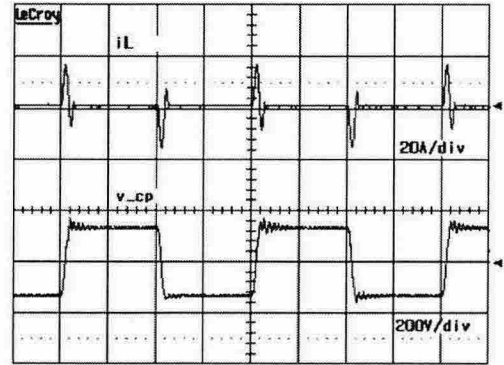


그림 4. 주요 실험파형 (인덕터 전류 iL와 패널 양단전압 vcp)

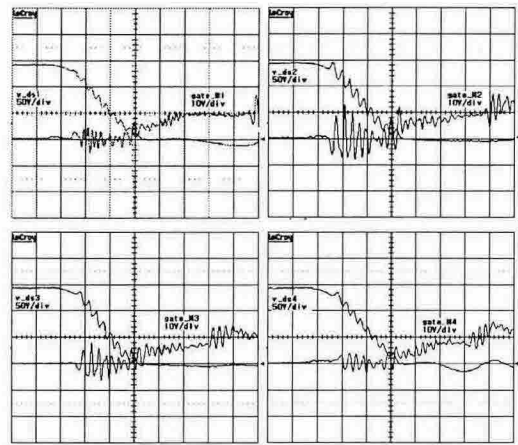


그림 5. 주스위치들의 영전압 스위칭

일 스위치 에너지 회수 회로를 제안하였다. 제안한 회로는 기존 회로에 비해 구조가 간단하고 더 적은 개수의 소자들을 사용하여 제작 가격 면에서나 부피 면에서 장점을 갖는다. 제안한 회로의 설계 및 분석의 타당성 검증 위해 회로를 제작, 실험하여, 그 결과 안정적인 에너지 회수 및 투입 동작이 이루어짐을 확인할 수 있었다. 제안한 단일 스위치 에너지 회수 회로는 간단한 구조, 적은 소자 개수, 적은 부피, 낮은 제작 단가 등의 장점을 갖으며 PDP 구동 회로의 제작 가격 저감에 기여할 수 있으리라 기대된다.

이 논문은 한국과학기술원 한국과학기술원 인공위성연구센터의 연구비 지원에 의하여 연구되었음.

참고 문헌

- [1] Weber & Wood, "Power efficient sustain drivers and address drivers for plasma panel", U.S. Patent No 5081400, Jan. 1992.
- [2] Sang-Kyoo Han, Jun-Young Lee, Gun-Woo Moon, Myung-Joong Youn, Chang-Bae Park, Nam-Sung Jung and Jung-Pil Park, "Energy-recovery circuit for plasma display panel", Electronics Letters, Vol.38, No.15, July. 2002.