

## 코로나 표면 처리를 위한 고주파 제어기 설계

최철용<sup>†</sup>, 이대식

대구대학교 정보통신대학 정보통신공학과

### Design of the High frequency Controller for Corona Surface Processes

Chul-Yong Choi<sup>†</sup>, Dae-Sik Lee

Department of Computer and Communication Engineering

Graduate School, Daegu University

#### ABSTRACT

본 논문에서는 코로나 방전 처리를 위해서 PDM에 의한 전압원 직렬공진인버터의 제어와 동작을 위한 알고리즘을 제안한다. PDM 인버터는 동작주파수와 일정 DC 전압 상태에서 평균 출력 전력을 제어하기 위해서 AC 출력단자에 구형파 AC 전압과 영전압 상태를 생성한다. 또한 스위칭 손실의 최소화를 위해서 영전류 스위칭과 영전압 스위칭을 모든 동작 상태에서 이루어짐을 보인다. 또한 강한 비선형적인 특성을 가진 코로나 방전 부하에 대하여 5%~100%의 폭 넓은 방전 전력을 제어함을 보인다.

#### 1. 서 론

최근, GTO, power-MOSFET, IGBT, SIT등의 대전력용 스위칭 반도체소자의 스위칭 속도와 전압/전류의 용량을 확대시키는 연구가 활발히 진행되고 있다. 이러한 연구 개발은 용해, 표면 처리, 튜브 용접 같은 유도 가열기의 응용에 있어서 속도 조절 장비와 고주파 고전력 공진 인버터위한 PWM 인버터를 증대여준 기여를 하였다.<sup>[1,2]</sup>

코로나 처리기의 목적은 폴리에틸렌 필름과 잉크, 아교, 코팅등의 친화력을 높이기 위해 만들어진다.<sup>[3,4]</sup> 일반적으로, 코로나 처리기는 공기중에 안정한 코로나 방전을 유지하기 위해서 10-20kV, 10-50kHz 그리고 1-40kW의 특별히 설계된 AC 전력 공급원을 요구한다. 또한, 두께와 재료가 다른 여러종류의 필름에 친화력과 적응력을 조절할 수 있는 성능을 가진 1-100%의 폭 넓은 방전 전력을 제어할 수 있는 AC 전력원을 요구한다.

코로나 방전 처리기의 AC 전력원은 다이오드 혹은 사이리스터 브릿지 정류기, 전압원 직렬공진 인버터 그리고 10kV 이상의 이차 전압률을 위한 승압 트랜스포머로 구성되어진다. 기본적으로 AC 전력원은 승압/저압 트랜스포머를 제외하고는 유도가열 시스템과 같은 전력 회로를 가진다. 그러나, 코로나 방전 처리기는 강한 비선형성

의 전압과 전류를 가진다. DC bus 전압 제어, 주파수 제어를 기본으로 하는 전형적인 전압원 직렬공진 인버터는 비선형성 때문에 1-100%의 넓은 범위 방전 전력을 제어하기가 어렵다.

본 논문은 코로나 방전 처리를 위한 20kHz, 6kW의 전압원 직렬공진 인버터를 위한 PDM(pulse-density-modulated)를 기술한다. 전력제어는 직렬공진회로의 공진 주파수에 동기되는 출력 단자의 zero-voltage state의 주기를 제어하는 PDM 인버터에 의해서 행해진다. PLL(phase locked loop)에 의한 제어회로는 PDM 인버터를 모든 부하에 있어서 ZVS(zero voltage switching)과 quasi ZCS(zero current switching)를 하도록 만든다. PLL의 발진 주파수는 항상 공진 주파수를 추정한다. 그렇지만, IGBT의 실제 평균 스위칭 주파수는 600Hz에서 50kHz의 범위를 가진다. 실험 시스템은 5%에서 100%의 폭 넓은 전력제어의 안정한 코로나 방전이 일어남을 입증하고 실험한다.

#### 2. 코로나 방전 처리 시스템

##### 2.1 시스템의 구성

그림1은 본 연구에서 적용되어지는 코로나 방전 처리 시스템의 전력 회로 구성을 나타낸다. 컨버터는 사이리스터와 브릿지로 구성되어지며 인버터는 독립적인 IGBT를 사용한 단상 전압원 H-브릿지 인버터로 구성된다.

각 IGBT는 600V, 40A의 용량을 가지며, 각 IGBT의 컬렉터와 에미터 사이에 연결된 스너브 커패시터 Cs는 0.1uF이며, 고주파 DC 커패시터 Cc(1μF)은 IGBT의 DC 단자에 연결되어 있다. 스너브 커패시터는 인버터가 lagging load current로 작용할 때 ZVS를 이루기 위한 전압원 인버터를 활성화한다. 이것은 인버터의 작동 주파수가 부하의 공진 주파수보다 높아야한다는 것을 의미한다. 또한 quasi ZCS는 PDM 인버터가 어떠한 전력제어 조건에서도 일정 주파수에서 작용하기 때문에 일어난다. ZVS와 quasi ZCS는 스위칭 손실의 제거의 중요한

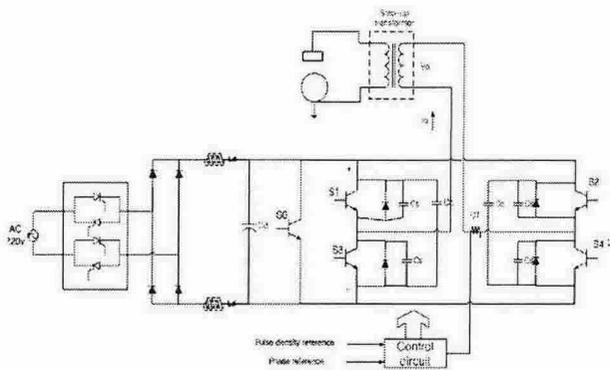


그림1. 코로나 표면 처리 시스템

결과이다. 세부적인 ZVS와 quasi ZCS는 [1]에 설명되어져 있다.

승압 트랜스포머는 1:10의 비율이며, 코로나 방전 처리기를 위해 10-20KV의 고전압을 위해서 인버터의 AC 단자에 설치된다. 인버터의 등가 부하는 코로나 방전 처리기의 전극의 비선형 손실 커패시터와 트랜스포머의 누설 인덕터를 포함한 LCR 직렬 공진회로로 고려되어질 수 있다.

### 1.2 전극의 구조

그림2는 코로나 방전 처리기의 전극의 구조를 나타낸다. 바 전극과 접지 롤 전극 사이에 약 3mm의 공간을 통해서 필름이 지나간다. 10-50kHz와 10-20kV의 전압이 바 전극에 공급되면 방전이 공간에서 일어난다. 방전이 일어나는 동안 코로나 처리기는 잉크의 친화력을 높이기 위해서 공간사이로 필름을 통과 시킨다.

서로 재질과 두께가 다른 여러 종류의 필름의 친화력과 적응력을 조절하기 위해서는 1~100%의 넓은 범위의 방전 전력을 제어할 수 있는 AC 전력 공급기를 필요로 한다. 일반적으로 방전부하는 공급 전압과 전류 사이에 강한 비선형적인 관계를 가진다. 전극의 전압이 방전 차단 전압보다 높을 때 많은 양의 전류가 코로나 방전 처리기로 흘러 들어가며, 전극의 전압이 방전 차단 전압보다 낮으면, 전류와 방전이 일어나지 않는다.

그림3은 전극과 트랜스포머의 등가회로를 나타낸다. 등가 커패시터 CA와 가변 저항 Ra는 단자사이의 갭의 임피던스로 나타내며, 승압트랜스포머의 누설 인덕턴스는 LT로 등가화 된다. 그리고 버퍼단자의 커패시턴스는 CD이다. 코로나 방전은 단자에 공급되는 전압에 의해서 가변저항 Ra는 가변하기 때문에 전압과 전류사이에는 강한 비선형 특성이 나타난다. 저항 Ra는 공급전압이 방전전압보다 낮으면 거의 무한대의 크기이며, 이때는 방전이 일어나지 않는다. 공급전압이 방전전압보다 높으면, Ra는 점점 감소하며 커패시턴스 Ca는 단락된다. 그래서 많은 양의 전류가 흐르고 공진 주파수가 나타난다.

그래서 DC전압제어와 주파수 제어는 실질적으로 코로나 시스템의 출력전력을 조절하기 위해서 전압원 직렬

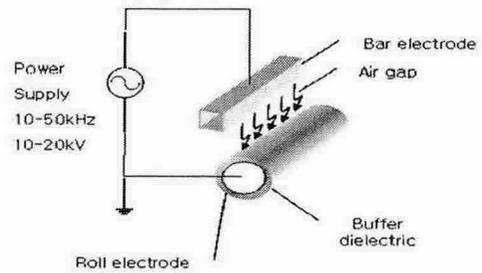


그림 2. 전극의 구조

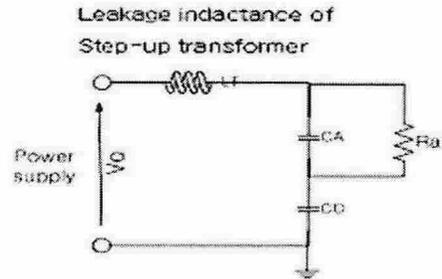


그림 3. 트랜스포머와 전극의 등가 모델

공진 인버터에 많이 이용된다. 그러나 이러한 제어 방법은 최대 전력의 1/2보다 작은 방전 전력을 조절하기에는 어려움이 있다. 왜냐하면 단자 전압이 방전 전압보다 높아야 하기 때문이다.

### 1.3 PDM의 원리

그림4는 전압원 직렬 공진 PDM 인버터의 스위칭 모드를 나타낸다. 간단히 나타내기 위해서 승압 트랜스포머와 코로나 방전처리기를 LCR 직렬 공진 회로로 나타내었다. 전형적인 전압원 직렬공진인버터는 구형파 AC 전압을 형성하기 위해서 그림4(a),(b)의 모드 I, II를 번갈아서 실행한다. 모드 I, II의 추가적으로 PDM 인버터는 출력 단자에 영전압 상태를 생성하기 위하여 모드 III의 형태를 가진다. 모드 III 동안에는 IGBT의 S3,S4에 게이트 온 신호를 공급한다. 하나의 IGBT와 다이오드는 역방향 병렬로 연결되어져 있고 다른 IGBT는 온 상태에 있기 때문에 그림4.(c)에서 보여주는 것과 같이 전류 io는 양방향으로 free wheeling 상태를 형성한다.

그림5는 기본적인 PDM 전력 제어의 원리를 나타낸다. PDM 인버터는 직렬공진 부하의 공진 전류와 동시에적으로 평균 출력 전압을 조절하기 위하여 주기적으로 "run and stop"을 반복한다. 그림5는 펄스 비가 3/4인 경우를 나타낸다. PDM 인버터는 3개의 공진 사이클 동안 전압 E 크기의 구형파 AC 전압을 생성하며, 이것은 모드 I, II를 실행한다. 그러나 PDM 인버터는 영전압 상태를 산출하기 위해서 한 사이클의 모드 III을 실행한다. 4개의 공진 사이클이 주어졌을 때 PDM 인버터의 출력 전압은 주기적인 파형을 나타내고, 평균 출력 전압은 최대 출력 전압의 3/4 크기를 가진다.

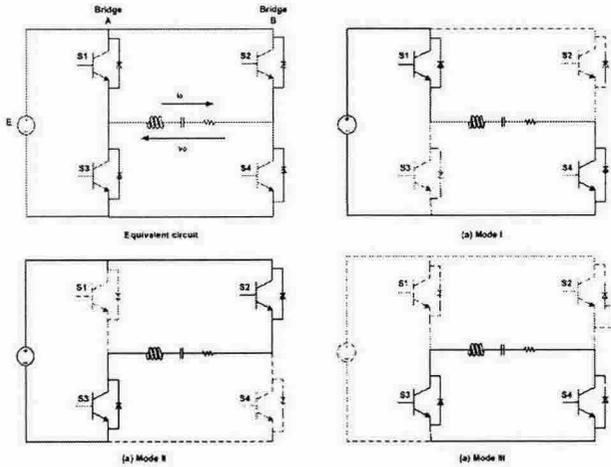


그림 4. PDM 인버터의 스위칭 모드

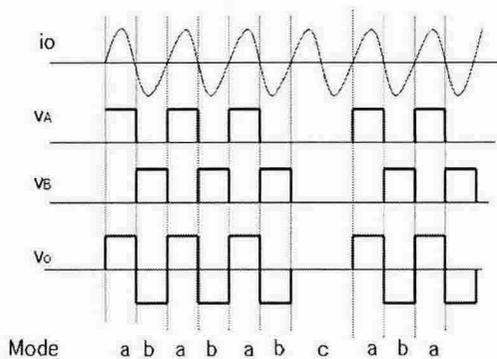


그림 5. PDM 제어의 원리

#### 1.4 제어 회로

그림6은 PDM 인버터를 제어하기 위한 제어회로의 블록도를 보여준다. 이 제어회로는 PDM 제어와 공진주파수 추종을 위한 PLL(phase locked loop)회로와 영전압 상태의 주기를 제어하기 위한 PDM회로로 나누어진다.

##### 1.4.1 PDM 제어와 공진 주파수 추종을 위한 PLL회로

PLL회로란 입력 신호의 주파수에 출력 신호의 주파수가 동기하는 회로이다. 즉, 입력 신호의 주파수가 어느 일정 범위 내의 변동폭이 있으면 출력 주파수도 추종하여 변화한다. 그림6에서 보는바와 같이 PLL회로는 위상 검출기(phase-detector, PD), 저역통과 필터(low-pass filter, LPF1), 전압제어 발진기(voltage-controlled oscillator, VCO)로 구성된다. PD는 공진 전류의 공진 주파수와 VCO의 출력 주파수를 피드백하여 두 입력 신호의 위상차에 대응하는 전압을 발생시키는 기능을 가지며, 루프필터인 LPF1은 PD에서 생기는 고주파 성분을 제거한다. VCO는 입력 전압에 비례하는 주파수를 발생시키며, 출력 주파수는 PDM 회로의 동기회로에 클럭 신호로 작용한다.

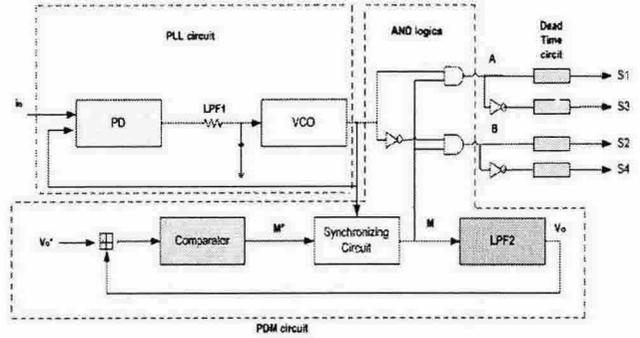


그림 6. 제어회로의 블록도

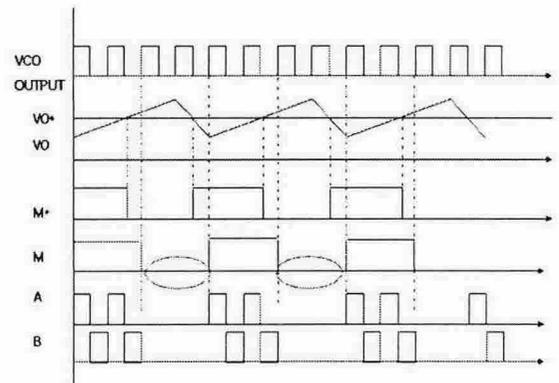


그림 7. PDM 제어 회로의 신호 파형

##### 1.4.2 PDM 제어회로

그림6은 피드백 제어를 하는 PDM 제어 회로를 나타내며, 그림7은 각 제어 신호의 파형을 나타낸다. 평균 출력 기준 전압  $V_o^*$ 는 영전압 상태의 주기를 조절하며,  $V_o$ 는 LPF2를 통한 ac 전압 M의 상응하는 신호로부터 구할 수 있다. 본 논문에서 1/50 ~ 1까지의 넓은 범위의 펄스 비로 작동하도록 설계되어졌다. 따라서 인버터의 출력 전압의 저 주파수 성분은 PDM 제어에 의해 발생되어진다. 기준 ac 전압 신호  $M^*$ 는  $V_o^*$ 와  $V_o$ 의 비교에 의해서 논리 신호가 발생하며, PDM 인버터의 영전압 상태를 결정한다.

D-플립플롭으로 구성된 동기 회로는 기준 신호  $M^*$ 가 변했을때 공진 사이클 동안 전류의 상태의 변화를 피하기 위하여 설계되어졌다. 동기 회로는 VCO의 출력이 rising edges일때  $M^*$ 를 체크하며, 그림7에서와 같이 다음의 공진 사이클 동안 M신호를 홀딩한다. M=1의 상태 일 동안에 AND 논리에 의해서 모드 I, II를 반복적으로 산출하며, M=0일때 영전압 상태를 형성한다. 모드 III이 존재하므로 AND 논리의 출력이 서로 역인 관계가 성립하지 않는다. 또한 각 논리 회로의 출력에 DC link 입력의 단락회로를 피하기 위하여  $2\mu s$ 의 데드타임(Dead time) 회로를 구성하였다.

논리 신호 M이 적어도 한 공진 사이클 동안 변화하지 않기 때문에 모드 II는 항상 모드 I의 상태를 따라간다.

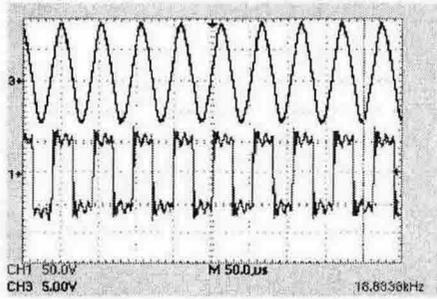


그림8. Full 전력 작용일 때의 파형

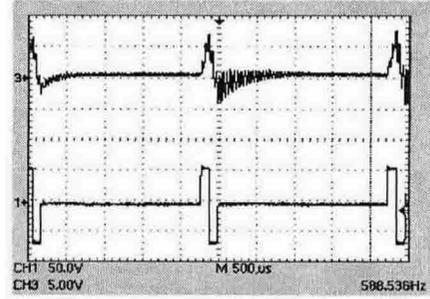


그림 10. 최소 전력 작용일 때의 파형  
Fig 10. Minimum Power

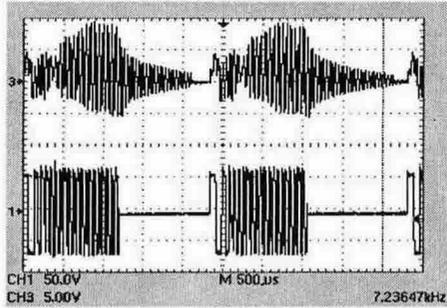


그림9. Half 전력 작용일 때의 실험 파형

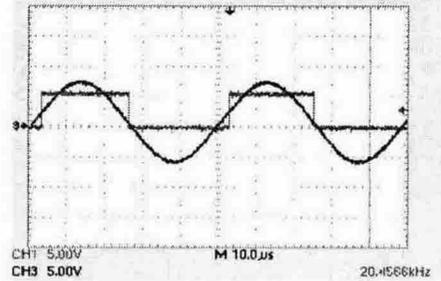


그림 11. 출력 전류와 입력 게이트 파형  
Fig. 11 Output Current and Input gate wave

### 1.5 실험 결과

그림 8,9,10은 DC bus 전압이 200V 일때 출력 전류 ( $i_o$ )와 전압( $v_o$ )의 출력 파형을 나타낸다.

그림8은 영 전압 상태가 생성되지 않은 최대 전력인 경우에 파형을 나타낸다. 인버터의 DC 입력 전력은 5.6kw이다. IGBT의 작용 주파수는 출력 전류의 공진 주파수를 추종하고 있으며, quasi ZCS을 하고 있음을 알 수 있다. 그림9는 펄스 비가 1/2 주기 동안 실행되어지는 출력 파형을 나타낸다. 그림9에서 보는바와 같이 PDM 인버터는 구형파 AC 전압과 영 전압 상태를주기적으로 생성하며, 평균 출력 전압은 그림8에서 나타내어진 최대 출력 전압의 1/2임을 알 수 있다. 또한 DC 입력 전력은 최대 전력의 33%인 1.9kw이다. 고압 트랜스포머를 포함한 코로나 방전 처리기의 등가인 LCR 직렬 공진 회로의 quality factor는 10~30인 고주파 유도 가열 시스템의 quality factor보다 훨씬 적은 4.5이다. 그러므로 출력 전류가 연속적일지라도 영전압 상태 동안에 출력 전류는 부하에 의해 영으로 수렴한다.

그림10은 펄스 비가 1/50 인 최소 전력인 경우의 파형을 나타낸다. 그림에서 보는바와 같이 한번의 공진 사이클 동안 구형파 AC 전압을 생성하고 그 후 49번의 공진 사이클 동안에는 영전압 상태를 유지함을 알 수 있다. DC 입력 전력은 5.6kW의 1%인 48W이다.류가 연속적일지라도 영전압 상태 동안에 출력 전류는 부하에 의해 영으로 수렴한다.

그림10은 펄스 비가 1/50 인 최소 전력인 경우의 파형을 나타낸다. 그림에서 보는바와 같이 한번의 공진 사이클 동안 구형파 AC 전압을 생성하고 그 후 49번의 공진 사이클 동안에는 영전압 상태를 유지함을 알 수 있다. DC 입력 전력은 5.6kW의 1%인 48W이다.

그림11은 최대 전력인 경우의 quasi ZCS를 하는 공진 전류의 파형과 IGBT의 게이트 입력 파형을 나타낸다. 전류의 파형과 입력 파형이 약 1µs의 타임 딜레이가 나타남을 알 수 있다. 이것은 IGBT의 단락을 막기 위해 데드 타임을 준것이다.

### 3. 결론

본 논문에서는 코로나 방전 처리를 위한 전압원 직렬 공진 PDM 인버터를 실험하였다. 코로나 방전 처리에 있어서 전류와 전압 사이에 강한 비선형적인 특성이 나타남에 있어서 PDM 인버터는 1%에서 100%의 폭 넓은 방전 전력을 제어 가능함을 알 수 있게 하였다. 또한 스위칭 손실을 줄이기 위해서 PDM 인버터는 모든 작용 상태에 있어서 ZVS와 quasi ZCS을 할 수 있게 하였다. 코로나 방전 처리기에 적용함으로써 본 논문의 타당성을 살펴보았다.

### 참고 문헌

- [1] H. Fujita and H. Akagi, "Pulse-density-modulated power control of a 4kW 450kHz voltage-source inverter for induction melting applications," in IEEE Trans. Industry Appl., vol.IA-32, no.2, pp-279-286, 1996.
- [2] S. Bottari, L. Malesani and P. Tenti, "High frequency 200kHz inverter for induction heating applications," in IEEE/PESC Rec., 1985, pp. 308-316.
- [3] H. Akagi and A. Nabae, "A voltage-source inverter using IGBT's for a 50kHz 10kV corona surface treater" in IEEE/IAS Annu. Meet., 1989, pp. 1164-1169.
- [4] L. A. Rosenthal and D. A. Davis, "Electric characterization of a corona discharge for surface treatment," in IEEE Trans. Industry Appl., vol.I-A-11, no.3, pp. 328-335, 1975