

PWM DC-DC 변환기의 입력 임피던스 해석

김동수, 손동국, 최병조
 경북대학교 전자전기컴퓨터 공학부

Analysis of Input Impedance for PWM DC-DC Converters

Dongsoo Kim, Dongkook Son, Byungcho Choi
 School of Electrical Engineering and Computer Science, Kyungpook National University

ABSTRACT

본 논문은 PWM DC-DC 변환기의 입력 임피던스를 Middlebrook의 EET (Extra Element Theorem)를 사용하여 해석할 수 있는 방법을 제시하고, 이를 이용하여 실제로 전압 제어, 전류 제어 승압형 변환기에 대한 입력 임피던스를 해석하였다. 유도된 수식은 간략화, 근사화를 통하여 보드 선도 (Bode plot)화 하였고, 입력 임피던스 특성 및 전류 루프, 피드백/피드포워드 루프, 전압 루프의 영향을 해석하였다. 또한 이론적 해석은 컴퓨터 시뮬레이션 결과 및 실제 제작된 PWM DC-DC 변환기의 실험 결과로 비교, 검증하였다.

1. 서론

펄스 폭 변조 (PWM) DC-DC 변환기에 대한 소신호 해석들은 많다. 그러나 그 초점이 루프 이득, 출력 임피던스, 입력 대 출력 전달 함수에 있었고, 또한 기존의 방식으로 유도된 입력 임피던스는 그 특성을 해석하거나 이용하기에는 용이하지 않았다. 또한 입력 필터 상호 작용에 대한 변환기의 동특성 해석^[1]에서도 중요한 인자로 작용하기 때문에 더 용이한 입력 임피던스 해석이 필요하다.

따라서 본 논문에서는 EET^[2]를 사용하여 입력 임피던스를 해석할 수 있는 방법을 제시한다. 단일화된 전류 제어 모델^[3]을 이용하여 실제로 전압 제어, 전류 제어 승압형 변환기의 입력 임피던스를 유도하여, 간략화, 근사화를 통해 보드 선도화 하였다. 그리고 단일화 전류 모델의 각 루프의 영향을 이론적으로 분석하였다. 또한 실험을 통해 이를 검증하였다.

2. 입력 임피던스 해석을 위한 EET의 배경 지식

EET는 복잡한 LTI 시스템을 간단하게 해석하게 해주는 한가지의 해석 도구이다. 그림 1은 앞으

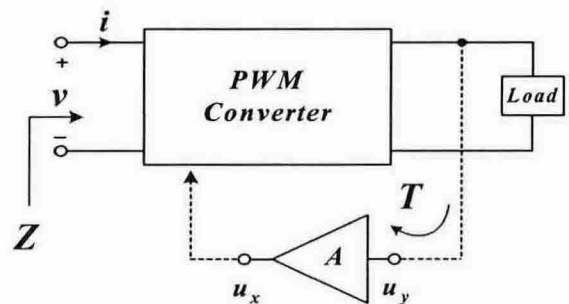


Fig. 1. Block diagram of practical PWM DC-DC converter.

로 해석해야할 실제 PWM DC-DC 변환기의 블록도이며, 이 시스템의 입력 임피던스를 유도하기 위해 아래의 Middlebrook의 부채환 공식 (Feedback formula)을 사용한다.

$$Z_i = \frac{v}{i} = Z_{i\infty} \frac{T}{1+T} + Z_{i0} \frac{1}{1+T} \quad (1)$$

여기에서 각 파라미터는 1) $Z_{i\infty} = Z_i|_{A \rightarrow \infty}$, 2)

$Z_{i0} = Z_i|_{A \rightarrow 0}$, 3) 루프 이득 $T = A \left(\frac{u_y}{-u_x} \Big|_{i=0} \right)$ 이

되며, A를 증폭 소자 (Amplifying element)라 정의한다. 식 (1)의 형태에서 루프 이득이 입력 임피던스에 어떤 영향을 미치는지를 잘 보여주어 해석을 용이하게 한다. 예를 들어 $|T| \gg 1$ 이 되면 $|Z_{i\infty}|$ 항이 우세하게 보이며, 반대로 $|T| \ll 1$ 인 경우에는 $|Z_{i0}|$ 항이 우세하게 보인다. 또한 유도 과정에서 간단한 회로의 경우에는 식 (2)를 사용하여 유도한다.

$$Z_i = H_0 \frac{1 + \bar{A}B}{1 + AB} \quad (2)$$

여기에서 각 파라미터는 1) $H_0 = Z_i|_{A \rightarrow 0}$, 2)

$\bar{B} = \frac{u_x}{-u_y} \Big|_{i \rightarrow 0}$, 3) $B = \frac{u_x}{-u_y} \Big|_{i \rightarrow 0}$ 이 된다.

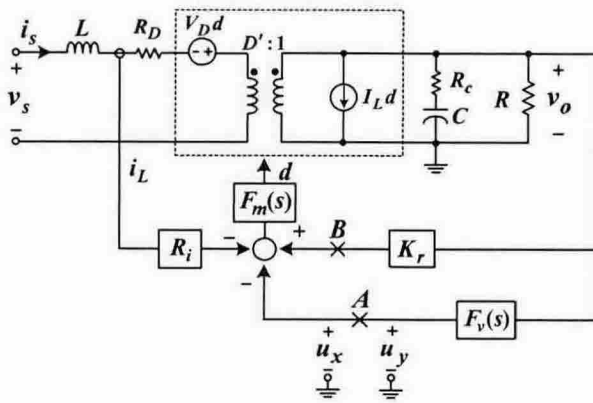


Fig. 2. Small-signal model of boost converter.

Table 1. Parameters for Fig. 2.

Feedback/Feedforward gain
$k_f = 0, k_r = -\frac{D(1-D)T_s R_i}{2L}$
Transfer function of PWM block
$R_D = R_i + DDRC_c, V_D = V_o + I_L(D-D)RC_c$
$F_m(s) = \frac{F'_m}{1 + s/\omega_p}$
with $F'_m = \frac{1}{(0.5s_n + 0.5s_f + s_e)T_s}$
$\omega_p = \frac{\omega_s}{4F'_m(s_n + s_f)}$

3. 승압형 변환기의 입력 임피던스

그림 2는 PWM 스위치를 단일화된 전류 제어 모델로 대체한 승압형 변환기의 소신호 모델이다. 표 1은 이 모델에 사용된 파라미터 값이다.

3.1 입력 임피던스 수식 유도

그림 2에서 증폭 소자를 F_v 로 두고 식 (1)을 적용하면 아래와 같이 되며,

$$\frac{1}{Z_i} = \frac{i_s}{v_s} = \frac{1}{Z_{i\infty}} \frac{T}{1+T} + \frac{1}{Z_{i0}} \frac{1}{1+T} \quad (3)$$

여기에서 역수의 형태를 취한 것은 초기 조건을 같게 하여 A점에서 측정되는 루프이득, T를 일반적으로 사용되는 전압 루프 이득으로 취하기 위해서이다.

3.1.1 $F_v \rightarrow \infty$ 일 때의 입력 임피던스 $Z_{i\infty}$

두개의 입력 v_s, d 을 적당히 조절하여 $v_o = 0$ 이 되는 상태이다. 즉 v_o 이 0이 되므로 출력 쪽에는 전류가 흐르지 않게 된다. 그러므로 전류, 전압 관

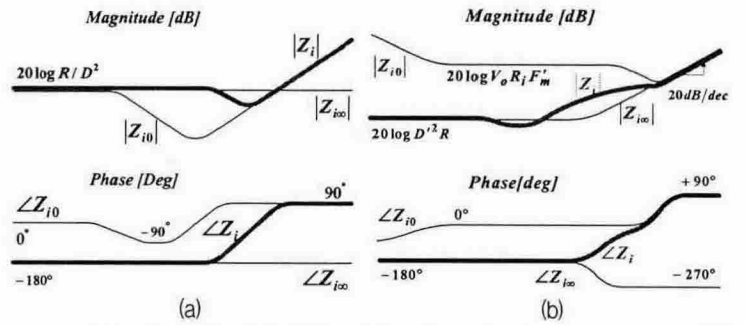


Fig. 3. Bode plot of input impedance for boost converter. (a) voltage-mode control. (b) current-mode control.

계식은 아래와 같이 된다.

$$Z_{i\infty} = Z_i |_{F_v \rightarrow \infty} = -(D \frac{V_D}{I_L} - R_D) + sL \quad (4)$$

3.1.2 $F_v \rightarrow 0$ 일 때의 입력 임피던스 Z_{i0}

증폭 소자를 k_r 로 두고 식 (1)을 사용하면 식 (5)를 얻을 수 있다.

$$Z_{i0} = Z_i |_{F_v \rightarrow 0} = Z_{i0\infty} \frac{T_i}{1+T_i} + Z_{i00} \frac{1}{1+T_i} \quad (5)$$

식 (5)에서 사용된 파라미터 값들은,

- 1) B에서 측정된 루프 이득 $T_i = T |_{F_v \rightarrow 0}$
- 2) $Z_{i0\infty} = Z_{i0} |_{k_r \rightarrow \infty} = Z_{i\infty}$
- 3) 증폭 소자를 $\beta = d/i_L = -R_i F_m$ 로 두고 식 (2) 이용하면,

$$Z_{i00} = Z_{i0} |_{k_r \rightarrow 0} = H_0 \frac{1 + \beta \bar{B}}{1 + \beta B} \quad (6)$$

이 되며, 여기에서 사용된 파라미터 값은 $H_0 = v_s/i_s |_{\beta \rightarrow 0}, \bar{B} = -i_L/d |_{v_o \rightarrow 0}, B = -i_L/d |_{k_r \rightarrow 0}$ 이 된다.

3.2 입력 임피던스의 보드 선도

식 (3)에서 T는 전압 루프 이득이며 그 형태는 0dB 교차 주파수 (Crossover frequency) 이전 저주파에서는 $|T| \gg 1$ 이 되며, 이후부터는 $|T| \ll 1$ 이 된다. 즉 저주파에서는 $|Z_{i\infty}|$ 를 따라가며 0dB 교차 주파수 이후부터는 $|Z_{i0}|$ 를 따라가게 된다.

$Z_{i\infty}$ 의 표현 식은 식 (4)를 간략화 하면 식 (7)을 얻을 수 있다.

$$Z_{i\infty} = -K_{\infty} (1 + s/\omega_{Z_{\infty}}) \quad (7)$$

Z_{i0} 은 모든 영역에서 $|T_i| \ll 1$ 인 특성을 이용하면 다음의 표현 식을 얻을 수 있다.

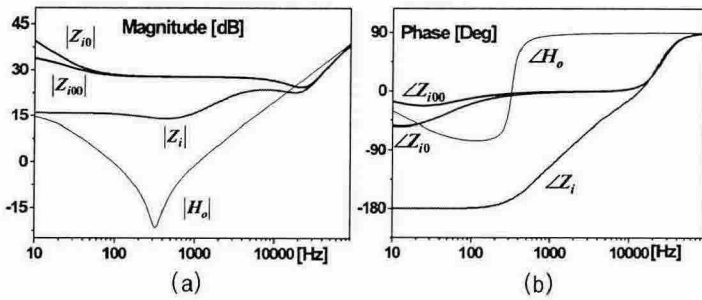


Fig. 4. Effects of loops on the current-mode controlled boost converter. (a) Magnitude of input impedance. (b) Phase of input impedance.

$$Z_{i0} \approx Z_{i00} \approx K_0 \frac{1 + s/Q\omega_o + s^2/\omega_o}{1 + s/\omega'_p} \quad (8)$$

식 (3), (7), (8)을 이용하여 보드 선도를 그리면 그림 3(b)와 같이 되며 여기에서 전압 제어 모드는 $k_r = 0$, $R_i = 0$ 이 되는 경우이며 그림 3(a)처럼 된다.

승압형 변환기의 입력 임피던스는 저주파에서 일정한 값으로 수렴하고 위상이 -180° 이 되는 음저항 (Negative Resistance) 특성을 보이며, 0dB 교차 주파수를 지나 고주파로 갈수록 인덕턴스 특성을 보이는 Z_{40} 를 따라가는 현상을 뚜렷하게 볼 수 있다.

3.3 루프의 영향

그림 5는 전류 제어 승압형 변환기에서 루프의 영향을 컴퓨터 시뮬레이션한 결과이다. 각각의 임피던스는 입력 임피던스를 구하는 과정에서 이미 유도된 것이다.

H_0 는 모든 루프가 열린 상태의 입력 임피던스이며, 여기에서 전류 루프가 닫히게 되면 Z_{400} 가 되고, 크기에서 이득 증압 (Gain boost)이 발생한다. 피드백 루프가 닫히면 Z_{40} 이 된다. 앞에서 언급했듯이 피드백 이득에 의해서 발생하는 루프 이득은 거의 전 구간에서 $|T_i| \ll 1$ 이기 때문에 그림에서 보듯이 저주파 구간을 제외하고는 Z_{400} 와 일치하게 된다. 마지막으로 전압 루프가 닫히게 되면 DC 레귤레이션에 의해서 Z_i 와 같이 된다.

3.4 실험 및 검증

지금까지 유도된 결과와 이론적 분석을 실제 제작된 PWM DC-DC 변환기를 통하여 검증하였다. 그림 5는 컴퓨터 시뮬레이션 결과 (굵은 실선)와

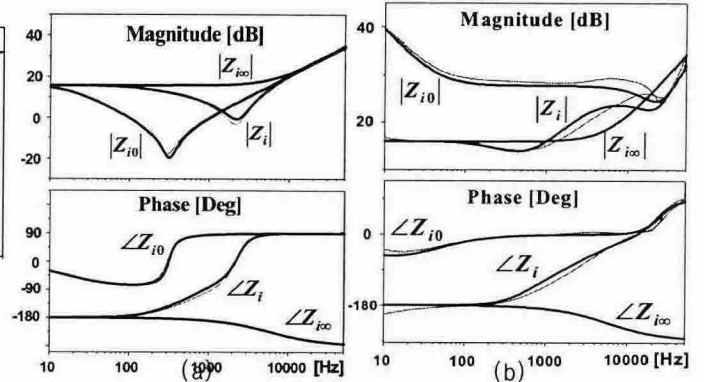


Fig. 5. Simulated and experimental results of input impedance. (a) voltage-mode control. (b) current-mode control.

HP4194A 임피던스 분석기를 이용하여 실제로 측정된(굵은 실선) 입력 임피던스이다. EET를 통해 유도된 이론치와 잘 일치함을 알 수 있다.

4. 결론

지금까지 PWM DC-DC 변환기의 입력 임피던스를 EET를 사용하여 해석할 수 있는 방법을 제시하고, 실제로 승압형 변환기에 적용하여 입력 임피던스를 이론적으로 해석, 분석하고, 실험으로 검증하였다.

EET를 이용하여 복잡한 시스템을 해석하는 방법은 본 논문에서는 승압형 변환기의 입력 임피던스 해석에 적용하였지만, 다른 변환기의 입력 임피던스에도 똑같은 방식으로 적용하여 해석을 용이하게 할 수 있다.

이 논문은 대학 IT연구센터 육성지원사업의 연구 결과로써 HY-SDR 연구센터의 연구비 지원으로 수행되었습니다.

참고 문헌

- [1] D. Kim, B. Choi, D. Lee, and J. Sun, "Analysis of input filter interactions in switching power converters," IEEE Applied Power Electronics Conf. Rec., Austin, TX, March 2005, pp.191-198.
- [2] R. D. Middlebrook, V. Vorperian, and J. Lindal, "The N extra element theorem," IEEE Trans. Circuits Syst. I, vol.45, pp.919-935, Sept. 1998.
- [3] F. D. Tan, and R. D. Middlebrook, "A unified model for current-programmed converters," IEEE Trans. Power Electron. vol.10, pp.271-280, July 1995.