

Active clamped flyback converter에서 무부하시 전력소모 감소 방안에 관한 연구

권혜성, 송의호, 김종현*, 유동욱*
 창원대학교 제어계측공학과, 한국전기연구원*

A Study for Low Power Consumption in the Stand-By of Active Clamped Flyback Converter

Hye-Sung Kwon, Eui-Ho Song, Jong-Hyun Kim, Dong-Wook Yoo
 Dept. of Control and Instrumentation Eng. Changwon National University,
 Korea Electrotechnology Research Institute

ABSTRACT

SMPS의 손실에는 switching loss, conduction loss, core loss가 있다. 최근 SMPS에서는 switching loss를 줄여 효율을 높이고자 반도체 스위치 2개를 사용하는 공진형 구조가 증가하고 있다. 하지만 공진형 구조는 반도체 스위치에서 소비되는 conduction loss로 인해 기존의 컨버터에 비해 무부하시 전력 소모가 크다. 그러나 최근 시장은 무부하시 소비되는 대기전력의 규제가 이슈가 되고 있다. 본 논문에서는 active clamped flyback converter에서 무부하시 반도체 스위치의 conduction loss의 감소를 위해 clamp 회로의 보조 스위치는 동작시키지 않고, flyback converter로만 동작하도록 설계하여 무부하시에는 기존의 flyback converter의 동작과 같이 도통 손실이 급속히 줄도록 하였다. 또한 스위칭 손실을 줄이기 위해 주 스위치의 동작 주파수를 감소시켜 SMPS의 무부하시의 소모를 감소시켰다. 70W급 SMPS의 제작과 실험을 통해 위의 방법을 증명하고자 한다.

1. 서론

최근 환경문제와 더불어 에너지 절약에 대한 관심이 높아지면서 대기전력을 줄이기 위한 노력들이 시도되고 있다. 그리하여 정부 차원에서도 대기전력을 줄이기 위해 '대기전력 1W 프로그램'을 마련하여 향후 2010년까지를 목표로 하고 있다. '대기전력 1W 프로그램'은 국내 에너지 절약뿐만 아니라 국내 제품 수출시 해외의 대기전력 제한에도 맞추어야 하므로 대기전력의 감소는 중요한 문제로 논의되고 있다.

무부하시 직류전원장치의 대기전력을 감소시키기 위해 SMPS의 무부하시의 반도체 스위치에서 발생하는 손실을 줄여야 한다. 그러나 switching loss를 줄이기 위한 공진

형 컨버터 구조는 반도체 스위치에서 소비되는 conduction loss에 의해 무부하시 전력 소모가 크다^[3].

본 논문에서는 직류전원장치의 대기전력을 감소시키는 방안으로 active-clamped flyback converter에서 무부하시 불필요한 conduction loss를 줄이기 위해 clamp 회로의 보조 스위치는 동작시키지 않고, flyback converter로만 동작하도록 설계하여 무부하시에는 기존의 flyback converter의 동작과 같이 도통 손실이 급속히 줄도록 하였다. 그리고 스위칭 손실을 줄이기 위해 무부하시 주 스위치의 동작 주파수를 감소시켰다. 본론에서는 Active clamped flyback converter의 기본 구조와 동작을 설명하고, 손실을 줄이기 위해 제안된 방법에 대해 설명하였다. 그리고 시뮬레이션과 실험을 통하여 검증하였다.

2. 컨버터의 기본구조와 동작원리

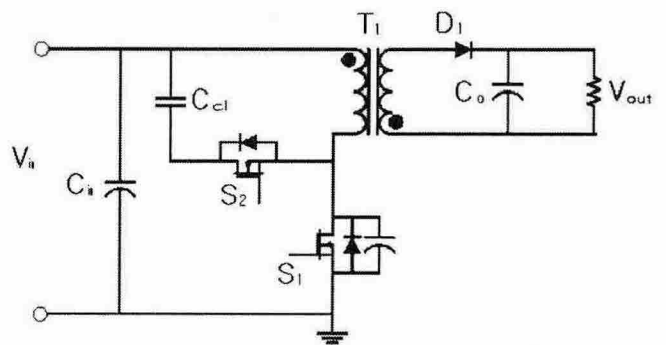


그림 1 능동 클램프 방식의 flyback 컨버터
 Fig. 1 Active clamped flyback converter

2.1 Active clamped flyback 컨버터의 기본 구조

그림 1은 active clamped flyback 컨버터의 기본 구조를 나타내며, 기존의 flyback 컨버터에 clamp 회로(보조 스위치와 콘덴서가 직렬로 연결되어 있으며 독립적인 드라이버 회로)가 1차측 변압기에 병렬로 연결되어 추가된 구조이다.

2.2 기본 동작 파형

Active clamped flyback converter의 기본 동작파형은 그림 2와 같다^[1]. S_1 이 도통 상태가 되었을 때 에너지를 변압기에 에너지를 저장하였다가 S_1 이 꺼졌을 때 2차측에 에너지를 전달하는 기존의 flyback converter와 유사한 동작을 하나 clamp 회로를 통해 주스위치의 ZVS가 가능하다는 차이점이 있다.

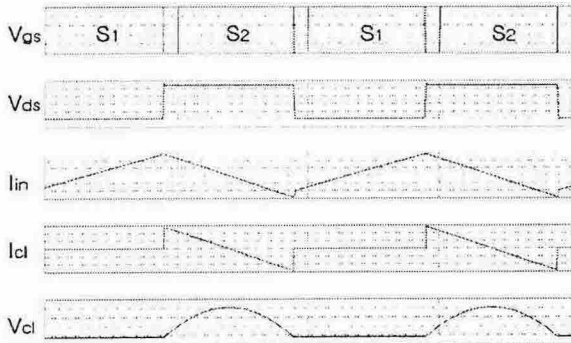


그림 2 Active clamped flyback 컨버터의 동작 파형
Fig. 2 Operation waveform of converter

2.3 Active clamped flyback converter의 대기전력

기존의 active clamped flyback converter의 대기 전력 소비 정도를 알기위해 그림 3에서 1차측과 2차측의 전류파형을 나타내었다. 위의 두 파형은 정상부하시의 전류파형을 나타내며, 아래의 두 파형은 무부하시의 전류파형이다. 무부하시에는 2차측으로 나가는 에너지가 거의 없는 반면에 1차측에는 정상부하시와 마찬가지로 많은 전류가 흐르고 있는 것을 볼 수 있다. 이로 인해 스위치 내부의 저항에 의해 많은 conduction loss가 발생함을 알 수 있다.

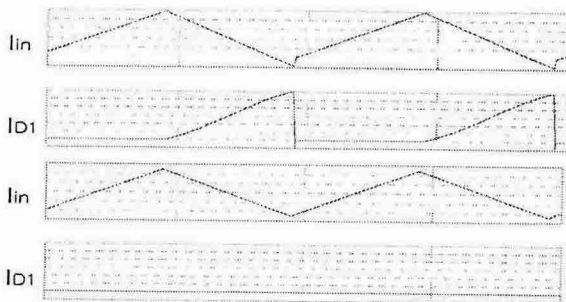


그림 3 정상부하시와 무부하시 전류파형
Fig. 3 Current waveform in normal load and no-load

3. 대기전력 감소 구현 방법

3.1 주 스위치의 conduction loss 감소

반도체 스위치가 켜져 있을 때는 스위치 내부의 저항에 의해 전력 소모가 일어나는데, 무부하시에는 스위치가 켜져 있는 시간을 급격히 줄임으로써 SMPS의 conduction loss를 줄이고자 한다. 1차측에

흐르는 전류값을 통해 무부하를 판단하고 이를 스위치의 게이트 신호에 반영하여 무부하시에는 S_1 의 도통시간을 아주 작게 하고, S_2 는 동작시키지 않는 방법으로 기존의 flyback converter와 같이 동작하도록 하여 conduction loss를 감소시켰다.

3.2 무부하시 주파수 감소

스위치의 동작 시간을 줄이는 것과 더불어 무부하시에는 스위칭 주파수를 일반 부하일 때보다 낮게 동작하도록 설계하여 주 스위치의 도통시간을 줄임으로써 conduction loss를 줄였다.

4. Simulation 및 실험결과

Simulation을 통해 제안한 방법의 타당성을 먼저 확인하였다. 사용된 simulation tool은 PSIM v4.1을 사용하였으며 Simulation에 적용한 각 소자의 값은 실제 제작한 SMPS와 동일하다는 가정 하에 실시하였다. 그리고 실제로 SMPS를 설계, 제작하여 실험결과 측정된 값을 통해 대기전력의 감소를 증명하고자 한다. Simulation과 실험에 사용된 동작조건과 소자의 값은 다음과 같다.

$$V_{in} = 300V, V_{out} = 15V$$

$$f_s = 100kHz, C_{cl} = 0.68\mu F$$

$$L_m = 333\mu H, L_p = 6\mu H, N = 6$$

4.1 Simulation 결과

그림 4와 그림 5에서 무부하시의 주 스위치의 Gate 파형과 Drain-Source 양단전압, 그리고 1차측 변압기의 누설자속 성분을 통해 흐르는 전류를 기존의 active clamped flyback converter와 제안한 방법을 적용한 active clamped flyback converter를 비교하여 나타내었다.

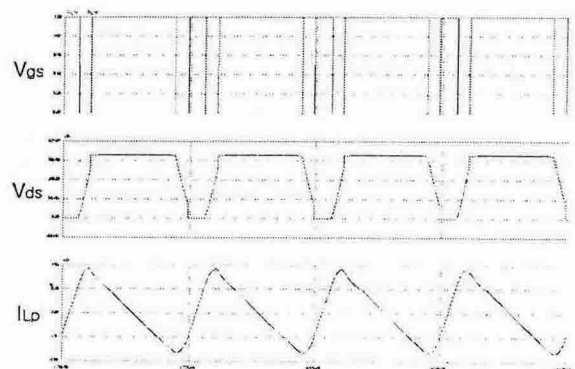


그림 4 기존 converter의 무부하시 파형
Fig. 4 Waveform of existing converter in no-load

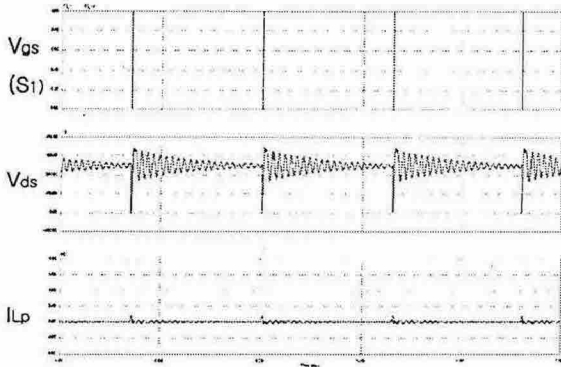


그림 5 제안한 방법을 적용한 무부하시 파형
Fig. 5 Proposed method applied waveform in no-load

4.2 실험 결과

실험결과를 그림 6과 그림 7에 나타내었다. 기존의 active clamped flyback converter에서는 무부하시에도 1차측에 큰 전류가 흐르는 것을 볼 수 있으나, 제안한 방법을 적용한 결과에서는 1차측 전류가 거의 없음을 알 수 있다. 기존의 방법과 제안한 방법을 비교하기 위해 무부하시 SMPS에서 소비하는 전력을 PM3000(Universal Power Analyzer)을 사용하여 측정하였다. 기존의 active clamped flyback converter는 무부하시 2.5W의 전력을 소모하는 반면 제안한 방법을 적용한 converter는 0.75W의 대기전력을 소비하는 것을 통해 대기전력의 감소를 확인할 수 있었다.

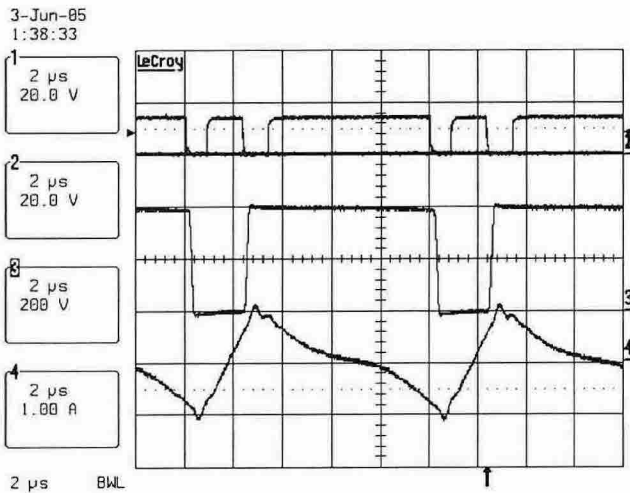


그림 6 기존 converter의 무부하시 실험결과 파형
Fig. 6 Experimentation result waveform of existing converter

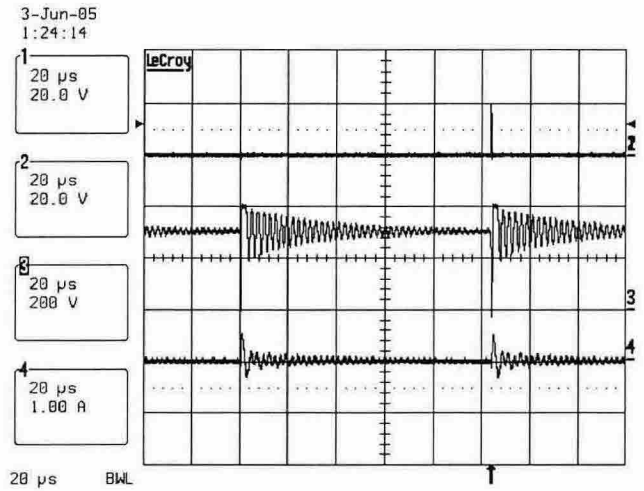


그림 7 제안한 방법을 적용한 실험결과 파형
Fig. 7 Proposed method applied experimentation result waveform

5. 결론

무부하시에는 정상 부하에 비해 2차측에서 필요한 에너지가 작기 때문에 1차측의 큰 전류는 스위치의 내부저항에 의해 전력 소모가 발생하여 대기전력의 원인이 되었다. 스위치의 conduction loss를 줄이기 위해 무부하시 반도체 스위치의 도통시간을 줄이고 주파수를 낮추는 방법을 적용하여 실험한 결과 대기전력을 감소시키는데 큰 효과를 볼 수 있었다.

참고 문헌

- [1] Dhaval Dalal, "Design Consideratins for Active Clamp and Reset Technique", Proceedings of Unitrode, pp. 3.1-3.23.
- [2] B. Carsten, "Design Techniques for Transformer Active Reset Circuits at High Frequencies and Power Levels", Proceedings of HFPC, pp. 235-246, 1990.
- [3] Fabrizio Librizzi, "AC/DC Flyback Converter with Synchronous Rectification", Proceedings of 2004 International Symposium on Power Semiconductor Devices & ICs, WSI-5, pp. 63-66
- [4] Jin-ho Choi, Jung-won Kim, Dong-Young Huhl, "The new technique for the lowest power consumption in the stand-by of power supply", Proceedings of the 2004 35th Annual IEEE Power Electronics Specialists Conference, pp. 741-746, 2004.