

Asymmetrical half-bridge converter에서 무부하시 전력소모 감소에 관한 연구

하석진, 송의호, 김종현*, 김종수*

창원대학교 제어계측공학과, *한국전기연구원

A Study for Low Power Consumption in the Stand-by of Asymmetrical Half-Bridge Converter

Seok-jin Ha, Eui-ho Soung, Jong-hyun Kim, Jong-soo Kim

Dept. of Control & Instrumentation Eng. Changwon National University, Korea
Electrotechnology Research Institute

ABSTRACT

본 논문은 ZVS asymmetrical half-bridge converter에서 무부하시 전력소모 분석과 감소 방안에 대한 연구이다. Asymmetrical half-bridge converter는 영전압 스위칭을 통해 효율 증가가 가능하고, 낮은 EMI 발생의 장점으로 인해 최근 많이 사용되고 있다. 그러나 최근 이슈가 되고 있는 대기전력 소모의 관점에서는 기존의 hard switching converter에 비해 오히려 손실이 증가한다. 이는 공진형 컨버터의 무부하시 동작이 기생전류에 의한 도통손실이 크기 때문이다. 따라서 본 논문에서는 이를 개선 할 수 있는 방법을 제시하고 70W급의 실험용 SMPS의 제작을 통해 제안된 방법의 타당성을 검증한다.

1. 서 론

전기전자기기의 소형화 추세에 따라 스위칭 전원에 대해서도 소형화, 경량화의 필요성이 증대되고 있다. 이러한 필요성은 전력용 반도체 소자의 급속한 발전과 제어방식의 비약적인 진보에 의하여 스위칭 주파수를 고주파화 시킴으로써 어느 정도 충족할 수 있게 되었다. 그러나 컨버터의 스위칭 주파수를 높임에 따라 스위칭 손실도 비례적으로 증가하는 문제점을 가지게 된다. 이러한 배경 하에서 최근 스위칭 동작 시 발생하는 스위칭 손실과 낮은 EMI 발생, 그리고 스위치에 인가되는 전압 스트레스를 감소시킬 수 있는 영전압 스위칭(Zero Voltage Switching : ZVS) 기법이 많이 연구되고 있다.^[2-4]

이러한 영전압 스위칭 기법을 적용한 여러 스위칭 컨버터 중에서 최근 asymmetrical half-bridge converter가 주목 받고 있다.^[5-7] 이 컨버터는 영전압 스위칭에 의한 소프트 스위칭의 특징뿐만 아니라 데드 타임을 일정한 값으로 고정 시킬 수 있는

비대칭구동 방식을 제어방법으로 택하였다. 비대칭구동 방식은 대칭구동 방식에 비해 시비율을 0~100%의 전범위에 걸쳐 사용가능하게 됨으로서, 광범위한 부하변동에 대응한 동작이 가능하다는 특징을 가지게 된다.

반면, 이러한 영전압 스위칭 동작은 무부하 동작 상황에서 기존의 하드 스위칭 컨버터에 비해 보다 높은 손실을 발생한다. Asymmetrical half-bridge converter는 무부하 동작에서 영전압 스위칭을 유지하기 위해 공진회로상의 공진 소자에 의해 높은 공진 전류가 발생하여 높은 도통손실이 발생된다. 컨버터의 무부하시 전력소모는 크게 내부 IC의 구동 전력소모와 스위칭 손실, 그리고 스위치 회로의 도통손실로 나눌 수 있다.

본 논문에서는 asymmetrical half-bridge converter의 무부하시 동작에서 발생하는 높은 도통손실을 개선 할 수 있는 기법을 제시하고자 한다. 무부하 동작 상태에서 보조 스위치의 도통시간을 조절하는 기법과 스위칭 주파수를 낮추어 공진회로상의 공진 전류에 의한 도통손실을 줄일 수 있음을 보인다. 2장에서는 asymmetrical half-bridge converter의 기본적인 동작과 무부하시 발생하는 도통 손실을 분석하고, 3장에서는 제안된 방법에 대해서 설명하고 있다. 그리고 4장에서는 실험용 SMPS의 제작과 실험을 통해 제안된 방법의 타당성을 검증하였다.

2. Asymmetrical half-bridge flyback converter

2.1 Asymmetrical half-bridge converter의 동작
스위치 S_1 , S_2 는 비대칭으로 동작하며, 각각 DT_S , $(1-D)T_S$ 동안 도통한다. 스위치가 동작하는 시간 사이에는 데드 타임을 이용하여 각 스위치에 영전압 스위칭 조건을 만들어 준다.

스위치 S_1 의 도통 구간동안 입력 전압 V_i 와 커패시터 C_b 의 전압 차에 의한 전류 I_{LP} 는 양의 방향으로 상승하고, 입력전력은 트랜스포머에 저장된다. 이때, 출력 다이오드는 트랜스포머의 입, 출력 전압 관계에 의해 꺼진 상태이며, 전력 전달은 없다. 스위치 S_2 의 도통 구간동안 트랜스포머에 저장된 에너지는 전류 I_{LM} 과 I_{LP} 의 차이만큼 트랜스포머의 턴비에 의해 출력 다이오드를 통하여 부하로 전달된다.^[5] 그림 1은 회로 해석에 사용된 asymmetrical half-bridge converter의 회로도이며, 그림 2는 전부하 상태의 동작파형이다.

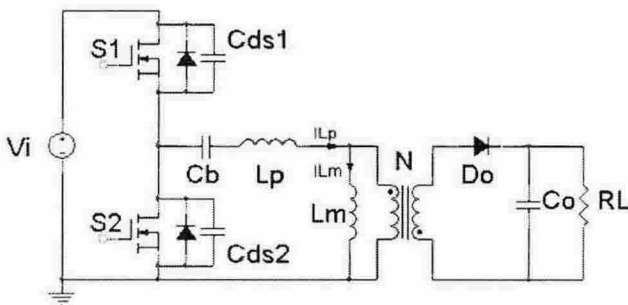


그림 1 Asymmetrical half-bridge converter의 회로
Fig. 1 Circuit diagram of a asymmetrical half-bridge converter

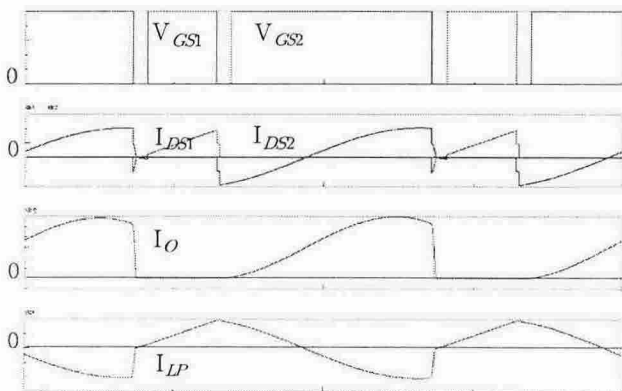


그림 2 Asymmetrical half-bridge converter의 기본 동작 파형
Fig. 2 Waveforms of asymmetrical half-bridge converter

2.2 무부하시 동작과 전력소모

무부하시 이런 영전압 스위칭 동작은 C_b , L_p 등과 같은 공진 소자들에 의하여 하드 스위칭 컨버터에 비하여 높은 공진 전류를 가지게 된다. 이러한 공진 전류는 도통 경로상의 각 소자들의 내부 저항과 작용하여 무부하시 전력소모의 중요한 부분을 차지한다. 그림 3은 무부하시 시뮬레이션 파형이다.

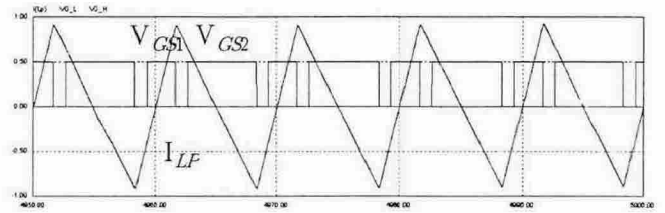


그림 3 무부하시 시뮬레이션 파형(V_{GS1} , V_{GS2} , I_{LP})
Fig. 3 Simulated waveforms of the asymmetrical half-bridge converter at no-load condition

3. 제안된 기법

3.1 도통시간을 줄이는 기법

스위치 S_2 의 도통시간을 줄이게 되면, 전류 I_{LP} 는 스위치 S_2 의 기생 커패시터를 통해 공진하게 되는데, 이는 정상적인 영전압 스위칭에 의한 공진 전류에 비해 현저하게 줄어들게 된다. 그리고 스위치 S_1 의 도통시간 또한 출력 전압 피드백에 의해 줄어들게 된다. 이는 각 스위치의 도통 시간을 줄임으로 스위치 도통 저항 $R_{DS(ON)}$ 에 의한 손실 또한 줄일 수 있다. 그림 4는 시뮬레이션을 통해 제안된 기법의 효과를 보여주고 있다.

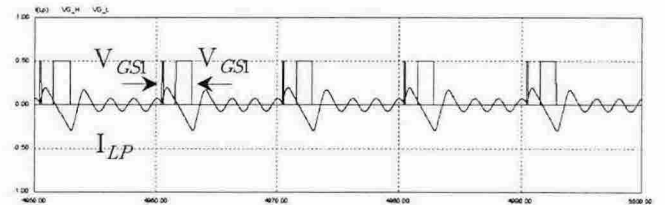


그림 4 무부하시 제안된 기법의 시뮬레이션 파형
Fig. 4 Simulated waveforms of the proposed asymmetrical half-bridge converter at no-load condition

3.2 스위칭 주파수 조절

무부하시 전력 전달이 작아짐으로 전부하 때와 같은 높은 스위칭 주파수는 불필요한 높은 스위칭 손실을 발생시킨다. 그래서 앞서 설명한 도통시간을 줄이는 기법과 함께 스위칭 주파수를 낮추어 무부하시 전력소모를 줄이고자 한다.

4. SMPS 설계 및 실험 결과

앞서 제시한 기법의 타당성을 확인하기 위해 PSIM을 통한 시뮬레이션과 70W급의 실험용 DC-DC 컨버터를 설계 및 제작하였다. 실험에 사용한 컨버터는 전류제어모드를 사용하여 출력전압제어기 설계를 쉽게 하였고, 전류 피드백을 제어에 사용함으로

써 자체적인 과전류 보호기능을 가지고 있다. 각 회로정수 $V_i=300V$, $V_o=15V$, $f_s=100kHz$, $N=6$, $L_M=350\mu H$, $L_P=6\mu H$, $C_B=1\mu F$ 이고, 70W 출력에서 91%의 효율을 나타내었다.(효율 측정은 UNIVERSAL POWER ANALYZER PM3000을 사용하였다.)

그림 5는 일반적인 asymmetrical half-bridge converter의 무부하 동작 파형이다. 이때 전력소모는 3W이다. 그림 6은 제안된 기법을 이용한 무부하 동작 파형이며, 전력소모는 0.7W이다. 제안된 기법의 타당성은 실험을 통해서도 알 수 있다.

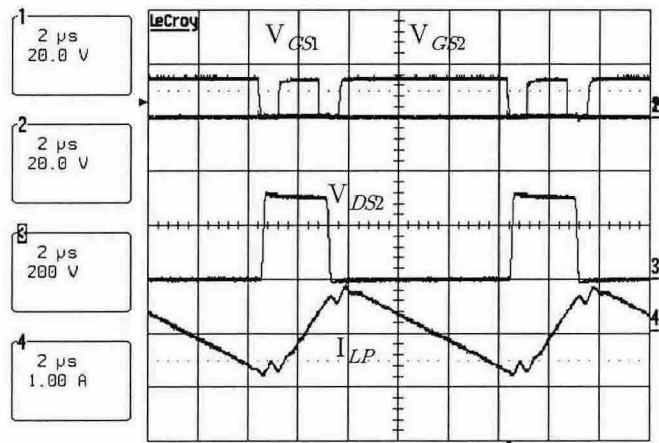


그림 5 무부하시 실험 파형(V_{GS1} , V_{GS2} , V_{DS2} , I_{LP})
Fig. 5 Experimental waveforms of the asymmetrical half-bridge converter at no-load condition

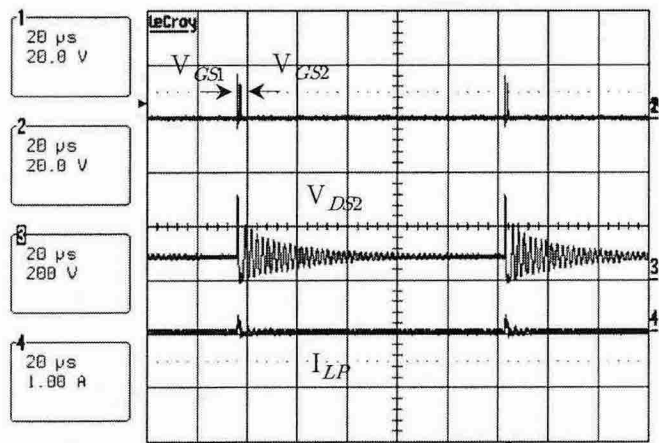


그림 6 무부하시 제안된 기법의 실험 파형
Fig. 6 Experimental waveforms of the proposed asymmetrical half-bridge converter at no-load condition

5. 결론

Asymmetrical half-bridge converter는 전부하 동작 상태에서 소프트 스위칭을 통해 낮은 스위칭 손실과 높은 주파수의 동작으로 소형화에 유리하고, 낮은 EMI을 발생한다. 또한 다른 공진형 컨버터에 비해 낮은 스위치 스트레스를 가지는 장점을 가지고 있다. 그러나 무부하 상태에서 공진 전류에 의해 높은 전력손실을 가지고 있다. 이에 본 논문에서는 asymmetrical half-bridge converter의 무부하시 전력손실을 줄일 수 있는 방법을 제시하였고, 실제 실험용 SMPS의 제작과 실험을 통해 제안된 기법이 무부하 상태에서 전력소모를 낮출 수 있음을 보였다.

참고 문헌

- [1] 김성남, 오용성, 김희준, "능동 클램프 회로를 이용한 Boost 입력형 ZVS컨버터의 동특성 해석", 전력전자학회논문지, 51B-10-8, pp. 596-600, 2002
- [2] TABISZ, W.A., LEE, F.C., "Zero-voltage-switching multi-resonant technique - a novel approach to improve performance of high-frequency quasi-resonant converters" Proceedings of IEEE PESC, pp. 9-17, 1988.
- [3] Yoshida, K., Ishii, T., Nagagata, N., "Zero voltage switching approach for flyback converter" Proceedings of IEEE INTELEC, pp. 324-329, 1992.
- [4] Watson, R., LEE, F.C., Hua, G.C., "Utilization of an active-clamp circuit to achieve soft switching in flyback converters" IEEE Trans. Power Electron, 11, (1), pp. 162-169, 1996.
- [5] D.H.Seo, O.J.Lee, S.H.Lim and J.S.Park, "Asymmetrical PWM Flyback Converter", Proceedings of IEEE PESC, pp. 848-852, 2000.
- [6] Tobias Tolle, Thomas Duerbaum, "Modelling of ZVS Transitions in Asymmetrical Half-Bridge PWM Converters" Proceedings of IEEE, pp. 308-313, 2001.
- [7] T.M.Chen, C.L.Chen, "Analysis and design of asymmetrical half bridge flyback converter" IEE Proc.-Electr. power Appl., Vol. 149, No. 6, pp. 433-440, November 2002.