

학습에 기초한 아날로그 회로의 고장진단에 관한 연구

김환성⁺·하윤수⁺⁺·구엔뒤안⁺⁺⁺·짚녹황선⁺⁺⁺⁺

Fault Detection Method for Analog Circuit Board By Learning Based Algorithm

KIM Hwan-Seong⁺, HA Yun-Su⁺⁺, NGUYEN DuyAnh⁺⁺⁺ and TRAN Ngoc Hoang Son⁺⁺⁺⁺

Abstract : The following instructions give you basic guidelines for preparing camera-ready papers for the Journal of the KOSME. We recommend you to use the HWP word pr

ocessor.

Key words : analog circuit, Learning based algorithm, Fault detection, Threshold, Fault data base

1. 서론

회로내의 고장진단에 관한 연구는 산업의 발달과 더불어 빠르게 발전하였고, 특히 회로의 복잡화 및 이에 대한 높은 신뢰성의 요구로 인하여 이에 대한 중요성이 더욱 강조되어 왔다.

회로는 아날로그, 디지털 및 복합회로로 분류되고 있으며, 디지털 회로에서는 논리적 조합에 의한 고장진단법이 주로 행해지고 있으며, 아날로그 회로에서는 회로의 응답특성 분석이 주로 행해지고 있다.

본 연구와 관련된 종래 연구결과로서는 1999년 Yoon^[1]에 의해 극점과 영점을 이용한 복합 전자회로에 대한 연구가 행해졌으나, 극점 및 영점을 계산하는 별도의 회로 구성이 필요하며 복잡한 회로에서의 다수의 극점과 영점의 존재로 인한 어려움을 지니고 있다.

또한, 1999년 Catelani와 Giraldi^[2]에 의해서 아날로그 회로에 대한 고장진단 및 검출에 관한 연구가 행해졌으나, 함수발생기를 이용하여 회로에 입력을 가한 후 회로내의 응답을 이용하여 극점과 영점을 구하며 또한 게인 선도 및 위상 선도의 비교를 통하여 고장진단을 행하고 있는 점이 유사하다.

그러나 위의 경우는 추가적인 회로 및 복잡한 수식전개가 필요하여 실제 고장진단을 행하는데 유용성이 적다. 따라서 본 연구에서는 고장진단에 적합한 전문가의 판단을 이용하는 방법을 제안하고자 한다. 먼저, 정상회로에서의 다양한 학습을 통하여 정상패턴을 수집한 이후, 이를 비교분석하며 고장 패턴을 전문가의 노하우를 이용하여 쉽게 진단하는 기초방법 및 시뮬레이션에 의한 검토를 보이고자 한다.

2. 학습에 기초한 고장진단법

2.1 정상회로에서의 데이터 수집

먼저, 정상회로에서의 각종 신호 데이터가 필요하며 입력 인가신호 및 이에 따른 신호내의 출력신호를 데이터 계측을 행한다. 이때, 입력인가신호는 정상상태에서 동작하는 입력 주파수 범위에서 행하여야 한다. 또한, 고장 발생이 우려되는 개소에서 데이터 계측을 행하여야 하며, 데이터 샘플링은 최소 입력 주파수의 3배 이상이어야 한다.

2.2 학습기초형 고장진단

Fig. 1은 학습형 고장진단 알고리즘에 대한 개략도를 나타내고 있다. 여기서, 입력신호발생기에 의해 발생된 입력신호를 통하여 정상신호와 고장이 발생된 신호의 데이터를 비교하며, 이를 이용하여 Threshold 처리를 행한다. 발생된 Threshold 처리된 데이터에 전문가의 고장신호 분석용 Learning Algorithm을 이용하여 정확한 진단분석을 행하도록 한다.

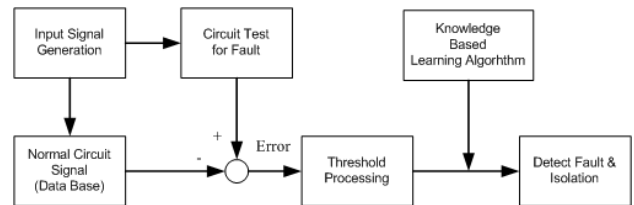


Fig. 1 Block diagram for learning based fault detection

위의 전문가에 의한 학습용 알고리즘은 단순한 로직을 이용한 고장진단 방법 및 고장발생 신호의 지연시간을 이용한 방법 등을 고려할 수 있다.

3. 시뮬레이션 및 고찰

3.1 시뮬레이션 조건

본 연구에서는 학습에 기초한 방법에 대한 시뮬레이션으로 신호증폭기로 사용되는 OP Amp 회로를 Fig. 2과 같이 고려한다.

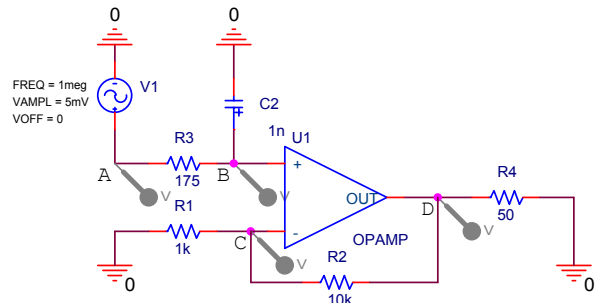


Fig. 2 Analog circuit for simulation

+ 김환성(한국해양대학교 물류시스템공학과),E-mail:kimhs@hhu.ac.kr, Tel: 051)410-4334

++ 허윤수(한국해양대학교 IT공학부),E-mail:hys@hhu.ac.kr, Tel: 051)410-4347

+++ 구엔뒤안(한국해양대학교 대학원 동북아물류시스템공학과)

++++ 짚녹황선(한국해양대학교 대학원 동북아물류시스템공학과)

위의 회로는 Op Amp에 저항(R1, R2, R3, R4) 및 콘덴서(C2)으로 구성되는 일반적인 회로로서, 본 연구에서는 Table 1과 같이 고장이 발생한다고 가정한다.

Table 1 Fault cases for simulation

	Case 1	Case 2	Case 3	Case 4
Fault situation	R1 Short circuit	R2 Short circuit	R4 Open circuit	C2 Short circuit

즉, Table 1에서 R1 Short-circuit 는 R1 저항부가 그 역할하지 못하고 회로가 단락되는 현상을 말하며, R4 Open-circuit 는 R4 회로가 끊어져 오픈되는 현상을 말한다.

위의 4가지의 고장부위에 대한 진단을 행하기 위해서, 입력호를 진폭이 5mV이고 1MHz의 정현파를 가하며 이때 4점(A - I)에서 데이터를 측정하도록 한다. 이때, 데이터는 30MHz로 하 각각 총 200개의 데이터를 취하도록 한다.

3.2 시뮬레이션 결과

3.2.1 정상응답과 고장응답의 비교

Fig. 3는 정상상태의 한 일례로서 회로내의 각 점에서의 응답 결과를 보여주고 있다. 이에 반하여, Fig. 4과 Fig. 5는 R1, R2의 고장에 대한 응답결과를 각각 보이고 있다.

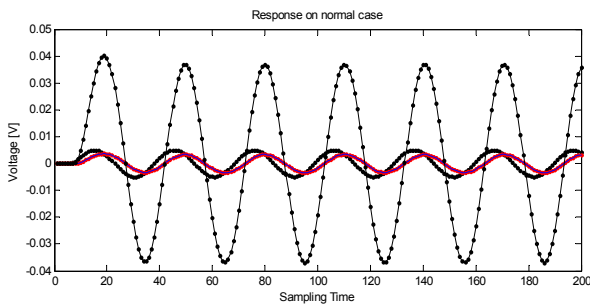


Fig. 3 Circuit response in normal case

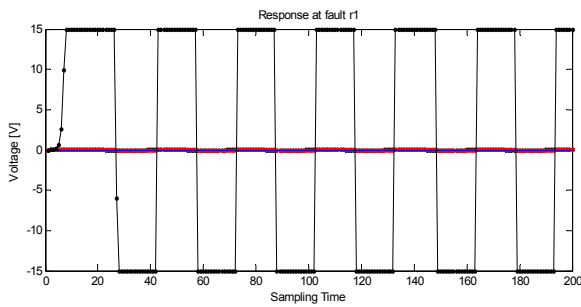


Fig. 4 Circuit response in R1 fault case

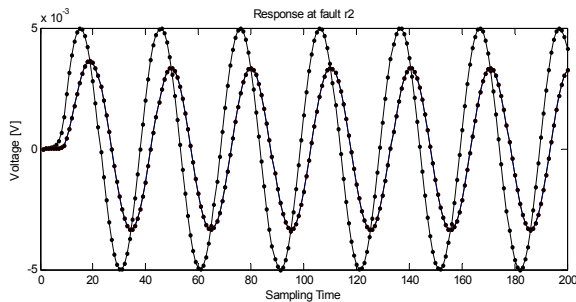


Fig. 5 Circuit response in R2 fault case

3.2.2 회로내의 고장진단

Fig. 6의 위쪽은 정상상태의 응답과 C2가 단락되는 경우의 고장(Case 4)에 대한 오차신호를 보여주며, 아래쪽은 오차신호에 대해 Threshold를 통한 고장진단을 행한 결과를 보여준다. 여기서 Threshold 값은 각각 0.0001로 설정하였으며, 1은 A점, 1.2는 B점, 1.4는 C점, 1.6은 D점에서 취득하였음을 보인다.

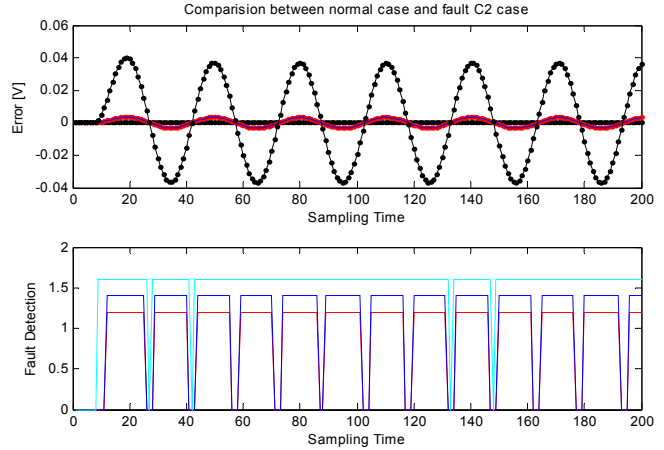


Fig. 6 Error and fault signal in fault C2 case

시뮬레이션 결과, 각 고장의 경우에 대하여 고장 신호가 발생되는 부분은 Table 2와 같이 나타낸다.

Table 2 Fault cases for simulation

Fault Case	Case 1	Case 2	Case 3	Case 4
Fault Detection	C, D	D	-	B, C, D

3.3 고찰

위의 Table 2에서 Case 3의 고장에 대해서는 아무런 고장신호가 발생하지 않았으며, 이는 회로에서 발생하는 전압과 아무런 상관없이 나타낸다. 따라서 Case 3을 제외한 나머지 고장신호에 대해서 학습적인 방법을 이용하여 충분히 정확한 고장진단 및 분리가 가능하다.

4. 결 론

본 연구에서는 간단한 아날로그 신호에 대하여, 고장을 가정한 이후, 이를 통하여 진단이 가능함을 보였다. 고장신호 발생 결과를 전문가의 로직 진단알고리즘을 이용하여 시뮬레이션을 행하였으며, 그 유효성을 보였다.

추후 연구로서는, 복잡한 회로내의 고장진단에 대한 검토를 행하는 것이며, 전문가의 학습형 로직의 자동생성 알고리즘을 구축하는 것이다.

참고문헌

- [1] H.B. Yoon, J.W. Hou, S.K. Bhattacharya, A. Chatterjee and M. Swaminathan, "Fault Detection and Automated Fault Diagnosis for Embedded Integrated Electrical Passives", Jour. of VLSI Signal Processing, Vol. 21, pp. 265-276, 1999.
- [2] M. Catelani and S. Giraldi, "A Measurement System for Fault Detection and Fault Isolation of Analog Circuits", Measurement, Vol. 25, pp. 115-122, 1999.