

폴리머 재료를 이용한 새로운 비휘발성 단위 메모리 셀과 주변회로 제안

김정하*, 이상선**
한양대학교 공과대학 전자전기컴퓨터공학부

New nonvolatile unit memory cell and proposal peripheral circuit using the polymer material

Jungha Kim*, SangSun Lee**
Division of Electrical and computer engineering
Hanyang University
E-mail : *mirine96@naver.com, **ssnlee@hanyang.ac.kr

Abstract

In this paper, we propose a new nonvolatile unit memory cell and proposal peripheral circuit using the polymer material. Memory that relies on bistable behavior- having tow states associated with different resistances at the same applied voltage – has attracted much interest because of its nonvolatile properties. Such memory may also have other merits, including simplicity of structure and manufacturing, and the small size of memory cells. We have plotted the load line graphs for the use of a polymer memory character, hence we have designed in the band-gap reference shape of a write/erase drive, and then designed in the 2-stage differential amplifier shape of a sense amplifier in the consideration of a low current characteristic of a polymer memory cell. The simulation result shows that is has high gain about 80dB by sensing the very small current.

I. 서론

메모리는 두 가지의 상태 즉 특정한 전압이 인가되면 다른 저항값의 차이로 두 가지의 상태변화를 일으키게 된다. 이러한 상태 변화가 차세대 메모리의 소자로 쓰이는 비휘발성 메모리의 중요한 특성으로 나타나며, 대표적인 차세대 메모리들로 FRAM(Ferroelectric random

access memory)[1], MRAM(magnetic random access memory)[2], PRAM(phase random access memory)[3]을 들 수가 있다. 이러한 차세대 메모리 중 새롭게 연구되고 있는 메모리 중의 하나가 폴리머 재료를 이용한 메모리이다. 폴리머는 재료 가격이 싸고, 생산하기가 쉬워 다른 메모리에 비해 공정단가가 저렴하다는 장점을 가지고 있고, 최근에는 몇몇 연구기관에서 폴리머 재료의 메모리의 소자 특성을 찾아내어 메모리 소자로 이용하려는 시도가 곳곳에서 진행되고 있다[4]. 또한 소자를 제작할 때 포토리소그래피(Photolithography)나 RIE 공정은 달리 잉크젯 프린팅(Ink-Jet printing)이나 스핀코팅(Spin coating)방법을 이용하여 다량의 소자를 만들어 낼 수 있다는 큰 장점도 가지고 있다. 본 논문에서는 폴리머 메모리의 단위 메모리 셀에 대한 기본 소개를 시작으로, 메모리의 읽기/쓰기 스킴(Read/Write scheme)을 찾고, 센스 앰플리파이어(Sense amplifier)와 쓰기/지우기 드라이버(W/E Driver)의 스킴을 제안하며, 이를 토대로 결론을 내릴 것이다.

II. 폴리머 메모리의 기본 구조

그림 1 은 폴리머 단위 메모리 셀 구조를 나타낸 것이다. 알루미늄(Al)을 이용하여 비트라인(Bit-line)과

This study was supported by “The National Research Program for the 0.1Terabit Non-Volatile Memory Development Sponsored by Korea Ministry of Commerce, Industry and Energy”.

워드라인(Word-line)을 교차(cross)시켜 전극 메탈 (metal)로 제작하고, 셀은 AIDCN(2-amino-4, 5imidazole dicarbonitrile)로 구성된 폴리머 재료를 사용한다[5].

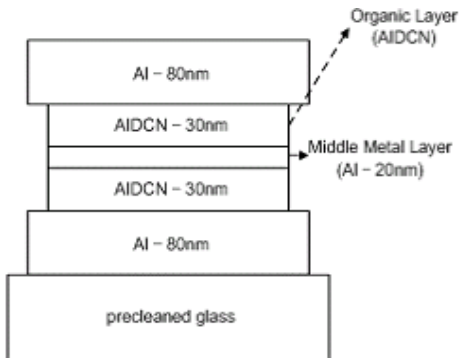


그림 1 단위 메모리 셀의 stack 구조

알루미늄과 AIDCN 으로 구성된 스택(stack)구조로서, 미리 세척된 유리기판(precleaned glass substrate) 위에 고온 건조(thermal evaporator)를 이용해 알루미늄을 80nm 두께로 건조 시킨 뒤 AIDCN 을 스핀 코터(spin coater)를 이용해 30nm 두께로 코팅(coating)을 한다. AIDCN 위에 알루미늄을 20nm 두께로 고온 건조 시킨 뒤 이전 과정을 거꾸로 반복하여 제작한다. 다음 그림 2 는 이러한 과정을 거쳐 제작된 단위 메모리 셀의 전압/전류특성 곡선을 측정한 그림이다.

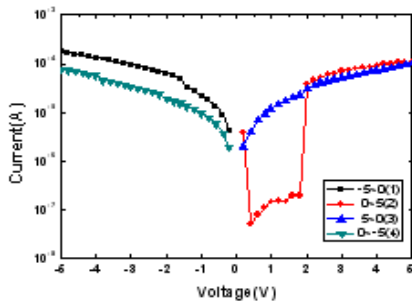


그림 2 단위 메모리 셀의 전류/전압 특성 곡선

소자의 알루미늄 메탈 전극에 전압을 점차적으로 증가시키는 경우 특정전압에서 스위칭 되는 현상을 볼 수가 있다. 본 논문에서는 이 특성 곡선을 이용하여, 전류가 $10^{-5}A$ 내외에 있을 때를 ‘ON’의 상태로, $10^{-7}A$ 내외에 있을 경우를 ‘OFF’의 상태로 정의한다. 따라서 3V의 전압을 인가해 ‘ON’상태로 만드는 것을 쓰기(Write), -0.5V 의 전압을 가해 ‘OFF’상태로 만드는 것을 지우기

(Erase) 라 하고, 1V 전압을 가해 메모리의 상태를 읽기 (Read)하는 방식을 취했다.

III. 폴리머 메모리의 작동 스킴

본 절에서는 앞 절에서 설명한 단위 메모리 셀의 load line 을 그리고, 메모리 셀에 저장된 데이터를 읽고 쓰기에 적당한 스킴을 찾아 유도하고 설명한다.

3.1 읽기 방법

다음 그림 3 은 실제 단위 셀을 측정 했을 때 나타나는 전압/전류 곡선에서 메모리 특성을 보이는 부분을 발췌한 그림이다.

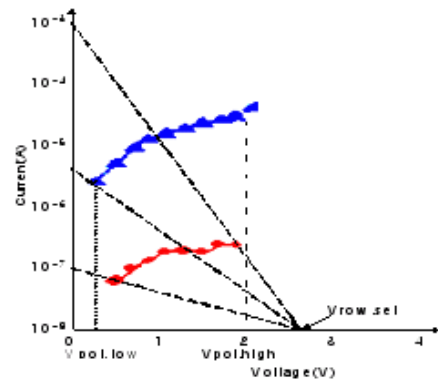


그림 3 단위 메모리 셀의 전압/전류곡선과 부하 저항의 load line

그래프의 아랫부분은 메모리 셀에 ‘0’이 저장되어 있는 상태를, 윗부분은 ‘1’이 저장되어 있는 상태를 나타낸다. 가로축의 Vpol.low 는 데이터를 읽을 때 메모리 소자의 양단 전압이 최저값을 가지고 있는 경우, Vpol.high 는 데이터를 읽을 때 메모리 소자 양단 전압이 최대값을 가지고 있는 경우이다. 소자가 어떠한 상태를 가지고 있는 지 알아내기 위해 소자와 소자 주변의 저항과의 load line 을 그림 3 과 같이 점선으로 나타낸 것이고, 여기서 찾아야 할 값은 Vrow.sel(선택한 열에서의 전압값)의 값이다. 이러한 근거를 바탕으로 load line 방정식을 세워 보면 다음과 같다.

먼저 Vpol = 0 인 경우,

$$I_{pol} = \frac{V_{row.sel}}{\Delta RL + R_G} \quad (1)$$

로 표현할 수 있으며, L 은 lrow + lcol 의 값이다. Δ R 은 두 메모리 소자간의 비트 라인의 면저항(sheet resistance)에 의해 생긴 저항이고, R_G는 센스 앰플리파이어의 입력단에 삽입되는 저항값이다.

3.2. 쓰기/지우기 방법

읽기 방식과는 다르게 전류/전압 특성 곡선을 기반으로 메모리 단위 셀의 양단에 해당 전압을 가하여 쓰기/지우기 스킴을 계산하여 적용하였다.

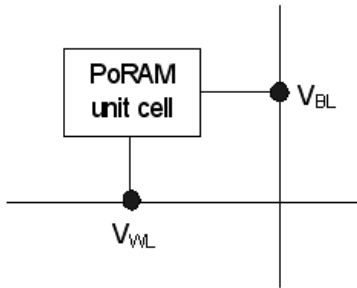


그림 4 쓰기/지우기를 위한 단위 메모리 셀

그림 4는 쓰기/지우기를 하기 위한 단위 메모리 셀과 비트라인 그리고 워드 라인을 나타낸 그림이다. 특정 메모리 셀을 워드라인이 선택하는 경우, 그 워드라인에 V_{dd} + V_{th} 만큼의 전압을 가했다고 가정하면, V_{BL}은 다음의 식에 의해 결정될 수 있다.

$$V_{BL} = V_{cell} + V_{WL} \quad (2)$$

IV. 센스 앰플리파이어와 쓰기/지우기 드라이버 설계

센스 앰플리파이어는 메모리 성능을 크게 좌우하는 주변회로 중 하나이다. 이 회로는 이득이 높을수록 sub-array block의 집적도를 높여 더욱 저렴한 메모리를 만들 수 있지만, 너무 이득을 높이면 잡음에 민감해지는 단점도 주의 해야 한다.

4.1 센스 앰플리파이어 설계

본 논문에서 제안하는 센스 앰플리파이어는 그림 5에서와 같은 2 단 OP 앰플리파이어이다. 첫 번째 단은 비트라인에서 유기되는 전류를 R_G를 사용해 적당한 크기의 전압으로 바꾸고, V_{REF}와 비교해 너무나 작은 값이므로 한번 증폭을 한다. 그리고 두 번째 단에는 처음 단에서 증폭되어온 전압을 V_{REF}와 비교하여 그 차이를 또 한번 증폭하여 출력하는 원리를 이용한다. 다음 그림 6은 제안한 센스 앰플리파이어를 HSPICE를 통해 시뮬레이션한 결과로 magnitude bode를 나타낸 것이다. 작은 전류값을 인지하여 약 80dB에 가까운 높은 이득을 얻는 걸 볼 수 있었다.

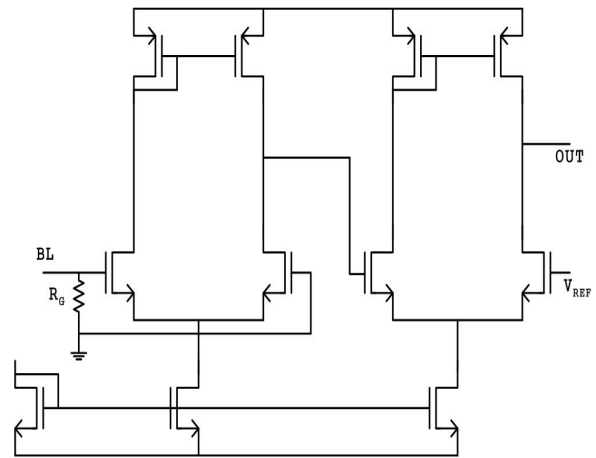


그림 5 제안하는 센스 앰플리파이어 스키메틱

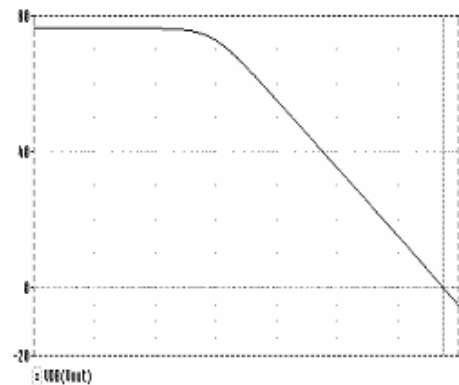


그림 6 센스 앰플리파이어의 magnitude bode plot

4.2 쓰기/지우기 드라이버 설계

메모리 소자에 데이터를 쓰거나 지울 때 서로 다른

참고문헌

두 개의 전압 소스 스위치(voltage source switch)를 사용하여 메모리 셀에 일정한 전압을 가한다. 본 논문에서는 밴드갭 레퍼런스(band-gap reference)를 사용하여 원하는 전압으로 바꾸어 쓰기 위한 전압 소스와 지우기 위한 전압 소스를 생성한다. 다음 그림 7 은 밴드갭 레퍼런스의 스키메틱을 보여준다. 불안정한 두 동작점을 갖는 밴드갭 레퍼런스가 전원을 켤 때 항상 원하는 동작점으로 들어가도록 유지해야 하기 때문에 밴드갭 레퍼런스가 확실하게 동작하도록 start-up 회로도 필요하다. V_{REF} 가 생성되고 나면, 이를 원하는 전압으로 바꿔주기 위해 내부 전압 재생기(internal voltage generator)를 사용해 준다. 이때, 다이오드 커넥트된(diode-connected) 트랜지스터를 사용하여 소자를 동작 시킬 수 있는 전압을 만들어 준다.

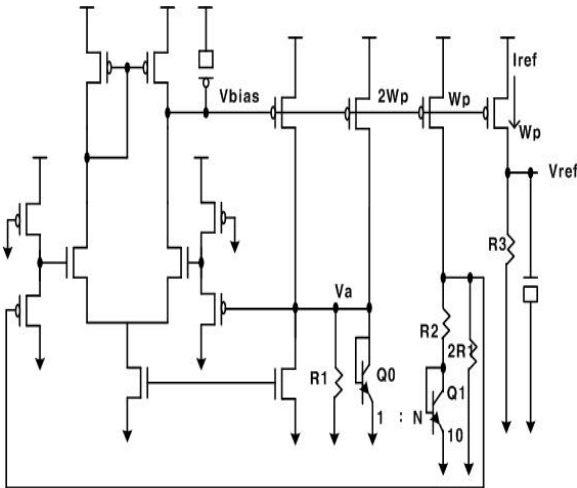


그림 7 밴드갭 레퍼런스 스키메틱

V. 결론

본 논문에서는 폴리머를 이용한 단위 메모리 셀의 인가전압에 대한 상태변화 특성을 감안하여 메모리 셀을 읽고 쓰는 방법에 대해, 그리고 여기에 맞는 주변회로를 구성하고 제안하였다. 특히 2 단 차동 증폭기를 이용해 거의 80dB 에 가까운 높은 이득을 얻어 폴리머 단위 메모리 셀에 적합한 센스 앰플리파이어로 이용할 수 있었다. 지금은 단위메모리 셀에 관한 연구였지만, 멀티 셀로 구성되었을 때 셀 구성 방법과 주변회로의 안정성 등 구성방법에 대해 더욱더 많은 연구가 필요하다고 생각된다.

[1] Ali sheikholeslami, P.Glenn Gular, “A survey of Circuit Innovations in Ferroelectric Random-Access Memories”, Proc/IEEE, Vol. 88, No.5, May 2000.

[2] Kinam Kim and Gwan-Hyeob Cho, “Future Memory Technology including Emerging New memory”, Pro/24th/MIEL2004/ May 2004.

[3] Woo Yeong Cho, Beak-Hyung Cho, Byung-gil Choi, Hyung-Rok Oh, Sangbeom Kang, Ki-sung Kim, Kyung-Hee Kim, Du-eung Kim, Choong-Keun Kwak, Hyun-Geun Byun, Young-nam Hwang, Su-jin Ahn, Gwan-Hyeob Koh, Gitae Joing, HONGsik Jeougn and Kinam Kim, “A 0.18 μm 3.0-V 64-Mb Nonvolatile Phase-Transition Random Access Memory(PRAM)”, IEEE, Journal of Solid-State Circuit, Vol.40, No.1, Jan 2005

[4] L.P. Ma, J. Liu, and Y. Yang, “Organic electrical bistable devices and rewritable memory cells”, App/Phy/Letters/, Vol.80, No.16, Apr 2002

[5] L.D. Bozano, B.W.Kean, V.R. Deline, J.R. Salem, and J.C. Scottl, “Mechanism for bistability in organic memory elements”, App/Phy/Letters/, Vol.84, No.4, Jan 2004