

ARM platform 기반의 스테레오 비전 SoC 설계

*장지호, 이호영, 김준성
중앙대학교 전자전기공학부
존 모리스

Department of Computer Science, The University of Auckland
e-mail : {asura216, lhy8106}@wm.cau.ac.kr, junkim@cau.ac.kr, morris@ms.cau.ac.kr

Implementation of Area-based stereo algorithm on SoC based on ARM core

*Jiho Chang, Hoyoung Lee, JunSeong Kim
School of Electrical and Electronics Engineering, Chung-Ang University
John Morris
Department of Computer Science, The University of Auckland

Abstract

본 논문에서는 스테레오 비전 알고리즘을 ARM9 프로세서를 사용하는 SoC의 IP 개념으로 구현하였다. 구현하고자 하는 스테레오 비전 시스템을 기능에 따라서 하드웨어와 소프트웨어 모듈로 나누어서 성능을 최대화할 수 있도록 설계하였다. SAD correlator는 한 쌍의 이미지에 많은 계산을 필요로 하기 때문에 성능을 우선시하여 하드웨어로 구성하였고, 소프트웨어는 프로세서를 초기화 시키고, 인터럽트 처리와 SAD correlator, TFT-LCD controller, 메모리 등의 하드웨어를 제어하는 역할을 하는 firmware로 구성을 하였다. 메모리에 기저장된 영상정보를 스테레오 비전 알고리즘을 이용한 결과를 외부 TFT-LCD 모듈에서 필요로 하는 포맷에 맞게 변환시켜서 depth map을 출력하는 시스템을 ARM922T 프로세서가 내장된 Altera Excalibur를 target으로 설계하여 테스트 보드에서 정상적으로 동작하는 것을 확인하였다.

에 VLSI에서 설계된 요소들을 하나의 칩에 시스템을 구현하는 SoC (System on Chip) 기술이 중요한 분야로 대두되고 있다[1][5]. SoC는 마이크로프로세서를 중심으로 상이한 기능들을 하는 소자를 재사용이 가능한 IP (Intellectual Property)라고 하는 코어로서 설계한다. 이미 완성된 IP를 이용하면 시스템 개발자는 짧은 시간과 낮은 생산 비용으로 설계가 가능하고 새롭게 설계되는 부분에 대해서도 IP로 제작을 하게 되면 다른 시스템을 설계하는 데에도 재사용이 가능하여 더욱 효율적인 설계가 가능하다[1][4]. 이러한 IP는 같은 시스템에 사용되어지는 다른 IP들과의 연결성을 고려하여 하드웨어와 소프트웨어로 적절하게 구분하여 개발하여야 한다[5]. 본 논문에서 구현하고자 하는 시스템 설계에 있어서 기본이 된 SAD (sum of absolute differences) 스테레오 비전 알고리즘과 AMBA AHB 버스 플랫폼에서 설계된 스테레오 시스템의 구성도를 소개하고 효율적인 시스템 구성을 위하여 하드웨어와 소프트웨어 모듈로 나누어 이를 ARM922T 프로세서가 내장된 Excalibur chip에 구현하였다.

I. 서론

현재 반도체 분야는 집적도의 향상으로 인해서 이전

II. SAD algorithm

스테레오 비전은 서로 다른 이미지 쌍을 사용하여

주변 환경에 대한 보다 세부화 된 3차원 지도를 제공할 수 있다 [6][7]. 스테레오 매칭 알고리즘에는 SAD, SSD (sum squared differences), correlation, dynamic algorithm, rank transform 등이 있다. 이러한 스테레오 비전 알고리즘들은 많은 연산양이 필요하기 때문에 실시간으로 처리하기 위해선 하드웨어로 구현이 필요하다. SAD 알고리즘은 덧셈으로 간단하게 구성이 가능하고 다른 알고리즘에 비해서 정확도가 크게 떨어지지 않는 것으로 증명되었기 때문에, 다른 알고리즘에 비해서 SoC의 하드웨어로 구현하기에 적합하다[2][3].

그림 1은 본 논문에서 구현하고자 스테레오 시스템의 하드웨어로 구성된 SAD correlator의 블록 다이어그램을 보여준다. 카메라로부터 한 쌍의 좌우측 영상 정보로부터 데이터를 입력받아 이들을 비교하여 두 영상 신호의 차이가 최소인 지점을 찾아내기 위한 모듈들로 구성되어 있다. 카메라에서 얻어진 영상정보는 서로 상관관계에 있는 모든 윈도우를 나타내기에 충분한 픽셀들을 저장하기 위한 긴 left와 right shift register로 입력된다. 그림 1의 두 shift register는 이미지의 각 행에 해당하는 전체 픽셀을 한 줄에 입력될 수 있는 길이를 가진다. 중복되는 연산을 최소화하고자 두개의 shift register에서 동일한 크기의 윈도우를 추출하여 buffer maker에서 미리 연산을 하여 결과를 저장하고 동시에 disparity calculator에 전송하여 두 영상 신호의 유사성을 테스트하게 된다. 마지막으로 minimum calculator를 통해서 비교된 영상 신호들 중에서 차이가 최소인 신호를 찾아내게 된다. 결론으로 도출된 최소 지점은 물체까지의 거리가 최소가 되는 지점을 찾아내는 도구로 사용된다[3].

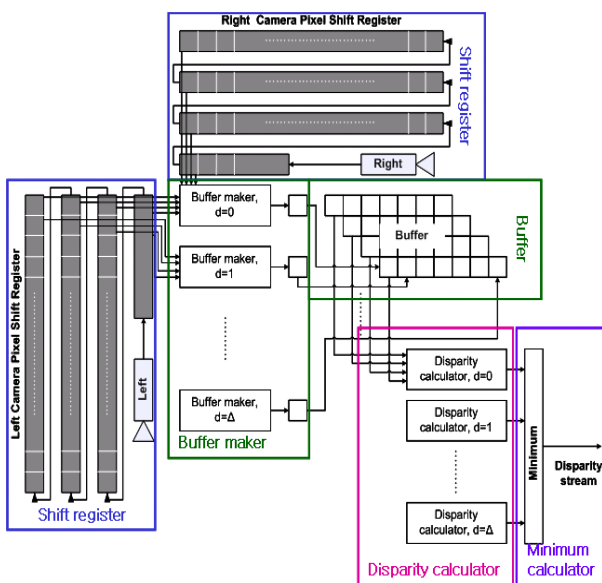


그림 1. SAD calculator

III. AMBA AHB와 Altera Excalibur

ARM에서는 on-chip에서의 IP간의 연결방법으로서 버스구조를 가지는 interconnection에서의 프로토콜로서 AMBA AHB를 정의하고 있다[7]. 이 규격을 통해서 AMBA AHB를 사용하는 플랫폼들 간에서는 IP의 연동이 가능하도록 하고 있다. 현재 SoC 설계에서는 프로세서로서 ARM을 많이 사용하여 메모리 제어 IP와 주변 장치 관련 IP등의 많은 IP들이 AMBA AHB에 호환되는 IP로 재사용이 가능하여 설계 시간을 단축시킬 수 있고 새로 설계된 IP도 재사용성이 높아지게 된다.

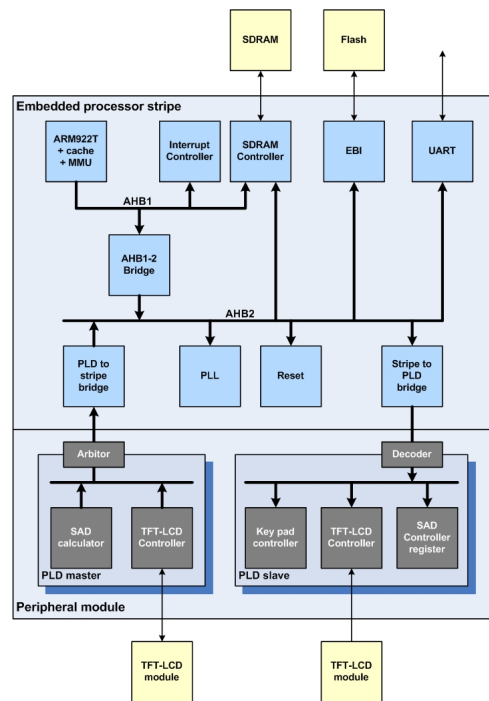


그림 2. 스테레오 비전 시스템 구성도

그림 2는 Altera사의 Excalibur의 AMBA AHB 플랫폼에 스테레오 비전 시스템을 설계하였을 때의 버스 구성도를 나타내고 있다[8]. Excalibur는 외부의 SDRAM이 AHB1에 연결되어 있고, 다른 여러 주변장치나 FPGA로서 활용 가능한 PLD영역은 AHB2로 연결되어 있는 구조로서 AMBA AHB기반의 SoC를 설계하고자 할 때 중간 검증단계에서의 테스트 베드로서 활용이 가능하다. AMBA AHB에서 master 역할을 하는 모듈로서 SAD calculator와 TFT-LCD controller가 PLD to stripe bridge를 통해서 연결이 되어서 메모리로부터 필요한 정보를 얻어오게 된다. Slave 역할을 하는 IP로서 key pad controller, TFT-LCD controller와 SAD controller register를 연결하여 필요한 제어 신호

를 저장하게 된다.

IV. 스테레오 비전 SoC 설계

본 논문에서 하드웨어 부분은 HDL로 기술하여 PLD 부분에 설계하고 전반적인 동작의 제어와 인터럽트 처리는 프로세서를 이용하기 위해서 소프트웨어로 구성되어 있다. 그림 3은 설계된 스테레오 비전 시스템의 전체적인 동작 순서를 나타낸다. 시스템이 기동되면 전체 시스템과 SAD calculator를 초기화를 하게 된다. Key pad 또는 UART를 통해서 스테레오 비전 알고리즘을 실행시키면 메모리에 저장된 좌우측 영상 정보를 AMBA AHB 버스를 통해서 SAD calculator로 전송하게 된다(A). 전송된 영상 정보를 이용하여 SAD calculator에서 disparity 결과값이 계산되면 인터럽트를 발생시키고(B) 프로세서에서 이를 감지하여 메모리의 result data으로 disparity 정보를 저장하게 된다(C). Disparity 정보는 거리 정보를 나타내기 위해서 depth map을 구성하여 다시 메모리에 저장된다(D). Depth map 결과는 출력을 위해서 TFT-LCD 디바이스가 요구하는 포맷으로 변환되어 지고(E) 이를 TFT-LCD 디바이스에 보내어 결과를 출력하게 된다(F).

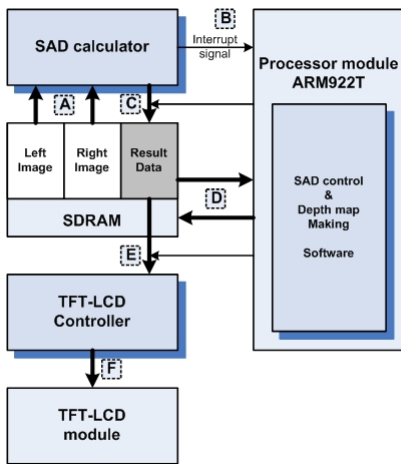


그림 3. 스테레오 비전 시스템 동작 흐름도

4.1 SAD calculator 설계 (Hardware)

스테레오 비전 시스템에서 SAD calculator부분은 전체 영상 정보에 대해서 많은 연산을 필요로 하기에 목표로 하는 실시간 스테레오 비전 시스템을 위해서 SAD calculator는 하드웨어로 구성을 하였다. II장에서 설명된 SAD correlator의 구성도를 통하여 HDL로 구성하였고 AMBA AHB 플랫폼과의 연결을 위해서

다음의 사항들에 대한 고려가 필요하다.

- ▶ 다른 IP간의 통신을 위해서 SAD calculator의 입출력을 AMBA AHB 플랫폼에 적합한 신호로 바꾸어주는 wrapper의 설계가 필요하다. wrapper는 메모리로부터 데이터를 읽거나 쓰기 위해서 AMBA AHB 프로토콜에 맞게 데이터의 전송을 제어하게 된다.
- ▶ 스테레오 비전 알고리즘은 메모리로부터 많은 데이터를 읽고 쓰기 때문에 이를 소프트웨어적으로 처리하게 되면 프로세서의 자원 낭비가 심하고 효율적이지 못하므로 메모리의 시작주소와 크기만을 소프트웨어에서 제어해주고 메모리의 직접적인 읽기와 쓰기를 처리하기 위한 DMA의 설계가 필요하게 된다.
- ▶ SAD correlator에서 연산된 결과는 다시 메모리로 저장되어 TFT-LCD로 출력하여야 한다. 메모리로 저장하는 부분에 있어서 소프트웨어에서 결과가 발생할 때까지 기다리도록 프로그램하게 되면, 결과가 발생하기 전에는 다른 작업을 수행할 수 없게 된다. 다른 IP와 연결되었을 경우에 효율성을 위해서 결과가 발생하게 되면 인터럽트 신호를 발생하여 프로세서가 이를 통하여 결과를 저장하도록 하였다.

그림 4는 스테레오 비전 시스템에서 핵심이 되는 하드웨어 부분에 대한 구성도이고, AMBA AHB 프로토콜 제어부분, DMA, register 및 control부분, SAD correlator로 구성되어 있다.

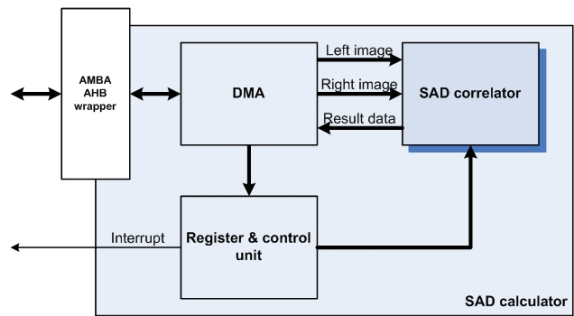


그림 4. SAD calculator block diagram

4.2 스테레오 비전 소프트웨어 설계

소프트웨어를 구성하는데 가장 중점을 두어야 하는 부분은 여러 인터럽트 요청을 최대한 실시간으로 처리하여야 한다는 것이다. 그리고 불필요한 메모리 사용의 최소화 되도록 구성되고 하드웨어로 작성된 IP에 대한 적절한 제어와 SoC의 전체적인 구동을 책임져야 한다. 스테레오 비전 시스템의 테스트에서는 IP의 수와 제어해야 할 부분이 많지 않고 SAD

calculator의 AMBA AHB 플랫폼에서 정상 동작 여부만을 확인하므로 프로세서와 각 IP의 초기화, 인터럽트 요청에 대한 처리, SAD calculator의 제어만을 구성하여 firmware형태로 제작하였다. 인터럽트의 처리는 SAD calculator의 성능을 최적화하기 위해서 SAD calculator관련 인터럽트를 최우선으로 하고 TFT-LCD, Key입력, UART순서로 우선순위를 두어 처리한다. SAD calculator 제어 프로그램은 key 입력으로 인한 인터럽트의 경우 메모리로부터 SAD calculator로 좌우측 영상 정보를 순서대로 전송하고, SAD calculator로 인한 인터럽트의 경우는 SAD calculator로부터 메모리로 저장한다. 마지막으로 TFT-LCD로 인한 인터럽트는 다음번에 TFT-LCD로 출력하는 이미지의 시작주소를 설정한다.

4.3 실험결과

그림 5는 본 논문에서 설계된 스테레오 비전 시스템에 좌측영상이미지(a)와 우측영상이미지(b)를 메모리에 저장시키고 SAD 알고리즘을 실행시켜서 나온 disparity결과를 depth map 이미지(c)로 변환하여 얻어진 화면을 나타내고 있다.

V. 결론

본 논문에서는 SAD 알고리즘을 이용한 스테레오 비전 시스템을 AMBA AHB 플랫폼 기반의 SoC에 하드웨어와 소프트웨어 모듈을 통하여 구현하였다. 최적화된 성능을 얻기 위해서는 IP의 기능에 따라서 적절하게 하드웨어와 소프트웨어 모듈로 나누어서 설계하여야 한다. AMBA AHB 플랫폼에서의 스테레오 비전 시스템의 동작 검증을 위해서 ARM922T를 사용한 Altera Excalibur에서 TFT-LCD와 Key입력을 추가적으로 구현하여 그림 5에서처럼 Excalibur가 사용된 데스토티드에서 스테레오 비전 시스템을 설계하여 정상적으로 동작함을 확인하였다.

참고문헌

- [1] Mehendale, M., "Challenges in the design of embedded real-time DSP SoCs", VLSI Design, 2004.
- [2] Miura, K.; Hariyama, M.; Kameyama, M., "Stereo vision VLSI processor based on a recursive computation algorithm", SICE 2003 Annual Conference, Volume 2, 4-6 Aug. 2003
- [3] SungHwan Lee, Jongsu Yi, and JunSeong Kim, "Real-time Stereo Vision on a Reconfigurable System", SAMOS2005, 2005
- [4] Roychoudhury, A.; Mitra, T.; Karri, S.R., "Using formal techniques to debug the AMBA system-on-chip bus protocol", Design, Automation and Test in Europe Conference and Exhibition, 2003
- [5] Zhihui Xiong, Sikun Li, Jihua Chen, Dawei Wang, "A platform-based SoC hardware/software co-design environment", Computer Supported Cooperative Work in Design, Volume 2, 26-28 May 2004
- [6] C. F. Olson "Maximum-likelihood image matching," Pattern Analysis and Machine Intelligence, IEEE Transactions on , Volume: 24 , Issue: 6 , pp. 853 - 857, June 2002
- [7] N. Sebe, M. S. Lew "Maximum Likelihood Stereo Matching," Pattern Recognition, 2000. Proceedings. 15th International Conference on, Volume: 1 , pp. 900 - 903, September 2000
- [8] ARM, "AMBA Specification Revision 2.0", 1999
- [9] Altera, "Excalibur Device Overview"



그림 5. (a) 좌측영상 (b) 우측영상 (c) 스테레오 비전 시스템 결과 영상