

RF MOSFET 을 위한 개선된 BSIM3v3 Macro 모델

이 용 택, 최 문 성, 김 종 혁, 이 성 현
한국의국어대학교 전자정보공학과 전자공학전공
전화: 031-330-4582 / 팩스: 031-330-4120

Improved BSIM3v3 Macro Model for RF MOSFETs

Yongtaek Lee, Munsung Choi, Jounghyck Kim, Seonghearn Lee
Hankuk University of Foreign Studies, Korea
E-mail: ytleee625@hotmail.com, dlsrhwkd@hotmail.com,
concord1997@hotmail.com, shlee@hufs.ac.kr

Abstract

An improved BSIM3v3 RF Macro model with RC parallel substrate circuit has been developed to simulate RF characteristics of the output admittance in MOSFET accurately. This improved model shows better agreements with measured Y_{22} -parameter up to 10 GHz than conventional one with a single substrate resistance, verifying the accuracy of the improved one.

I. 서론

최근 전 세계적으로 개인 휴대용 무선통신 단말기 수요가 급증하고 있으며, 이에 따라 가격에 저렴한 저전력 단말기의 연구가 가장 중요하게 대두되고 있다. 이를 만족하기 위해서 가격경쟁력이 탁월한 Silicon MOSFET 이 기본 소자로 사용하여 baseband, IF 및 RF 모듈을 one-chip 으로 집적화시키는 추세로 가고 있다 [1]. 특히 고성능의 RF 모듈 제조를 위해서는 실리콘 RF IC 에 관한 정확한 설계가 필수적이다. 따라서 RF

MOSFET 소자의 정확하고 신뢰도 있는 소신호 및 대신호 등가회로 모델이 필수적으로 제공되어야 하며, 특히 초고주파 mixer 와 같은 비선형 RF IC 응용분야에서 사용되기 위해서는 RF MOSFET 의 bias 비선형성을 정확히 예측하는 대신호 SPICE MOSFET 모델을 구축하는 것이 매우 중요하다. 특히 RF IC 출력 정합 회로 설계에 필수적인 Y_{22} 또는 S_{22} -parameter 를 사용한 RF 출력특성의 예측은 기관 회로의 정확한 모델링에 의해 좌우되므로 그 중요성이 더욱 커지고 있는 실정이다 [2], [3].

기존에 SPICE 모델인 BSIM3v3(Berkeley Short-Channel IGFET Model 3 version 3) [4]는 scalable 한 physical 방정식에 기초로 하여, 모델 파라미터 수를 상당히 줄임으로써 mixed-circuit IC 응용분야에 적합하게 사용되어 왔다. 하지만 기존의 SPICE BSIM3v3 는 출력 임피던스 특성을 정확히 나타내는데 문제점이 발생하였다 [5]. 따라서 RF 출력 dispersion 효과를 모델화하기 위하여 substrate 접합 캐패시턴스를 내부와 외부성분으로 분리하여 well/ substrate 효과를 증가적으로 표현한 BSIM3v3 RF Macro 모델을 제안되었으나 [6], RF 영역에서 정확한 출력특성을 모델화하는데 여전히 충분하지 않다.

따라서 본 연구에서는 RF 영역에서 정확한 출력특성을 모델링 하기 BSIM3v3 RF Macro 모델 [6]에서, 기관 저항 (R_{sub})과 기관 capacitance (C_{sub})을 병렬로 연결한 개

*본 연구는 정보통신부의 출연금으로 수행한 IT SoC 핵심 설계인력 양성사업 및 IDEC 의 CAD 툴 지원에 의해 수행되었음.

선된 기판 모델을 사용하였다. 또한 RC 병렬 기판 모델과 단순 기판저항 모델을 $W=10 \times 10 \mu\text{m}$, $L=0.8 \mu\text{m}$ 소자에 적용하여 개선된 기판 모델의 정확성을 Y_{22} -parameter 의 비교를 통해 검증할 것이다.

II. 기판 파라미터 추출방법

본 연구에서 사용된 소자는 gate length 가 $0.8 \mu\text{m}$ 인 multi-finger 형태($10 \mu\text{m}$ unit finger width, 10 finger)의 N-MOSFET 이다.

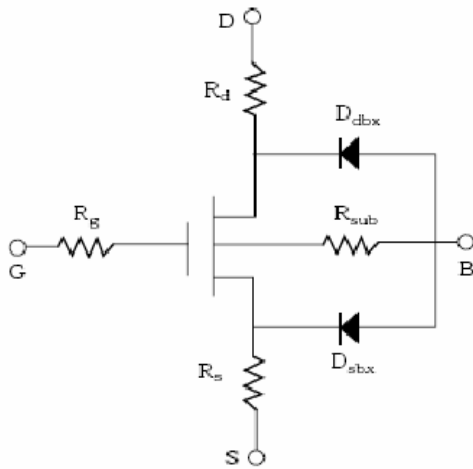


그림 1. 기존의 기판 모델을 사용한 BSIM3v3 RF Macro 모델 [6]

그림 1 은 RF 출력 dispersion 효과를 모델화하기 위하여 substrate 접합 캐패시턴스를 내부와 외부성분 (C_{jdbx}, C_{jsbx})으로 분리하여 well/substrate 효과를 고려한 기존의 BSIM3v3 RF Macro 모델 [6]을 보여주고 있다.

하지만, 이 모델은 기판영역을 단일저항인 R_{sub} 로만 모델링하여 실제 손실 유전체인 well/substrate 영역을 초고주파에서 정확히 물리적으로 표현하기에는 역부족이다. 따라서, 본 연구에서는 손실 유전체를 회로적으로 모델링하기 위해 그림 2 와 같이 기판저항 (R_{sub})에 기판 dielectric capacitance (C_{sub})을 병렬로 연결한 개선된 기판 모델을 사용하였다. 이러한 substrate 모델은 well/substrate 영역을 유전체 성질을 등가적으로 표현한 것으로서 단일 기판저항에 비해 훨씬 물리적으로 합당하다. 그림 2(b)는 그림 2(a)의 모델에서 substrate 접합 캐패시턴스의 lateral 분포효과를 보여주기 위해 original BSIM3v3 모델 내부의 drain 과 source junction 캐패시턴

스(C_{jdb}, C_{jsb})를 외부로 분리한 등가모델을 나타내고 있다.

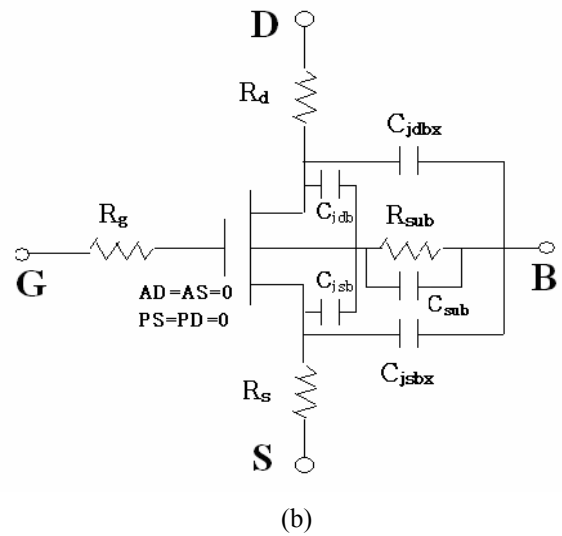
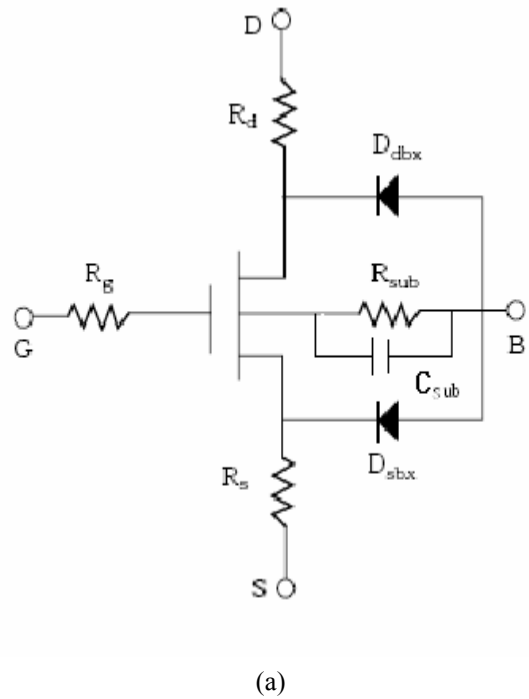


그림 2. (a) RC 병렬 기판모델을 사용한 개선된 BSIM3v3 RF Macro 모델 (b) Original BSIM3v3 모델 내부의 drain 과 source junction 캐패시턴스(C_{jdb}, C_{jsb})를 외부로 분리하여 나타낸 모델

한편 BSIM3v3 RF Macro 모델에서 모든 파라미터들을 직접추출 방법으로 추출하기에는 매우 어렵기 때문에 HSPICE 를 사용하여 optimization 을 통해 파라미터 값을

을 추출하였다.

본 연구에서는 정확한 MOSFET parameter의 추출을 위해 패드 기생성분은 소자가 없는 open 패드 패턴을 사용하여 측정된 S-parameter로부터 de-embedding 하였다 [7]. 먼저 BSIM3v3 모델의 모든 DC-파라미터들은 보편적으로 널리 사용되고 있는 UTMOST III를 사용하여 추출하였다[8]. 기생저항은 고주파 영역에서 유도된 two-port 파라미터 방정식을 사용하여 추출하였고 [9], overlap 캐패시턴스 파라미터들은 저주파 영역에서 유도된 two-port 파라미터 방정식을 사용하여 추출하였다 [6]. 특히 내부/외부 junction 캐패시턴스 및 기판 파라미터 (R_{sub} , C_{sub})들은 직접추출 방법으로 추출하기에는 매우 어렵기 때문에 HSPICE의 optimization routine을 통해 파라미터 값들을 추출하였다.

출력 어드미턴스 Y_{22} -parameter는 기판효과에 의해 매우 큰 영향을 받으므로, 정확한 기판 모델의 정확성을 검증하기 위해서 본 연구에서는 $V_{ds}=3V$ 로 고정시킨후 V_{gs} 를 각각 2V, 3V로 변화시키면서 MOSFET의 측정데이터와 단일 기판 저항 모델 및 RC 병렬 기판 모델의 Y_{22} -parameter를 비교하였다.

그림 3과 4에서 보여주는 것과 같이 모델된 출력 임피던스 Y_{22} -parameter는 0.5~10GHz까지 단일 기판 저항 모델보다 새로운 RC 병렬 기판 모델이 측정데이터에 더 잘 일치되는 것을 보여준다. 이는 손실 유전체를 나타내는 RC 병렬 기판 모델이 기존의 기판 저항 모델보다 훨씬 정확함을 입증하고 있다. 특히, 새로운 모델의 정확도는 V_{gs} 가 2V에서 3V로 증가될 때 더 개선됨을 알 수 있다.

III. 결론

본 연구에서는 RF 영역에서 출력 어드미턴스 특성을 정확한 모델링하기 위해 기존의 BSIM3v3 RF Macro 모델에 기판 유전체 capacitance (C_{sub})를 기판저항 (R_{sub})에 병렬로 연결한 개선된 기판 모델을 개발하였다. 이와 같이 개선된 RC 병렬 기판 모델과 단일 기판저항 모델들의 Y_{22} -parameter를 $W=10 \times 10 \mu m$, $L=0.8 \mu m$ 소자에 적용하여 10GHz까지 비교하였다. 그 결과 병렬 기판 모델이 단순 기판저항 모델보다 비교적 잘 일치하는 것을 확인할 수 있었으며, 이는 개선된 모델의 정확성을 나타낸다.

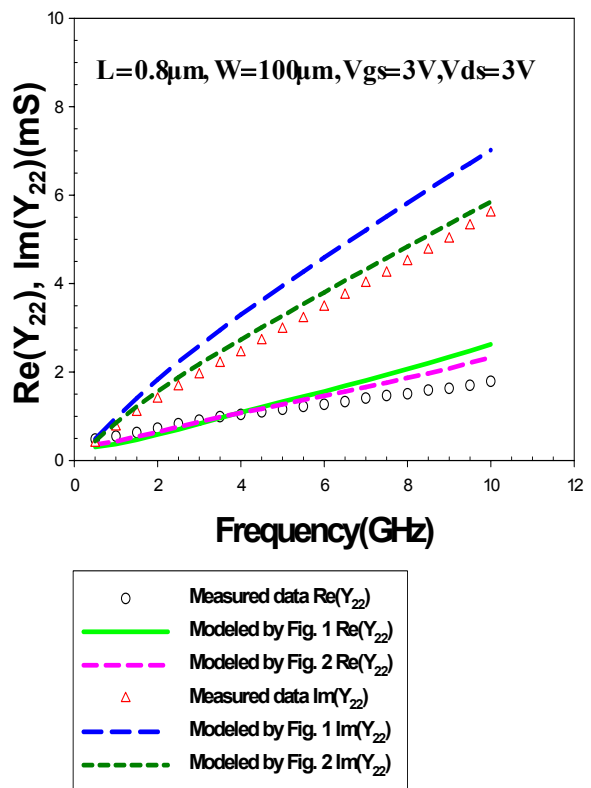
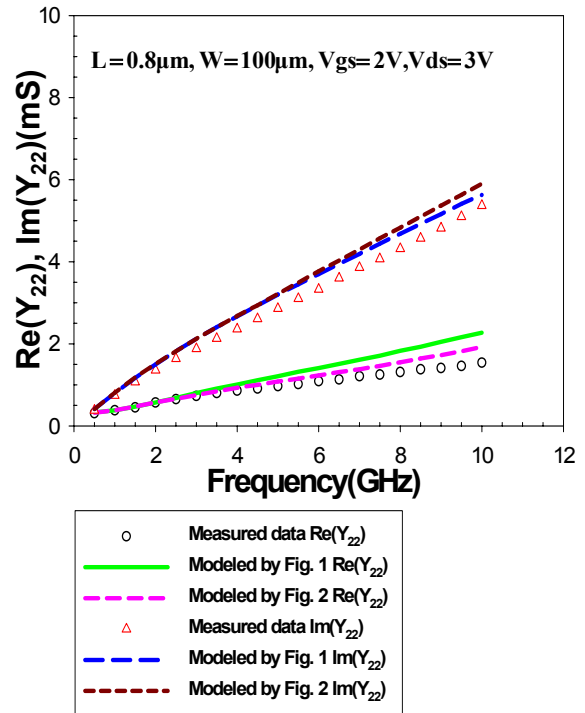


그림 4. 기존모델(그림 1)과 개선된 모델(그림 2)의 Y_{22} -parameter 계산치와 측정데이터의 비교곡선.

참고문헌

- [1] N. Camilleri, j. Costa, D.Lovelace, and D. Ngo, "Silicon MOSFET's the microwaves device technology for the 90's," in IEEE MTT-S Int. Microwave Symp. Dig., 1993, pp. 545-548.
- [2] C.-H. Kim, C. S. Kim, H. K. Yu, and K. S. Nam, "Unique extraction of substrate parameters of common-source MOSFET's," IEEE Microwave and Guided Wave Lett., Vol 9, pp. 108-110, March 1999.
- [3] S. Lee, C. S. Kim, and H. K. Yu, "A small-signal RF model and its parameter extraction for substrate effects in RF MOSFETs", IEEE Trans. Electron Devices, Vol. 48, pp. 1374-1379, 2001.
- [4] *BSIM3v3 Manual*, University of California, Berkeley, 1995.
- [5] S. F. Tin and K. Mayaram, "Substrate network modeling for CMOS RF circuit simulation," *Proc. IEEE Custom Integrated Circuits Conf.*, pp. 583-586, May 1999.
- [6] S. Lee, C. S. Kim, and H. K. Yu, Improved BSIM3v3 model for RF MOSFET IC simulation, *Electronics Letters*, vol. 36, no. 21, pp. 1818-1819, 2000.
- [7] S. Lee, "Effects of pad and interconnection parasitics on forward transit time in HBTs", *IEEE Trans. Electron Devices*, vol. 46, no. 2, pp. 275-278, Feb 1999.
- [8] 'UTMOST III Extraction Manual', Silvaco International, Santa Clara, CA, 1997
- [9] S. Lee, "Direct extraction technique for a small-signal MOSFET equivalent circuit with substrate parameters", *Microwave & Optical Technology Lett.*, Vol. 39, No. 4, pp. 344-347, Nov 2003.