

BSIM3v3 RF Macro Model의 파라미터 추출

최 문 성, 이 용 택, 김 중 혁, 이 성 현
한국의국어대학교 전자정보공학과 전자공학전공
전화: 031-330-4582 / 팩스: 031-330-4120

Parameter Extraction for BSIM3v3 RF Macro Model

Munsung Choi, Yongtaek Lee, Jounghyck Kim, Seonghearn Lee
Hankuk University of Foreign Studies, Korea
E-mail: dlsrhwd@hotmail.com, ytle625@hotmail.com, concord1997@hotmail.com,
shlee@hufs.ac.kr

Abstract*

The series parasitic resistances (R_s , R_g , R_d , R_{sub}) of BSIM3v3 RF MOSFET macro model were directly extracted from measured S-parameters in the GHz region by using simple 2-port parameter equations. Also, overlap capacitance and junction capacitance parameters were extracted by tuning S_{11} , S_{12} , and S_{22} respectively while DC-parameters and all parasitic resistances are fixed at previously extracted values. These data are verified to be accurate by observing good correspondence between modeled and measured S-parameters up to 10GHz.

I. 서론

최근 개인 휴대용 무선통신 단말기의 전세계적인 수요가 급증하고 있으며, 이에 따라 가격이 저렴한 저전력 단말기의 연구가 가장 중요하게 대두되고 있다. 이를 만족하기 위해서 실리콘 CMOS를 사용하여 baseband, IF 및 RF 모듈을 one-chip으로 집적화시키는 추세로 가고 있다 [1]. 이러한 목적을 위해서 기본단위가 되는 RF MOSFET 소자의 정확하고 신뢰도 있는 소신호 및 대신호 등가회로 모델이 필수적으로 제공되어야 한다. 특히

*본 연구는 정보통신부의 출연금으로 수행한 IT SoC 핵심 설계인력 양성사업 및 IDEC의 CAD 툴 지원에 의해 수행되었음.

초고주파 mixer와 같은 비선형 RF IC 응용분야에서 사용되기 위해서는 RF MOSFET의 bias 비선형성을 정확히 예측하는 대신호 SPICE MOSFET 모델을 구축하는 것이 매우 중요하다.

SPICE를 사용한 정확한 회로 시뮬레이션을 위해 Berkeley Short-Channel IGFET Model 3, Version 3.0(BSIM3v3)가 정확하고, scalable한 I-V 모델로서 폭넓게 인정받고 있다 [2], 하지만 이러한 BSIM3v3는 well이나 substrate 기생성분이 단순한 RC 병렬 lumped 회로로 모델화되어 출력 임피던스 특성을 정확히 나타내는데 역부족이다. 또한 이 때 생기는 오차는 회로설계시 부정확한 임피던스 정합 및 회로 시뮬레이션 결과를 유발할 수 있으므로 이에 대한 정확한 모델링이 매우 중요하다. 따라서, 외부 substrate 단자에 단일 저항 R_{sub} 만을 연결하는 단순화된 BSIM3v3 RF Macro 모델 [3]이 정확도가 비교적 우수한 SPICE 모델로써 널리 사용되고 있으나, 아직 모델의 파라미터 추출방법이 체계화되어 있지 않다.

최근 BSIM3v3 RF Macro 모델의 ac-파라미터 추출을 위해 semianalytical한 파라미터 추출방법이 제안되었으나 [3], R_d 및 R_g 를 추출하기 위해 curve-fitting이 사용되었으며 R_{sub} 및 R_s 를 직접 추출이 아닌 CAD optimization을 사용함으로써 과정이 복잡해지며 물리적 저항값들을 얻는데 문제점이 있었다. 따라서 본 논문에서는 이러한 문제점을 극복하기 위해 모든 기생저항들을 Y 및 Z-파라미터 방정식을 사용하여 직접 추출하는 방

법을 사용하였다.

II. 모델 및 파라미터 추출

본 연구에서 사용된 소자는 gate length 가 0.8 μm 인 multi-finger 형태(10 μm unit finger width)의 N-MOSFET 이다. 본 연구에서는 정확한 MOSFET parameter 의 추출을 위해 패드 기생성분은 소자가 없는 open 패드 패턴을 사용하여 측정된 S-parameter 로부터 de-embedding 하였다 [4]. 먼저, UTMOST III [5]를 사용하여 dc-파라미터를 추출한 후, 다음과 같이 Y 및 Z-parameter 방정식을 사용한 직렬저항 parameter 추출방법을 사용하였다.

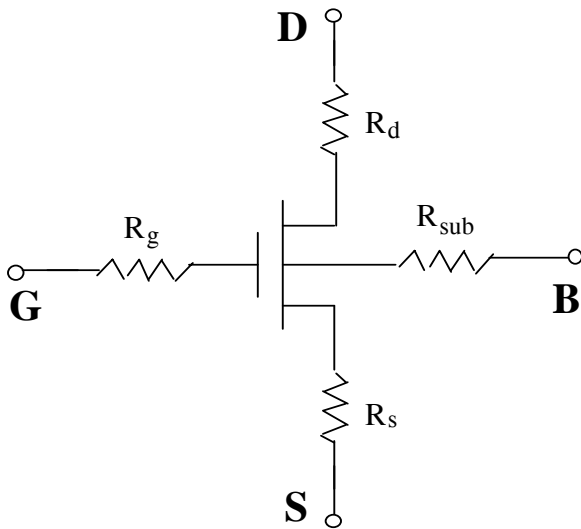


그림 1. RF BSIM3v3 Macro Model

그림 1은 본 연구에서 사용된 RF BSIM3v3 macro 모델로서, original BSIM3v3 모델에 있는 단위 폭당 drain-source 기생저항인 RDSW 를 zero 로 설정한 후, 외부에 직렬저항성분(R_s , R_d)을 첨가하였으며, 고주파 bulk 효과를 고려하기 위해 R_{sub} 와 lumped 게이트 저항(R_g)이 직렬로 연결되었다.

본 연구에서는 외부 기생저항 파라미터 추출을 위해, R_d 는 고주파 영역(HF)에서 그림 1의 ac 등가회로로부터 유도된 다음 방정식을 사용하였다 [6].

$$\text{Real}(Z_{22}-Z_{12})_{\text{HF}} \approx R_d + \frac{A_d}{\omega^2} \quad (1)$$

여기에서 A_d 는 고정된 bias 에서 변하지 않는 내부 파라미터들의 함수로 표현된다. 그림 2에서 보는 것과

같이 R_d 의 값은 $\text{Real}(Z_{22}-Z_{12})$ 을 ω^{-2} 으로 그린 후 얻어진 extrapolation line 의 y-절편 값으로 결정하였다.

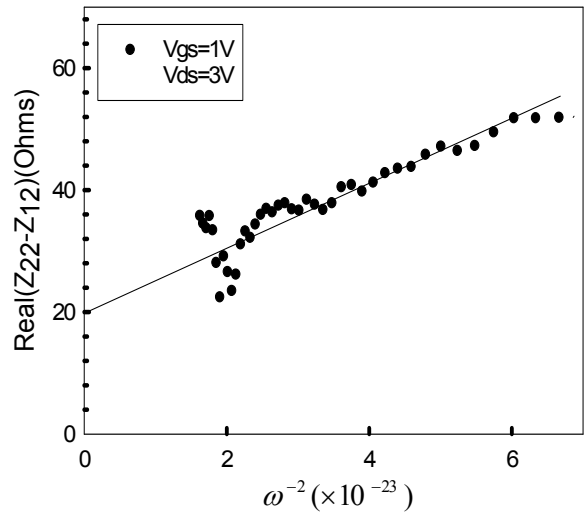


그림 2. $\text{Real}(Z_{22}-Z_{12})$ 를 ω^{-2} 로 그린 그래프

다음으로 기판 파라미터 R_{sub} 의 추출은 그림 1로부터 유도된 다음 방정식 [6]의 주파수 응답을 사용하여 추출할 수 있다.

$$R_{sub} = k_1 / C_{jd}^2 \quad (2)$$

여기에서 C_{jd} 는 낮은 주파수에서 근사화된 다음 식을 사용하여 그림 3과 같이 저주파 영역의 값으로 추출되었다. 이때, Y^b -파라미터는 측정된 S-파라미터로부터 추출된 R_d 를 빼서 구한 것이다.

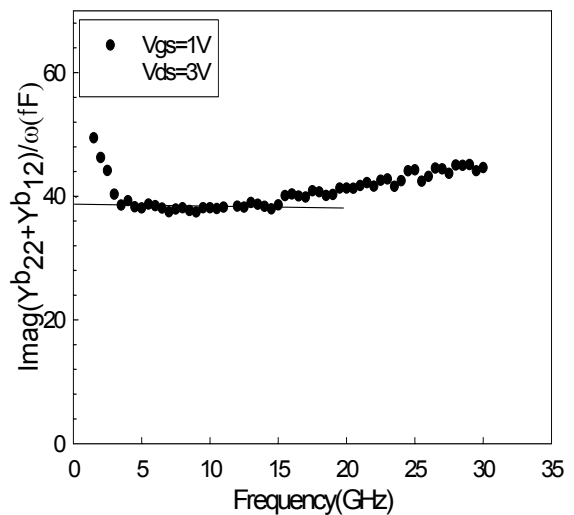


그림 3. 추출된 $(1/\omega)\text{Imag}(Y_{22}^b + Y_{12}^b)$ 의 주파수 응답곡선

$$\frac{1}{\omega} \text{Imag}(Y_{22}^b + Y_{12}^b)_{LF} \approx C_{jd} \quad (3)$$

그리고 k_1 값은 zero-bias 에서 낮은 주파수 범위(LF)에서 근사화 된 다음 식을 사용하였다 [6].

$$\text{Real}(Y_{22}^b + Y_{12}^b)_{LF} \approx k_1 \omega^2 \quad (4)$$

따라서, k_1 은 그림 4 에서 보여주는 것과 같이 $\text{Real}(Y_{22}^b + Y_{12}^b)$ 을 ω^2 의 함수로 그린 그래프의 기울기로 구하였다.

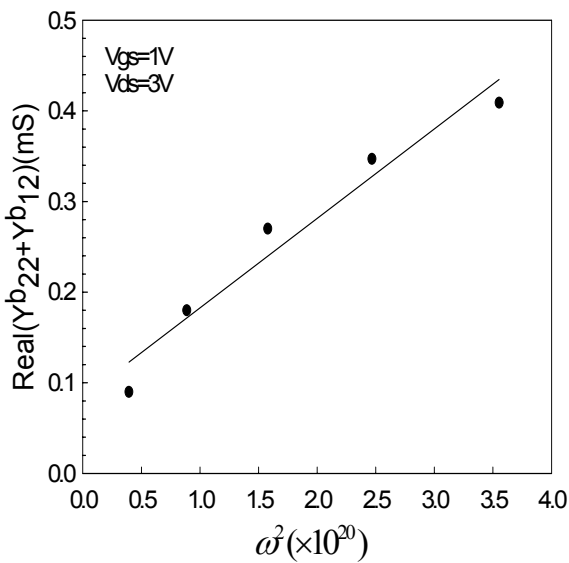


그림 4. $\text{Real}(Y_{22}^b + Y_{12}^b)$ 를 ω^2 의 함수로 그린 그래프

다음으로 R_g 와 R_s 는 각각 그림 1 로부터 고주파 영역에서 유도된 아래와 같은 방정식을 사용하여 추출하였다 [6].

$$\text{Real}(Z_{11}^c - Z_{12}^c)_{HF} \approx R_g + \frac{A_g}{\omega^2} \quad (5)$$

$$\text{Real}(Z_{12}^c)_{HF} \approx R_s + \frac{A_s}{\omega^2} \quad (6)$$

이 때, Z^c -파라미터는 Y^b -파라미터로부터 추출된 C_{jd} 와 R_{sub} 을 제거하여 얻어진 것이다.

그림 5 는 $\text{Real}(Z_{11}^c - Z_{12}^c)$ 을 ω^2 으로 그린 그래프로서 extrapolation line 의 y-절편 값으로 R_g 를 결정하였으며, R_s 역시 R_g 와 같은 방식으로 추출하였다.

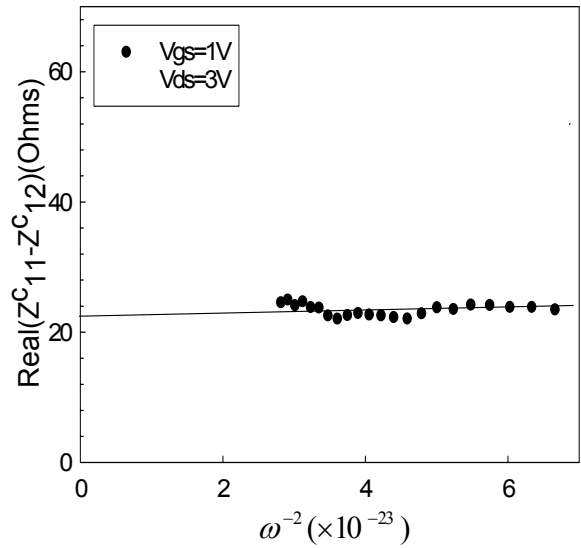


그림 5. $\text{Real}(Z_{11}^c - Z_{12}^c)$ 를 ω^2 의 함수로 그린 그래프

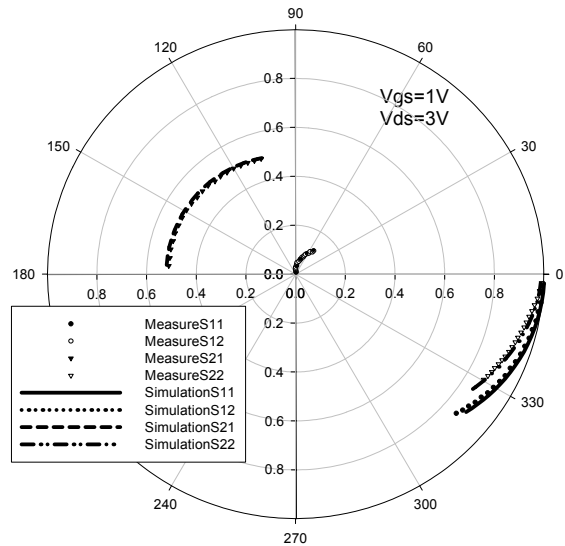


그림 6. 모델된 S-파라미터와 측정데이터

Overlap capacitance(C_{GSO} , C_{GDO})와 junction capacitance 파라미터들은 각각 위와 같은 direct 추출방법을 사용하여 추출된 외부 직렬저항(R_s , R_d , R_g , R_{sub})과 UTMOST III 를 사용하여 얻어진 dc-파라미터 값들을 고정시킨 후, HSPICE를 사용하여 S_{11} , S_{12} , S_{22} 를 각각 tuning하여 구하였다.

그림 6에서는 위와 같은 방법으로 추출된 파라미터 값들을 모델에 대입하여 시뮬레이션된 S-파라미터들이 측정된 S-파라미터들과 10GHz까지 잘 일치하는 것을 보

여 주고 있으며, 이는 추출방법의 타당성을 증명한다.

III. 결론

본 연구에서는 RF BSIM3v3 macro 모델의 파라미터 값들을 V_{ds} 를 3V로 고정시킨 후 V_{gs} 를 0에서 3V까지 변화시키면서, 측정된 S-파라미터로부터 직접 추출 방법을 사용하여 외부 드레인, 소스, 게이트, 및 기판 저항을 추출하였다. 또한 추출된 파라미터를 고정시킨 후, HSPICE를 사용하여 S_{11} , S_{12} 및 S_{22} 를 fitting하여 overlap capacitance와 junction capacitance 파라미터들을 각각 구하였다. 이와같은 RF BSIM3v3 macro 모델 추출방법의 정확도는 추출된 모델 파라미터 값들을 모델에 대입하여 시뮬레이션된 S-파라미터들이 측정된 S-파라미터들과 10GHz까지 잘 일치되는 것을 확인함으로써 증명되었다.

참고문헌

- [1] N. Camilleri, j. Costa, D.Lovelace, and D. Ngo, "Silicon MOSFET's the microwaves device technology for the 90's," in IEEE MTT-S Int. Microwave Symp. Dig., 1993, pp. 545-548.
- [2] *BSIM3v3 Manual*, University of California, Berkeley, 1995.
- [3] S. Lee and H. K. Yu, "A semianalytical parameter extraction of a SPICE BSIM3v3 for RF MOSFET's using S-parameters", IEEE Trans. Microwave Theory Tech., vol. 48, p. 412-416, Mar. 2000.
- [4] S. Lee, "Effects of pad and interconnection parasitics on forward transit time in HBTs", *IEEE Trans. Electron Devices*, vol. 46, no. 2, pp. 275-278, Feb 1999.
- [5] *UTMOST III Extraction manual*, Silvaco Int., Santa Clara, CA, 1997.
- [6] S. Lee, "Direct extraction technique for a small-signal MOSFET equivalent circuit with substrate parameters", *Microwave & Optical Technology Lett.*, Vol. 39, No. 4, pp. 344-347, Nov 2003.