

# 이중대역 무선랜용 능동발룬 내장 광대역 믹서 설계

이강호, 구경현  
인천대학교 전자공학과

## Broadband Mixer with built-in Active Balun for Dual-band WLAN Applications

Kang Ho Lee, Kyung Heon Koo  
Dept. of Electronics Eng., University of Incheon, Incheon, 402-749, Korea  
E-mail : lee777love@incheon.ac.kr

### Abstract

This paper presents the design of a down-conversion mixer with built-in active balun integrated in a  $0.25\ \mu\text{m}$  pHEMT process. The active balun consists of series-connected common-gate FET and common-source FET. The designed balun achieved broadband characteristics by optimizing gate-width and bias condition for the reduction in parasitic effect. From DC to more than 6GHz, the active balun shows the phase error of less than 3 degree and the gain error of less than 0.4 dB. A single-balanced down-conversion mixer with built-in broadband active balun has been designed with optimum width, load resistor and bias for conversion gain and without any matching component for broadband operating. The designed mixer whose size of including on-chip bias circuit is  $1\ \text{mm} \times 1\ \text{mm}$  shows the conversion gain of better than 7 dB from 2 GHz to 6 GHz and  $P_{1\text{dB}}$  of -10 dBm at 5.8 GHz

### I. 서론

정보통신 기술의 발전으로 무선통신의 수요가 크게 늘어감에 따라 기존의 서비스망이 포화상태에 이르게 되었으며, 이로 인해 새로운 대역에서의 다른 통신 서비스를 제공하게 되었다. 따라서 다양한 서비스들이 하나로 통합하여 전송할 수 있는 시스템의 필요성이 대두되고 있다. 무선랜 서비스에서는 FCC (Federal Communication Commission)가 5~6 GHz 대역내의 300 MHz 범위

를 ISM 대역으로 제안하며, IEEE 802.11a 무선랜은 매우 중요한 이동통신 산업의 한 분야로 각광받기 시작했다. 그렇지만 IEEE 802.11a 무선랜 시스템이 널리 보급되기 위해서는 기존의 무선랜 표준과 호환성을 가져야만 한다. 이로 인해 2.4 GHz 와 5 GHz 의 이중대역에서 좋은 특성을 얻기 위해 무선통신 시스템에서 RF 주파수를 IF 주파수로 변화하는 하향 주파수 변환기의 연구들이 발표되고 있다.[1]-[5] 광대역 동작을 위해 분배구조(distributed)를 이용한 이중게이트 FET 믹서는 큰 면적을 차지하고 낮은 변환이득을 갖는 단점이 있다.[6]-[7] double-balanced 구조를 이용한 광대역 믹서는 RF 와 LO 신호의 격리도(isolation)를 개선하고 광대역 매칭회로를 결합하여 높은 변환 이득을 보이지만, 매칭회로와 single-ended 신호를 differential 신호로 변환하기 위해서는 칩 외부에 구현해야 하는 단점이 있다.[8]

본 논문에서는 광대역에서 LO 입력의 single-ended 신호를 differential 신호로 변환하기 위해 게이트 입력에 드레인을 출력으로 사용하는 CSF(common-source FET)와 소스 입력에 드레인을 출력으로 하는 CGF (common-gate FET)를 쌍으로 사용하였다. 설계된 능동발룬은 2~6 GHz 대역에서 0~3 °의 위상 차이와 0.2~0.4 dB 의 이득 차이를 보이며 LO 신호의 이득을 얻도록 최적화 하여 작은 LO 전력에서도 변환이득을 얻을 수 있도록 설

계하였다. 믹서는 double-balanced 구조에 비해 전류소모가 적고 LO 신호의 balance 에 덜 민감하게 동작하는 single-balanced 구조를 사용하였다. 칩의 면적을 줄이고 광대역 동작을 위해 매칭소자와 높은 변환이득을 얻기 위해 이득을 감소시키는 inductive degeneration 을 사용하지 않았고, 믹서의 출력저항과 바이어스, 그리고 FET 의 최적화를 통해 설계되었다. 능동발륜을 결합한 믹서는 2 ~6 GHz 주파수대역에서 -2 dBm 의 LO 입력에 대해 8 ~7 dB 의 변환이득과 5.8 GHz 에서 -10 dBm 의 입력 P<sub>1dB</sub> 특성을 나타낸다.

## II. 광대역 능동발륜 설계

single-ended 신호를 differential 신호로 변환하기 위해 드레인과 소스 출력 저항의 180° 위상차이를 이용하는 기본적인 능동발륜을 그림 1(a)에 나타내었다. 동작 주파수가 증가 할수록 FET 의 기생성분의 영향으로 위상과 이득의 불평형 특성을 악화시킨다. FET 의 게이트-폭을 줄여 특성을 개선 할 수 있지만, 2 GHz 이상에서

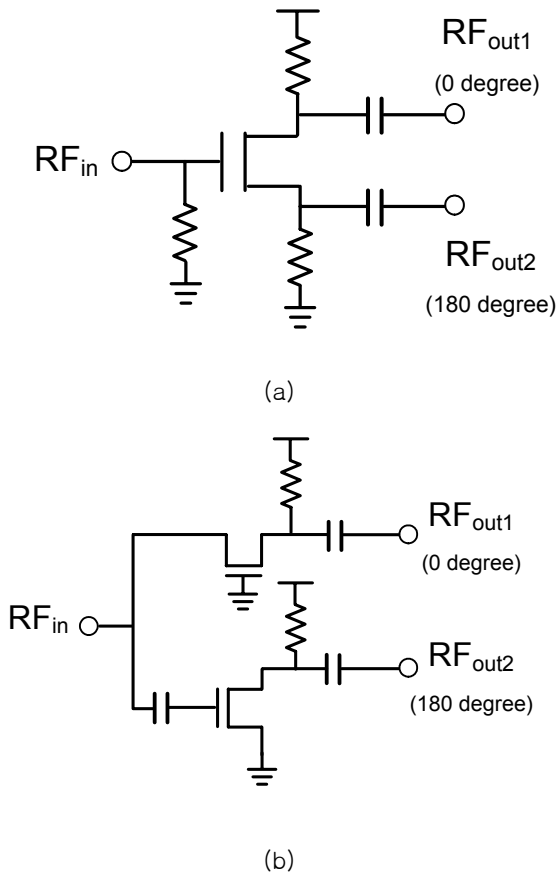


그림 1 (a) 기본적인 능동발륜 회로 (b) 설계된 능동발륜 회로

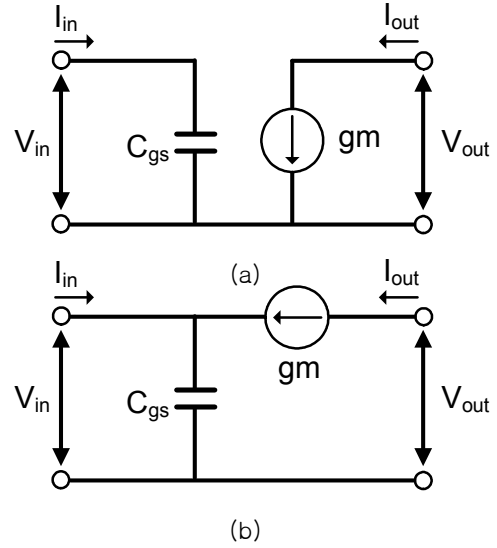


그림 2 (a) CSF (b) CGF 의 등가회로도

8° 이상의 위상 차이를 보인다. 본 논문에서는 광대역에서 특성을 개선하기 위해 그림 1(b)에서 나타나듯이 CSF(common-source FET)와 CGF (common-gate FET)를 쌍으로 연결한 능동발륜을 설계하였다. 그림 2 는 CSF 와 CGF 의 등가회로를 나타낸다. CSF 에서  $(S_{21})_{CSF}$  와  $\angle(S_{21})_{CSF}$  는 식(1)에, CGF 에서의  $(S_{21})_{CGF}$  와  $\angle(S_{21})_{CGF}$  는 식(2)에 나타내었다.

$$(S_{21})_{CSF} = \frac{-2g_m Z_o}{1 + j\omega C_{gs} Z_o}$$

$$\angle(S_{21})_{CSF} = \tan^{-1}(-\omega C_{gs} Z_o) \quad \text{식(1)}$$

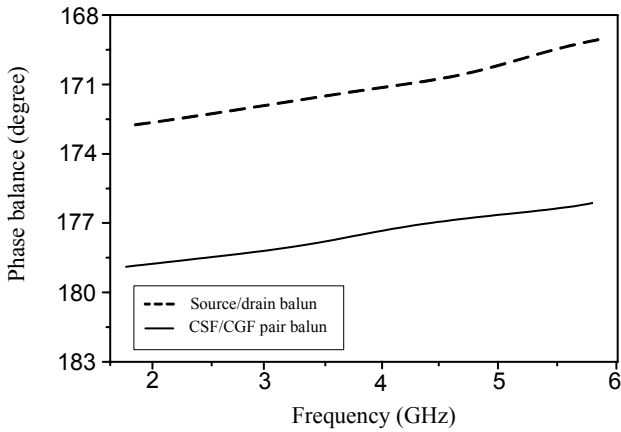
$$(S_{21})_{CGF} = \frac{2g_m Z_o}{1 + (j\omega C_{gs} + g_m) Z_o}$$

$$\angle(S_{21})_{CGF} = \tan^{-1}\left(\frac{-\omega C_{gs} Z_o}{1 + g_m Z_o}\right) \quad \text{식(2)}$$

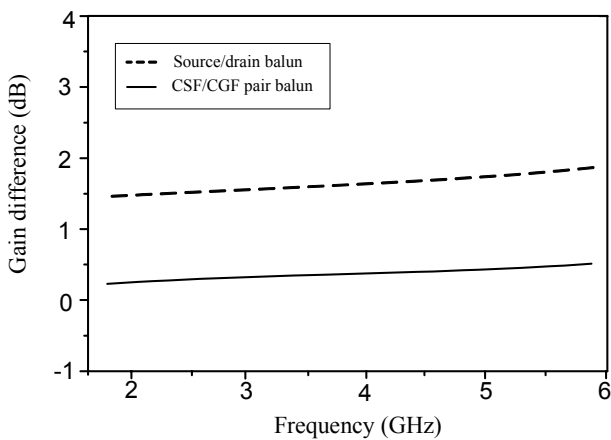
따라서 식(3)에서 보듯이 위상차이는  $g_m$  과  $C_{gs}$  의 함수로 나타낼 수 있다. 작은 LO 전력에서도 변환이득을 얻기 위해 바이어스와 200  $\mu\text{m}$ 으로 게이트-폭을 최적화 하여 설계하였다. 설계에 사용된 0.25  $\mu\text{m}$  pHEMT 는 53.2mS 의  $g_m$  과 0.2pF 의  $C_{gs}$  를 보이며, 그림 3 은 설계된 능동발륜의 이득과 위상 불평형 특성을 나타낸다.

$$\angle(S_{21})_{CSF} - \angle(S_{21})_{CGF}$$

$$= \tan^{-1}\left[\frac{-g_m \omega C_{gs} Z_o^2}{1 + g_m Z_o + \omega^2 C_{gs}^2 Z_o^2}\right] \quad \text{식(3)}$$



(a)



(b)

그림 3 기본적인 발룬 회로와 설계된 발룬의 (a) 위상 불평형 (b) 이득 불평형 특성

### III. 광대역 믹서 설계

본 논문에서는 그림 4에 나타나듯이 낮은 LO 전력을 이용하여 2 GHz~6 GHz에서 변환이득을 얻기 위해 LO 입력단에 single-ended 신호를 differential 신호로 변환하기 위한 능동발룬을 결합한 single-balanced down-conversion 믹서를 설계하였다. 스위칭 역할을 하는 M1-M2 스위칭단과 입력전압을 전류로 변환하는 M3, 그리고 M4-M5의 CSF(common-source FET)와 CGF(common-gate FET)를 쌍으로 연결한 능동발룬으로 구성된다.

입력된 RF 신호는 M3에 의해 전류로 변환되고 M1-2에 의해 LO 신호와 합성되어 출력단으로 전달되며 출력은 RF 주파수와 LO 주파수의 차( $\omega_{RF-LO}$ )를 갖는다. 광대역 변환이득을 얻기 위해 이득을 감소시키는 inductive degeneration을 사용하지 않았고, 또한 LO 입력

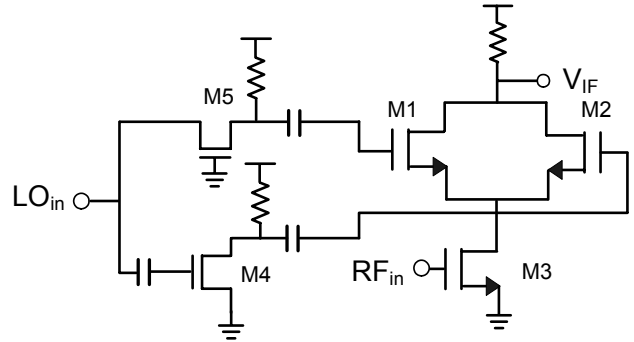


그림 4 능동발룬을 결합한 single-balanced down-conversion 믹서 회로도

단의 active balun 회로에서 최적화를 통해 LO 신호의 이득을 얻고 동시에 믹서의 출력저항과 바이어스, 그리고 FET의 최적화를 통해 변환이득을 얻도록 설계되었다. 칩의 면적을 줄이고 광대역 동작을 위해 주파수 선택적인 매칭회로는 사용되지 않았으며 바이어스 회로의

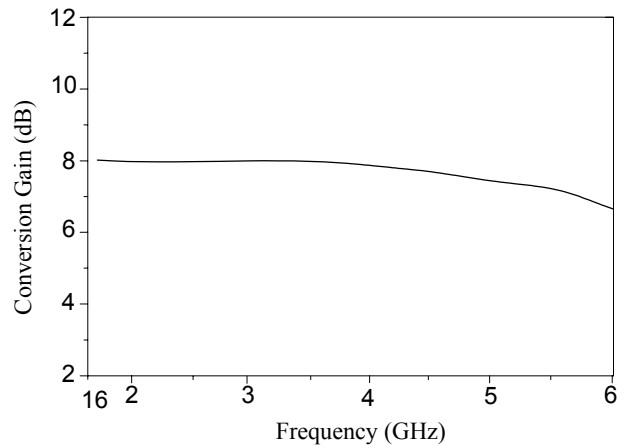


그림 5 설계된 믹서의 변환이득 특성

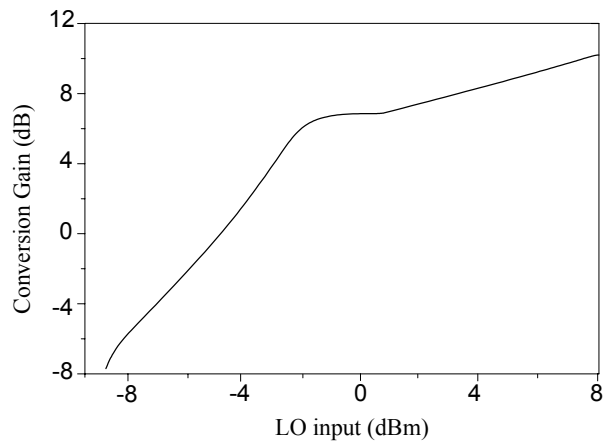


그림 6 LO 신호의 전력레벨에 따른 변환이득 특성

인덕터 대신 저항 분배기를 이용하여 바이어스 회로를 설계하여 모든 회로가 on-chip 으로 구현 가능하게 하였다. 150Ω의 출력저항과 200 μm의 게이트-폭을 갖는 FET로 설계된 믹서는 그림 5와 6에 나타나듯이 2 GHz~6 GHz에서 7dB 이상의 변환이득을 보이며 -10 dBm의  $P_{1dB}$  특성을 얻을 수 있다. 그림 7에서 보듯이 능동발륜의 이득으로 인해 작은 LO 전력(-2 dBm)에서도 7 dB 이상의 변환이득을 보인다.

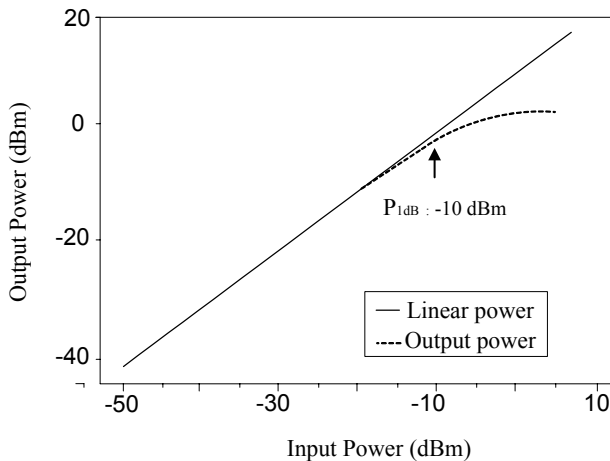


그림 7 설계된 믹서의  $P_{1dB}$  특성

#### IV. 결 론

본 논문에서는 무선랜 응용을 위해 이중대역을 지원 하는 하향 주파수 변환 믹서를 0.25 μm pHEMT 공정을 이용하여 설계하였다. LO 입력의 single-ended 신호를 differential 신호로 변환하기 위한 능동발륜을 결합한 single-balance 구조를 제안하였으며 광대역 발륜의 이득을 통해 작은 LO 전력에서도 동작하고 광대역에서 변환이득을 얻기 위해 매칭회로와 바이어스에 인덕터를 사용하지 않으므로 모든 회로를 온-칩으로 구현 가능하도록 설계하였다. 설계된 광대역 믹서는 -2 dBm의 LO 전력에 대해 2 GHz~6 GHz에서 7dB 이상의 변환이득을 보이며 -10 dBm의  $P_{1dB}$  특성을 나타낸다. 본 논문에서 제안한 광대역 믹서는 현재 상용화 되고 있는 WLAN 802.11 a/b/g 뿐만 아니라 ISM 대역의 응용 시스템에 광범위하게 사용될 수 있을 것으로 사료된다.

#### 감사의 글

본 연구는 IT-SoC 사업단의 전공실습 프로젝트 지원에 의하여 수행되었습니다. 칩 제작은 IDEC 을 통한 MPW 제작지원에 의하여 수행되었습니다.

#### 참고문헌

- [1] K. Leong and R. G. Meyer, "Monolithic RF Active Mixer Design," IEEE Trans. Circuits Syst. II, vol. 46, pp. 231-239, Mar. 1999.
- [2] K. W. Kobayashi, R. M. Desrosiers, A. Gutierrez-Aitken, J. C. Cowles, B. Tang, L. T. Tran, T. R. Block, A. K. Oki, and D. C. Streit, "A DC-20-GHz InP HBT Balanced Analog Multiplier for High-data-rate Direct-digital Modulation and Fiber-optic Receiver Applications," IEEE Trans. Microwave Theory Tech., vol. 48, pp. 194-202, Feb. 2000.
- [3] J. Wholey, I. Kipnis, and C. Snapp, "Silicon Bipolar Double balanced Active Mixer MMIC's for RF and Microwave Applications up to 6 GHz," in IEEE Microwaves and Millimeter-Wave Monolithic Circuits Symp. Dig., Long Beach, CA, 1989, pp. 133-137.
- [4] K. Osafune and Y. Yamauchi, "20-GHz 5-dB-gain Analog Multipliers with AlGaAs/GaAs HBTs," in IEEE MTT-S Int. Microwave Symp. Dig., Boston, MA, 1991, pp. 1258-1288.
- [5] L. M. Burns, J. F. Jensen, W. E. Stanchina, R. A. Metzger, and Y. K. Allen, "DC-to-Ku-band MMIC InP HBT Double-balanced Active Mixer," in IEEE Int. Solid-State Circuits Conf. Dig., San Francisco, CA, 1991, pp. 124-125.
- [6] T. Howard and A. Pavio, "A Distributed Monolithic 2-18 GHz Dual-gate FET Mixer," IEEE Microwaves and Millimeter-Wave Monolithic Circuits Symp. Dig., 1987, pp. 27-30.
- [7] W. Ko and Y. Kwon, "A GaAs-Based 3-40GHz Distributed Mixer with Cascode FET Cell," IEEE RFIC Sym., 2004, pp. 413-416
- [8] B. Tzeng, C. Lien and Y. Wang, "A 1-17 GHz InGaP-GaAs HBT MMIC Analog Multiplier and Mixer With Broad-Band Input-Matching Networks," IEEE MTT-S Int. Microwave Symp. Dig., 2002, pp.2564-2567