

DRAM에서 Al₂O₃를 식각 정지막으로 이용한 레지스터 형성에 관한 연구

박종표^{1,2}, 김길호²

¹삼성전자 메모리사업부, ²성균관대학교 정보통신공학부

Study on the Resistor Formation using an Al₂O₃ Etch-Stop Layer in DRAM

Jong-Pyo Park^{1,2}, Gil-Ho Kim²

¹Memory Division, Samsung Electronics

²School of Information & Communication Engineering, Sungkyunkwan University

Abstract : 원자층 증착 (atomic layer deposit : ALD) 방식으로 증착한 Al₂O₃의 건식식각 특성을 연구하였다. 전자 사이클로 트론 공진 (electron cyclotron resonance : ECR) 방식의 건식식각장치에서 source power, bias power, 압력 그리고 Cl₂ 가스를 변수로 하여 Al₂O₃의 식각속도와 Poly-Si의 Al₂O₃에 대한 선택비를 측정하였다. bias power가 감소할수록 그리고 압력이 증가할수록 Al₂O₃의 식각속도는 감소하였고 Poly-Si의 Al₂O₃에 대한 선택비는 증가하였다. 이 특성을 이용하여 TiN/Al₂O₃/Poly-Si 구조의 캐패시터와 Periphery 회로영역의 레지스터를 Al₂O₃를 식각 정지막으로 이용하여 구현하였다.

Key Words : Al₂O₃, ECR Etcher, resistor.

1. 서 론

미래의 반도체 시장을 선점하기 위해서 칩의 원가 절감 및 저전력화, 소형화를 구현할 수 있는 나노급 크기의 집적화된 반도체 소자를 제조하기 위한 노력이 세계적으로 활발히 진행되고 있다. 이중 Dynamic Random Access Memory (DRAM) 소자를 나노급으로 집적하기 위해서는 무엇보다도 캐패시터 기술의 개발이 매우 중요하다. 왜냐하면 DRAM 소자가 점점 더 고집적화 될수록 소자 동작에 필요한 캐패시터가 차지하는 면적은 작아지기 때문이다. 이에 적정 수준의 캐패시턴스를 유지하기 위하여 고유전 물질이 유전막으로 많이 사용되는데, 현재 사용되는 대표적인 고유전 물질중 하나가 Al₂O₃이다. Al₂O₃는 SiO₂만큼의 우수한 열적 안정성을 가지고 있으면서도 SiO₂보다 큰 유전상수, 넓은 band gap 등의 장점을 갖고 있어 SiO₂를 대체할 유망한 재료이다.[1,2] 이와 같이 우수한 특성을 가진 Al₂O₃를 DRAM에서 다양하게 응용하려면 이의 건식식각에 대한 연구가 이루어져야 한다.

본 연구에서는 Cl₂ 플라즈마에서 source power, bias power, Cl₂ 가스 농도, 압력 변화시 Al₂O₃의 건식식각 특성과 Poly-Si의 Al₂O₃에 대한 선택비를 조사하였다. 그리고 Poly-Si의 Al₂O₃에 대한 선택비를 극대화하고, 이를 이용하여 512M급 DRAM에서 사용하는 TiN/Al₂O₃/Poly-Si 구조의 캐패시터 영역과 periphery 회로영역의 레지스터를 Al₂O₃를 식각 정지막으로 이용하여 구현하였다.

2. 실험

본 실험에서는 원자층 증착 (atomic layer deposit : ALD) 방식으로 Al₂O₃를 증착한 200 mm Si 웨이퍼를 식각 속도 측정용 시료로 사용하였고 식각장치로는 그림 1과 같은 전자 사이클로트론 공진 (electron cyclotron resonance : ECR) 방식의 Sumitomo Metal사에서 만든 OZ3220를 사용하였다. 이 장치는 2.45 GHz의 마이크로웨이브를 source

power로 사용하여 플라즈마를 인가하고, 150 W의 bias power로 플라즈마와 하부전극 사이에 전기장을 형성하여 입자를 가속시켜 건식식각을 구현한다.

식각속도는 spectroscopic reflectometry와 spectroscopic ellipsometry 방식의 Nanometrics사에서 나온 Atlas를 사용하여 식각전 막질 두께와 식각후 막질의 두께를 비교 측정함으로써 계산하였다.

3. 결과 및 검토

a) Cl₂ 플라즈마에서 Al₂O₃의 식각속도

그림 2는 Source power별 식각속도를 나타내었다. Source power는 플라즈마를 인가하고 이온화율과 Radical 밀도를 정하는데, ECR 방식의 식각장치에서는 source power에 상관없이 식각속도는 일정함을 알 수 있다.

그림 3은 bias power별 식각속도를 나타내었다. bias power는 플라즈마와 하부전극의 전기장을 형성하여 전하를 가진 입자가 웨이퍼로 가속되게 하는 역할을 한다. 본 실험에서는 bias power 75 W 이하에서는 식각이 거의 안되고, 100 W 이상에서는 식각속도가 bias power에 비례하여 증가하고 있다. bias Power 150 W의 식각속도가 100 W 일때보다 약 7배 정도 증가하였다.

그림 4는 압력 변화에 따른 식각속도를 나타내었다. 플라즈마를 이용한 반도체 식각장치에서 이온과 radical의 비율은 매우 중요하며, 압력이 높을수록 radical의 역할이, 압력이 낮을수록 ion의 역할이 중요하다.[3] 본 실험에서 source power 1600 W, bias power 150 W, Cl₂ 유량 100 sccm 조건으로 압력을 2 mTorr에서 10 mTorr까지 변화시켰을때 압력이 증가할수록 식각율은 점점 감소하여 10 mTorr에서는 식각이 거의 이루어지지 않았다.

그림 5는 Cl₂ 유량별 식각속도를 나타내었다. 식각속도가 Cl₂ 유량에 비례하여 증가하다가 50 sccm 이상에서는 식각속도가 거의 포화되었다. 이와 같은 현상은 반응기체

의 유입량이 작을때, 식각속도는 etchant의 공급량에 비해 하지만, 유입량이 계속 증가하면 식각과정이 입자의 충돌 에너지 등 다른 요소에 의해 제한되기 때문에 반응기체 유입량이 증가해도 식각속도는 포화되는 것으로 보인다.[4]

b) Poly-Si의 Al₂O₃에 대한 선택비

그림 6은 source power에 따른 Al₂O₃의 식각속도와 Poly-Si과 Al₂O₃의 선택비를 나타내었다. Source power를 변화해도 Al₂O₃의 식각속도와 Poly-Si과의 선택비가 변화가 없었다.

그림 7은 bias power에 따른 Al₂O₃의 식각속도와 Poly-Si와 Al₂O₃의 선택비를 나타내었다. bias power가 낮을 수록 선택비가 증가하고 있다. bias power가 증가하면 이온과 radical의 밀도가 증가하는데, bias power가 낮을수록 Poly-Si 보다 Al₂O₃의 식각속도가 급격히 감소하는 것으로 판단하건데, Al₂O₃의 식각이 bias power에 많이 의존함을 알 수 있다. 이것은 A-O의 결합에너지가 상대적으로 높아 중성입자 또는 이온의 충돌이 필수적이기 때문이다.

그림 8은 압력에 따른 Al₂O₃의 식각속도와 Poly-Si과 Al₂O₃의 선택비를 나타내었다. 압력이 높을수록 선택비가 증가하고 있다. Poly-Si과 Al₂O₃ 모두 압력 4 mTorr에서 식각속도가 가장 높다가 압력이 증가할 수록 급격히 낮아진다. 압력이 10 mTorr가 되면 Poly-Si는 분당 200 nm 정도 식각이 이루어지나, Al₂O₃는 식각이 거의 이루어지지 않는다. 압력이 높을수록 이온입자 보다 radical의 밀도가 많아 지는데 Poly-Si 보다 Al₂O₃가 화학적 식각보다 물리적 식각에 영향을 더 받음을 알 수 있다.

그림 9는 Cl₂ 가스 유량 변화에 따른 Al₂O₃의 식각속도와 Poly-Si과 Al₂O₃의 선택비를 나타내었다. Cl₂ 가스 유량을 변화해도 선택비에는 변화가 없었다.

c) Al₂O₃를 식각 정지막으로 하는 profile 구현

그림 10은 캐패시터와 레지스터의 건식식각 과정을 시간순으로 나타내었다. 그림 10 (a) 상태에서 150 W의 식각속도가 높은 bias power를 인가하여 캐패시터 영역의 TiN막질이 노출되는 시점까지 식각을 한 후에 (그림 10 (b) 참고), 50 W의 bias power를 인가하여 periphery 회로의 레지tm터에 남아있는 Poly-Si을 Al₂O₃를 식각 정지막으로 하여 그림 10 (c)와 같은 상태로 모양을 완성하였다. 그림 11과 12는 SEM image를 나타내었다. 그림 12에서 보듯 bias power 100 W, 150 W에서는 레지스터 상부의 Al₂O₃가 식각 정지막 역할을 하지 못함을 알 수 있다.

4. 결론

ECR Etcher에서 Al₂O₃의 건식식각 특성을 Cl₂ 플라즈마에서 조사하였다. Cl₂가스를 이용한 플라즈마 건식식각시 bias power를 낮추거나, 압력을 높이면 Poly-Si의 Al₂O₃에 대한 선택비가 증가하였다. 이것은 Poly-Si 보다 Al₂O₃의

결합에너지가 강하여 이온 또는 중성입자의 물리적인 충돌이 Al₂O₃막질의 식각에 중요한 요소가 됨을 알 수 있다. 그리고 Poly-Si의 Al₂O₃에 대한 선택비를 극대화하여 캐패시터와 periphery 회로의 레지스터를 구현하였다.

참고 문헌

- [1] 김재범, 권덕렬, 오기영, 이종무, "ALD법으로 제조된 Al₂O₃막의 유전적 특성", Journal of the Korean Vacuum Society Vol.11, No.3, (2002)
- [2] S. Wolf "Silicon Processing for the VLSI Era, Volume 4 - Deep-Submicron Process Technology" LATTICE PRESS, (2002)
- [3] M. Sugawara, "Plasma Etching", Oxford University Press, (1998)
- [4] 김재환, 김형석, 이원중, "플라즈마 화학증착한 알루미늄 산화박막의 CCl₄ 플라즈마에서의 반응성 이온 식각 특성" Journal of the Korean Ceramic Society Vol. 31, No. 5 PP.485~490, (1994)

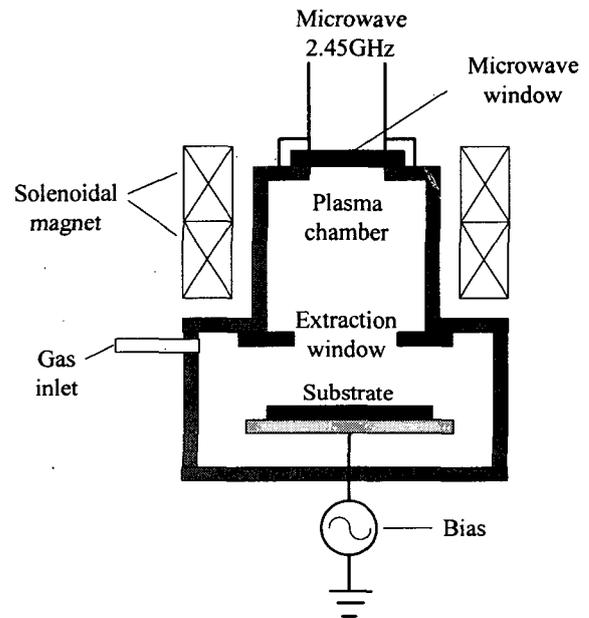


그림 1. Schematic diagram of the ECR etcher

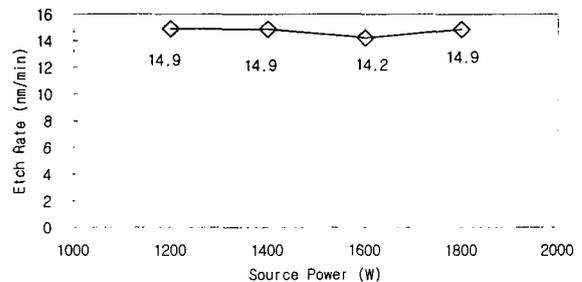


그림 2. Etch rate of Al₂O₃ as a function source power.

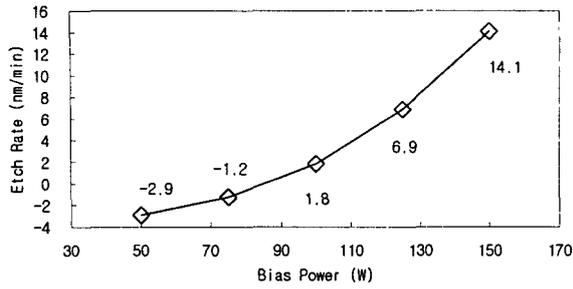


그림 3. Etch rate of Al_2O_3 as a function of bias power.

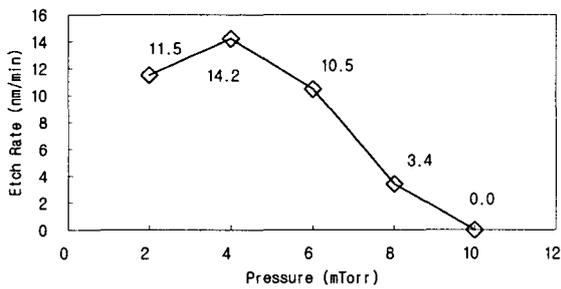


그림 4. Etch rate of Al_2O_3 as a function of the pressure.

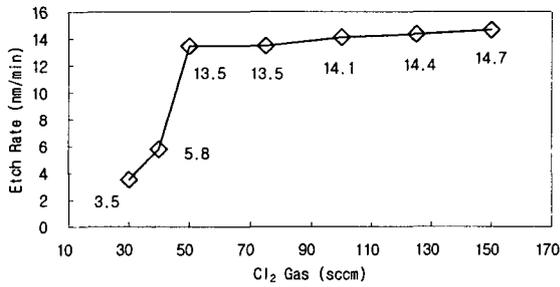


그림 5. Etch rate of Al_2O_3 as a function of Cl_2 gas flow rate.

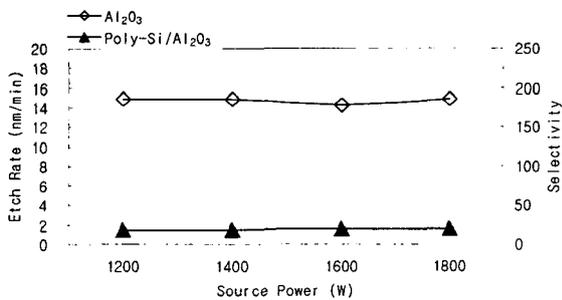


그림 6. Etch rate of Al_2O_3 and selectivity of Poly-Si to Al_2O_3 as a function of source power.

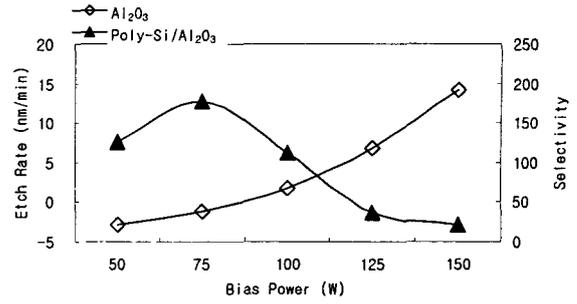


그림 7. Etch rate of Al_2O_3 and selectivity of Poly-Si to Al_2O_3 as a function of bias power.

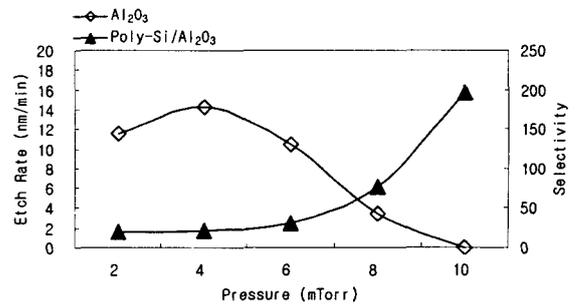


그림 8. Etch rate of Al_2O_3 and selectivity of Poly-Si to Al_2O_3 as a function of pressure.

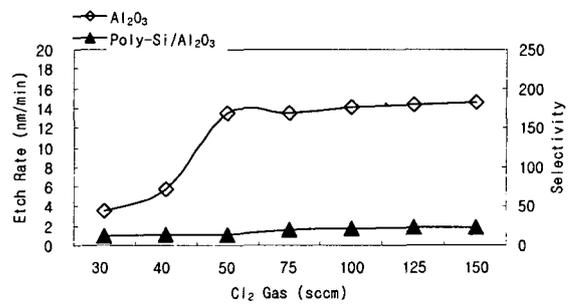
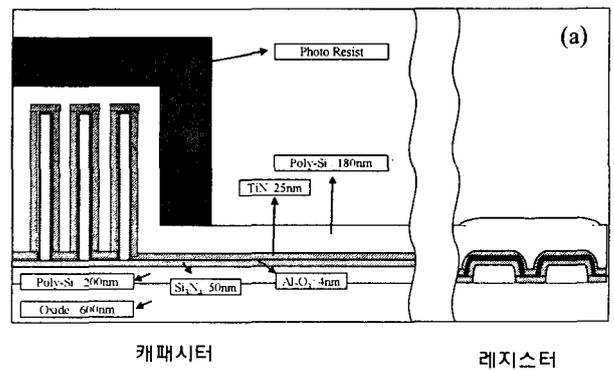


그림 9. Etch rate of Al_2O_3 and selectivity of Poly-Si to Al_2O_3 as a function of Cl_2 gas flow rate.



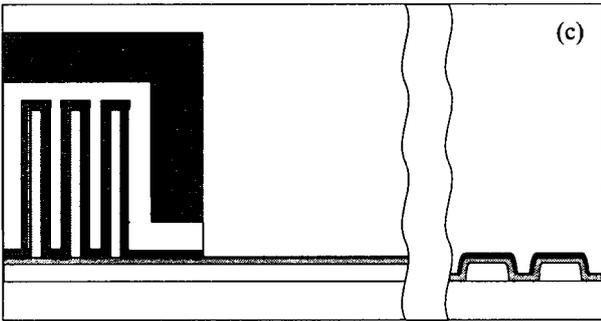
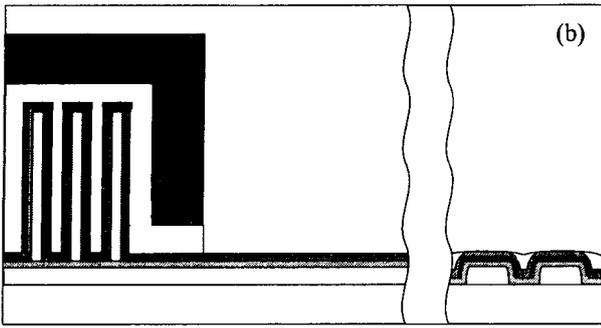


그림 10. Processing Sequence using Al_2O_3 etch-stop Layer.

(a) 식각전, (b) 식각 진행중, (c) 식각 완료.

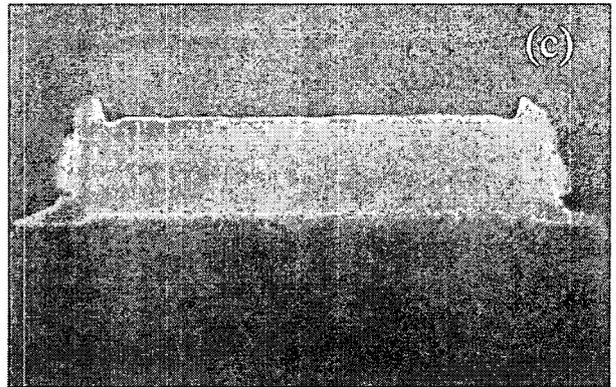
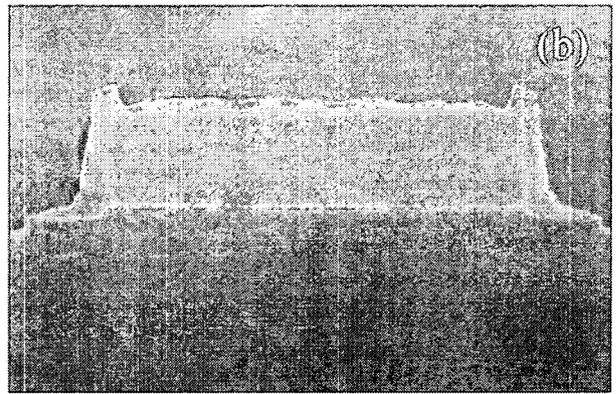
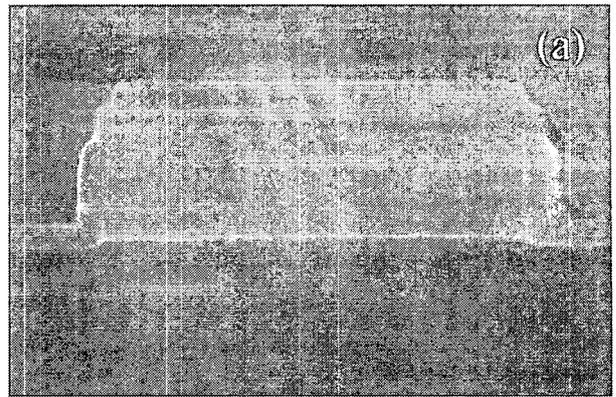


그림 12. Cross-sectional SEM micrographs of the profile using Al_2O_3 etch-stop Layer: (a) bias power 50 W 50초간 식각, (b) bias power 100 W 40초간 식각, bias power 150 W 30초간 식각,

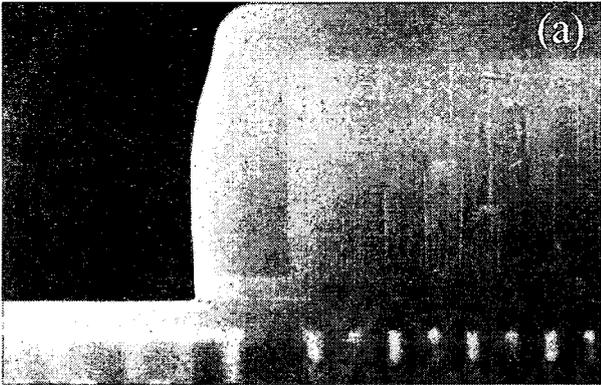


그림 11. Cross-sectional SEM micrographs of the profile using Al_2O_3 etch-stop Layer: (a) 캐패시터, (b) 레지스터