$Ge_1Se_1Te_2$ 상변화 재료를 이용한 고성능 비휘발성 메모리에 대한 연구

이재민, 신 경, 정홍배*
전자재료공학과 광운대학교

A high performance nonvolatile memory cell with phase change material of $Ge_1Se_1Te_2$

Jae-Min Lee, Kyung Shin and Hong-Bay Chung*
Department of Electronic Materials Engineering, Kwangwoon Univ.*

Abstract : Chalcogenide phase change memory has high performance to be next generation memory, because it is a nonvolatile memory processing high programming speed, low programming voltage, high sensing margin, low consumption and long cycle duration. We have developed a new material of PRAM with $Ge_1Se_1Te_2$. This material has been propose to solve the high energy consumption and high programming current. We have investigated the phase transition behaviors in function of various process factor including contact size, cell size, and annealing time. As a result, we have observed that programming voltage and writing current of $Ge_1Se_1Te_2$ are more improved than $Ge_2Sb_2Te_5$ material.

Key Words : Phase change memory(PCM) devices, Chalcogenide, Non-volatile memory, Ge-Se-Te

1. 서 론

최근, 기존의 메모리에 비해 고성능을 발휘하는 비휘발성 차세대 메모리의 연구가 빠르게 진행되고 있다. 이러한 메모리 중의 하나가 상변화 메모리(PCM : Phase Change Memory)로 빠른 읽기/쓰기 동작 속도와 긴 수명도, 기존 공정과정과의 동일성 등의 다양한 장점을 가지고 있다.[1] 이러한 상변화 메모리는 비정질 상의 고 저항과 결정질 상의 저 저항의 차이를 가역적으로 변화시켜 메모리로서 이용하고 있다.[2] 하지만 상용화 단계에 이르기까지 결정화 속도 및 리셋전류의 감소 등과 같은 해결해야 할 몇 가지 문제점 지니고 있다.

본 논문에서는 이러한 문제점 해결 방안으로 새로운 상변화 재료인 Ge-Se-Te을 기반으로 한 구조 변화의 따른 물리적 특성과 전기적 특성을 관찰하고, 소자 개선사항에 대해 알아보고자 했다.

2. 실 험

본 논문에서는 $Ge_1Se_1Te_2$ 삼원계 물질을 선택하였으며, 그 물리적 특성 및 전기적 특성은 참고문헌[3]의 내용 기초로 하였다. 소자 구조는 그림.1과 같이 3가지 구조로 제작하였다. 기판 및 전극으로는 ITO기판을 이용하였으며, 절연막으로는 SiO_2, 상부전극으로는 Al을 이용하였다. 칼코게나이드의 두께는 100nm이며, 증착률은 0.5nm/s로 증착하였다.

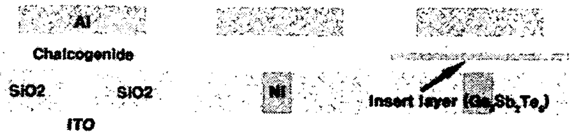

그림 1. PCM 소자구조 (a) Self-heating 방식 (b) Heater-heating 방식 (c) Multi-layer 방식

3. 결과 및 고찰

표 1. Self-heating구조의 Scaling down에 따른 전기적 특성.

Contact Size	V_{set}, P_{set}	V_{reset}, P_{reset}	I_{reset}
1mm × 1mm	8V, 90ns	8.3V, 80ns	4.61mA
0.5mm ×0.5mm	7.6V, 50ns	7.9V, 30ns	4.38mA
0.1mm × 0.1mm	7.3V, 50ns	7.4V, 30ns	3.89mA

표1은 그림.1(a)의 Self-heating 방식을 이용하여 칼코게나이드 층의 scaling down에 따른 전기적 특성을 나타내고 있다. 표1에서 알 수 있듯이 크기 감소에 따라 전압, 펄스 및 리셋 전류가 감소함을 알 수 있다. 현재 상변화 메모리의 애로사항 중에 하나는 리셋전류의 크기가 크다는 것에 있다. 따라서 칼코게나이드 layer와 하부전극의 Contact Size를 줄임으로서 리셋전류의 크기를 감소시킬 수 있음을 확인 할 수 있었다.

표 2. Heater-heating구조의 전기적 특성.

Contact Size	V_{set}, P_{set}	V_{reset}, P_{reset}	I_{reset}
0.5mm ×0.5mm	7V, 50ns	7.1V, 30ns	3.17mA

표2는 그림.1(b)의 하부전극과의 BEC(Botton Electrode Contact) 부분에 Ni을 삽입하여 Heater-heating 구조로 제작, 실험한 전기적 특성을 나타내고 있다. 표1과 비교하여 Set/Reset에서의 소비되는 전압 및 리셋전류의 감소를 확인할 수 있었다. 이것은 Ni 자체의 비저항으로 인해 적은 에너지에도 쉽게 발열하여, 그 주울열을 칼코게나이드 층의 전달, 가역적 변화를 쉽게 해주는 heater로서의 역할을 하는 것으로 사료된다.

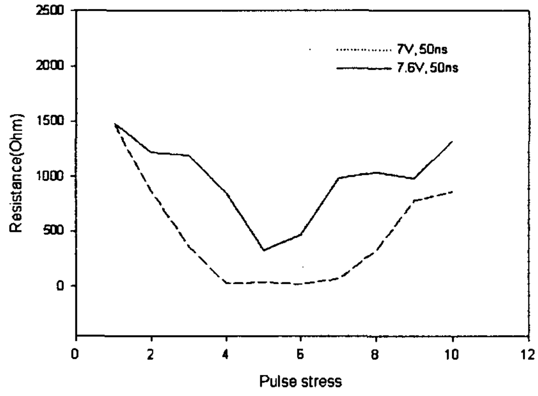

그림 2. Set 펄스와 저항변화의 관계곡선.

그림 2는 상변화 소자에 결정화 stress를 계속적으로 인가하여 그 저항변화를 나타낸 그래프이다. 주목할 점은 계속적인 펄스인가에도 완벽한 결정화가 이루어지지 않는다는 것이다. 이러한 현상은 참고문헌[4]에서 언급한 것처럼 상변화 시 매질 내부에 변화하지 못한 결정질 조각들이 원인인 것으로 사료된다.

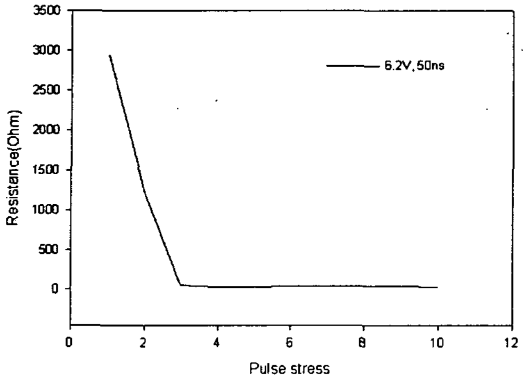

그림 3. multi-layer에서의 Set 펄스와 저항변화의 관계곡선.

그림3은 그림1(c)와 같이 $Ge_1Se_1Te_2$층에 $Ge_2Sb_2Te_5$층을 3nm 정도 증착하여 multi-layer 구조로 제작, 결정화 펄스를 계속적으로 인가하여 그 저항변화를 실험한 결과를 나타낸다. 그림2와 비교하여 결정화 펄스 인가 후 안정적으로 결정화가 이루어짐을 알 수 있다. 이것은 $Ge_2Sb_2Te_5$ insert-layer층이 $Ge_1Se_1Te_2$보다 열전도도가 낮기 때문에 상변화 시 sink layer 혹은 quenching support layer로서 작용한 것으로 사료된다.

표 3. multi-layer 구조의 전기적 특성.

Contact Size	V_{set}, P_{set}	V_{reset}, P_{reset}	I_{reset}
0.5mm ×0.5mm	6.2V, 50ns	6.4V, 30ns	2.1mA

표3은 multi-layer의 펄스 인가에 따른 전기적 특성을 나타내고 있다. 표2와 비교하여 SET/RESET 동작에 인가되는 전압과 리셋전류가 감소되는 것을 관찰할 수 있었다.

4. 결 론

본 논문에서는 3가지 다른 구조로서 고성능 상변화 메모리에 동작 제어 요소들을 살펴보았다. 실험결과 리셋전류를 감소시키고, 인가전압을 감소시키기 위해서는 Self-heating 구조보다는 Heater-heating 방식이 훨씬 개선되는 결과를 보였으며, BEC의 size를 scaling down 리셋전류 감소에 필요한 요인으로 사료된다. 마지막으로 안정적인 상변화를 위해서는 본 연구실에서 제작한 multi-layer 방식이 상당한 개선 효과를 나타냈음을 확인할 수 있었다.

감사의 글

이 논문은 2005년도 한국학술진흥재단의 지원에 의하여 연구되었음 (KRF-2004-041-D00867)

참고문헌

[1] R. Neale, "Amorphous nonvolatile memory: the past and the future", Electronic Engineering, pp.67-78, April 2001.

[2] M. Gill, T. Lowery and J. Park, "Ovonic Unified Memory-A high performance nonvolatile memory technology for stand alone memory and embedded applications", Proceedings of ISSC, 2002.

[3] Sung-jun Yang, et al., "Electrical switching studies of Se-doped germanium telluride glasses", pp.262-263, Microprocesses and Nano-technology conference, 2004.

[4] H. Horii et al. "Novel cell structure of PRAM with thin metal layer inserted GeSbTe". IEDM Tech. Dig. 2003.