

SiGe pMOSFET의 채널구조와 바이어스 조건에 따른 잡음 특성

최상식, 양현덕, 김상훈*, 송영주*, 조경익*, 김정훈**, 송종인**, 심규환
 전북대학교, 한국전자통신연구원*, 광주과학기술원**

Low-Frequency Noise Characteristics of SiGe pMOSFET Depending upon Channel Structures and Bias Conditions

Sang-Sik Choi, Hun-Duk Yang, Sang-Hoon Kim*, Young-Joo Song*, Kyoung-Ik Cho*,
 Jeonng-Huoon Kim**, Jong-In Song**, Kyu-Hwan Shim
 Chonbuk Univ, ETRI*, GIST**

Abstract : High performance SiGe heterostructure metal-oxide-semiconductor field effect transistors(MOSFETs) were fabricated using well-controlled delta-doping of boron and SiGe/Si heterostructure epitaxial layers grown by reduced pressure chemical vapor deposition. In this paper, we report 1/f noise characteristics of the SiGe MOSFETs measured under various bias conditions of the gate and drain voltages changing in linear operation regions. From the noise spectral density, we found that the gate and drain voltage dependence of the noise represented same features, as usually scaled with f^{-1} . However, 1/f noise was found to be much lower in the device with boron delta-doped layer, by a factor of $10^{-1} \sim 10^{-2}$ in comparison with the device fabricated without delta-doped layer. 1/f noise property of delta-doped device looks important because the device may replace bipolar transistors most commonly embedded in high-frequency oscillator circuits.

Key Words : 1/f noise, SiGe, MOSFET, delta-doping

1. 서 론

SiGe 반도체는 기존의 안정화된 실리콘 반도체 공정을 기반으로 하고 있어서 우수한 양산 능력과 저가격에 적합한 반도체 소자이다. 게다가 빠른 동작 특성, 선형성, 고주파잡음, 저주파잡음, 저전력 특성이 모두 우수하여 수 GHz대까지의 고주파 고속통신 분야나 광통신용 IC를 저가격에 제조할 수 있는 이점이 있다. 반도체 기술의 핵심인 CMOS 소자의 축소기술은 수십 나노급 게이트 길이를 갖는 소자 제작으로 발전하고 있다. 이러한 추세 속에서 SiGe는 실리콘 기술이 sub-micron이하로 내려가기 전 존재하는 subthreshold 전류, 1/f 잡음, 신뢰성에 대한 문제를 극복할 것으로 전망된다 [2, 3].

CMOS 에서 산화막과 실리콘 사이에서 운반자의 충돌과 트랩으로 인한 flicker 잡음과 게이트와 채널 저항으로 인한 열잡음이 대단히 높다. flicker 잡음에 대한 확실한 물리적 모델은 아직 알려지지 않았지만 고주파 영역에서 쓰이는 전자 시스템의 특성에 실제적으로 큰 영향을 미친다. flicker잡음은 주파수에 반비례하여 1/f 잡음이라고도 하는데 Si 소자에서 보다 SiGe 소자에서 더욱 개선된 1/f 잡음특성을 나타내고 있다 [4].

본 논문에서는 SiGe p-MOSFET의 1/f 잡음 특성을 알아보았다. 선형 영역에서 바이어스 조건에 따른 잡음 특성의 변화를 측정 분석하였고, 소자의 성능 향상을 위한 델타도핑이 잡음 특성에 미치는 영향을 알아보기 위하여 도핑 없이 제작한 소자와 비교하여 분석하였다.

2. 실험

본 실험에서는 게이트의 길이가 0.35 μ m인 p-MOSFET

을 사용했으며, Si/Si_{0.8}Ge_{0.2}/Si quantum-well 구조의 성장에는 RPCVD (Reduced Pressure Chemical Vapor Deposition)가 사용되었다. n-type 실리콘 기판위에 100Å의 Si 씨앗층, 200Å의 Si_{0.8}Ge_{0.2} 채널층, 70Å의 Si cap층을 차례로 증착하였다. 게이트 산화막은 800 °C, H₂O₂ 분위기에서 열산화에 의해 70Å 두께로 성장되었고, RPCVD를 이용하여 phosphorus 도핑된 (> 10¹⁹ cm⁻³) 게이트 폴리층을 550 °C에서 증착하였다. 그림 1은 측정에 사용된 소자의 단면도이다. B08은 도핑 없이 성장시킨 소자이고, B10은 보론을 1×10⁻¹² cm⁻²으로 델타도핑하였다.

잡음 측정 시스템은 SR570 저잡음 증폭기와 Agilent E4440A 스펙트럼 분석기가 사용되었고, PC의 VEE프로그램과 GPIB에 의해 제어되었다. 잡음은 Noise spectral density(A²/Hz)로 50번 평균한 값이고 10Hz~1MHz대역에서 측정하였다.

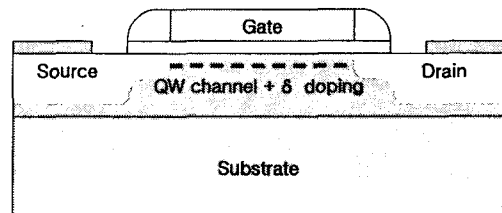


그림 1. SiGe p-MOSFET의 단면도.

3. 결과 및 고찰

본 실험에서 잡음은 Drain Current Spectral Density(S_i, A²/Hz)로 측정하였으며, 다음 식에 의해 Input Noise Power Spectral Density(S_{v_g}, V²/Hz)로 변환하였다.

$$S_{V_g} = \frac{S_I}{I_d^2} \left(\frac{I_d}{g_m} \right)^2$$

그림 2는 $W/L=30\mu\text{m}/0.35\mu\text{m}$, 게이트 Finger 2개인 소자의 잡음 특성을 측정된 결과이다. B08 소자에서 주파수가 10Hz 일 때 $|V_G-V_{th}|$ 가 0.1V에서 0.9V로 증가할수록 Noise Spectral Density도 $2.33 \times 10^{-12} \text{V}^2/\text{Hz}$ 에서 $2.47 \times 10^{-10} \text{V}^2/\text{Hz}$ 로 100배 정도 증가하였다. B10 소자에서도 Noise Spectral Density가 $1.44 \times 10^{-13} \text{V}^2/\text{Hz}$ 에서 $8.38 \times 10^{-12} \text{V}^2/\text{Hz}$ 로 게이트 전압에 비례하여 증가하였다. 같은 바이어스 조건 ($|V_G-V_{th}|=0.1\text{V}$, $V_D=-400\text{mV}$)에서 두 소자를 비교해 봤을 때 B80소자는 $2.33 \times 10^{-12} \text{V}^2/\text{Hz}$, B10소자는 $1.44 \times 10^{-13} \text{V}^2/\text{Hz}$ 로 델타도핑 한 소자가 잡음 특성이 더 우수함을 알 수 있었다. 선형 영역에서 게이트 전압이 증가할수록 채널의 공핍영역이 증가함에 따라 채널에 흐르는 전류가 증가하면서 채널과 산화막 계면에서의 트랩에 의한 잡음이 증가한 것으로 예상된다.

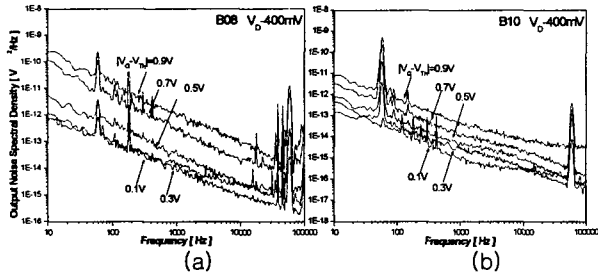


그림 2. 게이트 바이어스에 따른 (a)B08, (b)B10 소자의 noise spectral density.

다음으로 잡음의 드레인 바이어스에 따른 변화를 알아보기 위하여 $|V_G-V_{th}|=0.5\text{V}$ 로 고정하고 드레인 전압을 -100mV 에서 -400mV 로 변화시키면서 잡음을 측정하였다. 그림 3의 B08 소자에서 드레인 전압이 증가할수록 10Hz에서의 Noise Spectral density도 $5.19 \times 10^{-12} \text{V}^2/\text{Hz}$ 에서 $1.49 \times 10^{-10} \text{V}^2/\text{Hz}$ 로 30배 정도 증가하였다. B10소자에서도 $2.20 \times 10^{-13} \text{V}^2/\text{Hz}$ 에서 $2.28 \times 10^{-12} \text{V}^2/\text{Hz}$ 로 잡음이 증가하였고, B08 소자에 비해 23배 정도 개선된 잡음 특성을 보였다. 드레인 바이어스가 증가할수록 전계에 의해 운반자가 가속되어 높은 에너지를 얻게 되는 경우 impact ionization에 의해 hot-carrier가 증가하여 잡음이 증가한 것으로 생각된다[5].

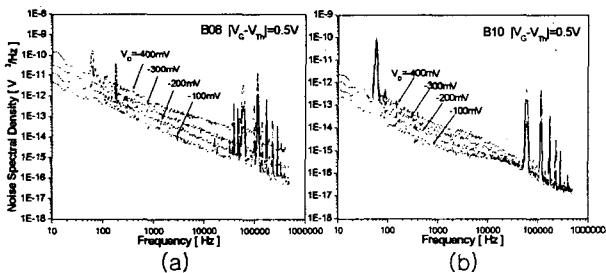


그림 3. 드레인 바이어스에 따른 (a)B08, (b)B10 소자의 noise spectral density.

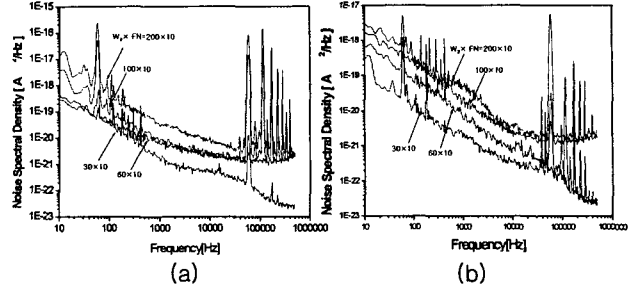


그림 4. 게이트 면적 변화에 따른 (a)B08, (b)B10 소자의 잡음특성.

그림 4는 게이트 면적에 따른 잡음 특성을 알아보기 위하여 게이트 폭과 finger수를 다르게 하여 측정된 결과이다. 2 finger $0.35 \times 30\mu\text{m}^2$, 2 finger $0.35 \times 60\mu\text{m}^2$, 10 finger $0.35 \times 100\mu\text{m}^2$, 그리고 10 finger $0.35 \times 200\mu\text{m}^2$ 의 소자에서 게이트 면적이 증가할수록 잡음도 증가함을 알 수 있다. 여기서도 채널에 흐르는 전류 증가에 의해 잡음이 증가한 것으로 예상해 볼 수 있다.

4. 결론

본 논문에서는 SiGe p-MOSFET 소자의 바이어스 조건, 소자 크기, 델타도핑에 따른 $1/f$ 잡음 특성을 분석하였다. $|V_G-V_{th}|$ 를 0.1V에서 0.9V까지 변화시켜 측정된 결과 잡음이 델타도핑이 없는 소자에서 100배, 델타도핑 된 소자에서 60배 정도 증가하였다. 드레인 전압을 -100mV 에서 -400mV 까지 변화시켜 측정된 결과에서도 잡음이 델타도핑이 없는 소자에서 30배, 델타도핑 된 소자에서 23배 정도 증가함을 확인할 수 있었다. 동일한 바이어스 조건에서 두 소자를 비교해본 결과에서는 델타도핑 한 소자에서 감소한 잡음 특성을 보였다. 소자에 흐르는 전류가 증가하면서 채널과 산화막 계면에서 trap-detrapping되는 운반자가 증가하여 잡음이 증가한 것으로 이해할 수 있고, 인가된 바이어스가 증가할수록 드레인의 높은 전계에 의한 hot-carrier 효과로 인해 잡음이 증가한 것으로 사료된다.

감사의 글

“본 논문은 학술진흥재단의 신진교수연구지원사업 (KRF-2004-003-D00189)으로 수행되었으며, 한국전자통신연구원원의 SiGe소자팀의 협조에 감사드립니다.”

참고 문헌

- [1] 송영주, 전기전자재료학회지, 16권, 9호, p.756, 2003.
- [2] A. D. Lambert, IEEE Electron Device Lett, vol. 46, NO.7, JULY 1999.
- [3] 양현덕, 심규환 “실리콘-게르마늄 반도체의 기술동향” ITFIND 주간기술동향 1157호, 2004년, 8월.
- [4] Serguei Okhonin, IEEE Electron Device Lett., vol. 46, NO.7, JULY 1999.
- [5] 나준희, 전자공학회논문지, 41권, 7호, p.592, 2004.