

Optical Interconnect for Chip-to-Chip Data Links

류창명(삼성전기)

최근 IT 관련 제품의 공통적인 특징은 Chip간의 Communication시에 우려할만큼의 Data Bottleneck (병목현상)이 발생하고 있다는 것이다. 이러한 예로서, 일반적인 PC 제품에서 아래 그림과 같은 영역에서 신호 병목현상이 주로 발생하고 있다. 특히, CPU와 Memory간의 NorthBridge Chipset은 전체 시스템의 성능에 큰 영향을 주는 인자이다. 현재 CPU는 3.8GHz 대역에서 Dual Core 구조로 변천이 진행되고 있으며, Memory의 경우 기존 U-DIMM 구조에서 FB (Fully Buffered)-DIMM 의 형태로써 10GB/s 이상의Bandwidth (전송 대역)을 요구하고 있다. 또한, 2년이내에 현재 Data 전송량의 3배이상이 요구 될 것이라는 관측이 지배적이다. (30GB/s)

그러나, 기존의 전기 전송 방식은 20GB/s이상에서는 심각한 신호 왜곡현상이 발생하여, 새로운 PCB 자재나 설계 기법등의 검토가 불가피한 실정이다. (Figure 2)

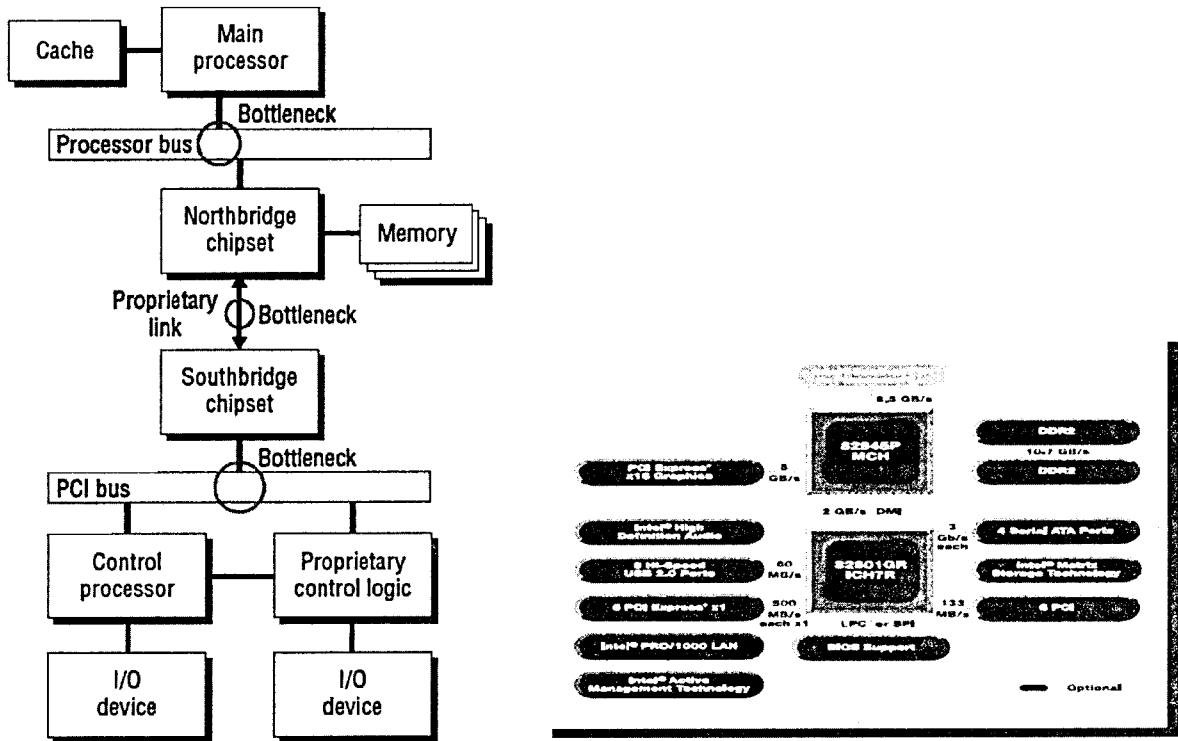


Figure 1. PC System Data Bottleneck

Source: Intel Product Information www.intel.com

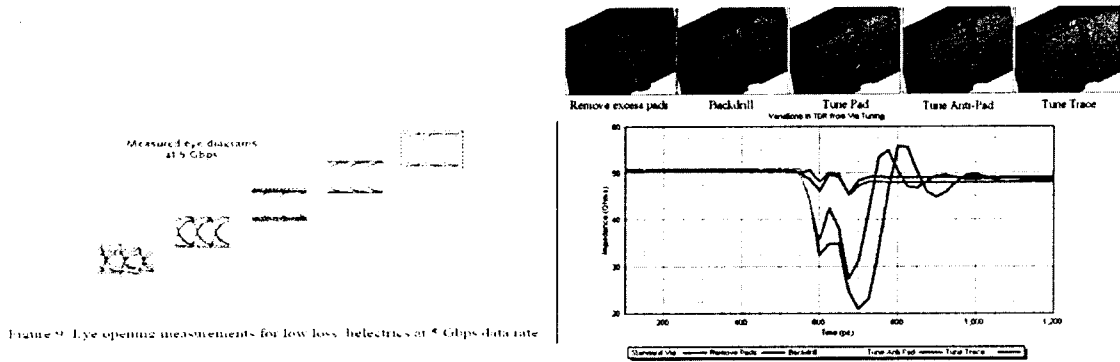


Figure 2. New High-Speed PCB Materials (a) and Design (b)

새로운 대체안으로 국내외 업체들이 현재 개발 중인 광을 이용한 Data Link는 신기술로서 이러한 Data Bottleneck 뿐만 아니라, 설계 편리성, 저가 구현등의 장점을 기반으로 활발한 연구 활동이 진행 중이다.

하지만, 상용화에는 일정 기간의 안정성 확보 및 가격 경쟁력, 신규 시장 개척등의 과제를 안고 있는 것은 사실이다.

향후, 많은 무선기기, 가전, PC 제품등이 서로 Convergence화 되는 추세에 따라, 생성되는 많은 양의 Multimedia 정보를 효율적으로 저장하고 생성하고 전송하기 위해서는 광 기술의 확보는 필수라고 할 수 있다.

본 세미나에서는 초단거리 광전송 기술에 대한 소개를 하고자 합니다.

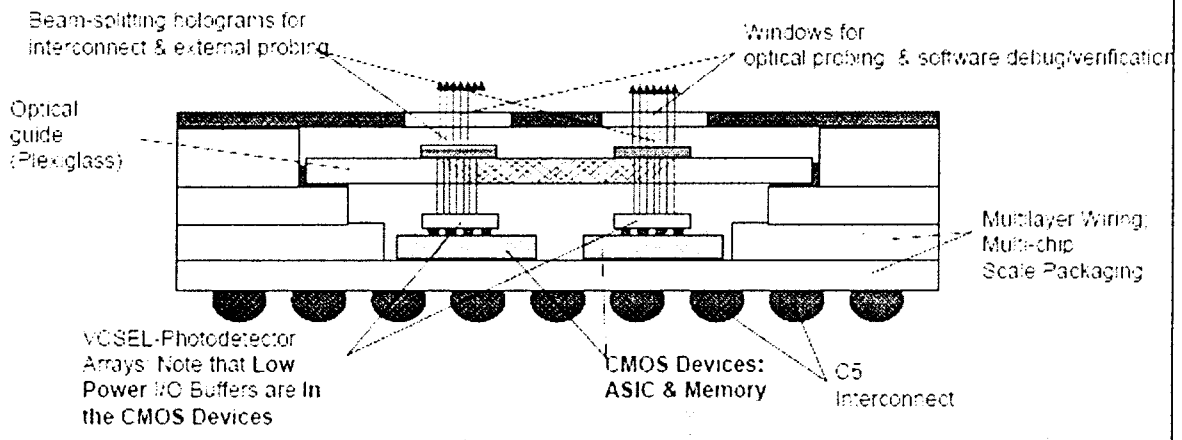


Figure 3. Schematics of Chip-to-Chip Optical Interconnect using DOE (Diffractive Optical Element)

T
F