

저잡음 증폭기를 위한 프로그램 가능한 고주파 Built-In Self-Test 회로

류지열*, 노석호**

애리조나 주립대학교 전기공학과*, 안동대학교 전자공학과**

Programmable RF Built-In Self-Test Circuit for Low Noise Amplifiers

Jee-Youl Ryu*, Seok-Ho Noh**

Arizona State University*, Andong National University**

E-mail : jryul@imap1.asu.edu

요 약

본 논문에서는 저잡음 증폭기 (Low Noise Amplifier, LNA)를 위한 프로그램 가능한 RF (고주파) BIST (Built-In Self-Test) 회로를 제안한다. 개발된 BIST 회로는 온 칩 형태로 DC 측정만을 이용하여 LNA의 RF 변수들을 측정할 수 있다. BIST 회로는 프로그램 가능한 커패시터 뱅크 (programmable capacitor banks)를 가진 test amplifier와 RF 피크 검출기로 구성되어 있다. 이러한 온 칩 회로는 각각 GSM, Bluetooth 및 IEEE802.11g의 응용을 위해 세 가지 주파수 대, 즉 1.8GHz, 2.4GHz 및 5GHz에서 사용할 수 있도록 프로그램 되어있고, LNA가 가지는 RF 사양들, 즉 입력 임피던스 및 전압이득 등을 DC 전압으로 변화시켜주는 역할을 한다.

ABSTRACT

This paper presents a programmable RF BIST (Built-in Self-Test) circuit for low noise amplifiers. We have developed a new on-chip RF BIST circuit that measures RF parameters of low noise amplifier (LNA) using only DC measurements. The BIST circuit contains test amplifier with programmable capacitor banks and RF peak detectors. The test circuit utilizes output DC voltage measurements and these measured values are translated into the LNA specifications such as input impedance and gain using the mathematical equations. Our on-chip BIST can be self programmed for 1.8GHz, 2.4GHz and 5.25GHz LNA for GSM, Bluetooth and IEEE802.11g standards.

I. 서 론

최근 고주파 집적회로 소자들의 급속한 성장과 그 필요성으로 인해 고밀도, 고속도 및 저가격 특성을 지닌 고주파 시스템들의 개발이 절실히 요구되고 있다. 이러한 최근 경향을 실현하기 위해 시스템 온 칩 (System-on-Chip, SoC) 방식이 오늘날의 고주파 집적회로 산업에 있어 새로운 해결방법으로 대두되고 있다. 그러나 시스템 온 칩의 실현을 위해서는 적절한 테스트 방법의 개발과 함께 테스트 비용의 감소가 필수요소지만 실현가능한 무선 시스템을 개발하기까지는 여전히 해결해야할 주요 문제점들이 남아있다. 이러한 문제점들을 해결하기 위해 고주파 및 혼합신호영역 (mixed-signal domain)에서 내부 자체 검사 방식 (BIST, Built-in Self-Test)이 시스템 온 칩을 위한 적절한 검사방식으로 적용되고 있다 [1-3].

기존의 연구방법으로 접대점 통신 시스템을 검사하기 위해 스펙트럼 서명분석 (spectral signature analysis) 방법을 이용한 내부 자체 검사 루프백 (loopback) 기술을 들 수 있다. 이러한 검사방법은 측정이 용이하고 검사비용이 적게 드는 장점이 있는 반면, 시스템 내부전체에 대해 결함 검출 능력이 떨어지고, 스펙트럼 서명발생원리가 복잡하기 때문에 부

가적인 디지털 신호처리 장치가 필요하다는 단점이 있다[3].

본 논문에서는 저잡음 증폭기를 위한 프로그램 가능한 RF 내부 자체 검사회로를 제안한다. 개발된 BIST 회로는 온 칩 형태로 DC 측정만을 이용하여 LNA의 RF 변수들을 측정할 수 있다. BIST 회로는 프로그램 가능한 커패시터 뱅크를 가진 검사용 증폭기와 2개의 RF 피크 검출기로 구성되어 있다. 이러한 온 칩 회로는 각각 GSM, Bluetooth 및 IEEE802.11g의 응용을 위해 세 가지 주파수 대, 즉 1.8GHz, 2.4GHz 및 5GHz에서 사용할 수 있도록 프로그램 되어있다.

II. 접근 방법

저잡음 증폭기의 성능을 검사하는 전통적인 방법은 다양한 종류의 고주파 장비를 사용하여 S 파라미터, 잡음지수, 출력 신호 대 잡음 전력비 및 감도 등을 측정한다. 그러나 이러한 방식은 측정시간이 매우 오래 걸리고 값비싼 측정 장비를 사용해야 한다. 본 연구에서 제안하는 내부 자체 검사 회로기술은 값비싼 외부 측정 장비를 사용하지 않고도 저잡음 증폭기의 중요사양을 측정할 수 있는 온 칩 내부 자체 검사 회로를 이용한다.

그림 1은 저잡음 증폭기의 동작특성을 측정하기 위해 본 연구에서 제안하는 측정 시스템을 나타낸 것으로, 이러한 테스트 구조는 외부 데이터 획득 하드웨어에 의해 자동적으로 조절될 수 있다. 전체적인 외부 측정 시스템 구성은 소스 저항 (R_s)을 가진 고주파 전압 발생기(V_{in}), 3개의 고주파 릴레이($S1, S2$ 및 $S3$), 외부 부하 저항(Z_L) 및 데이터 변환 보드로 구성되어 있다.

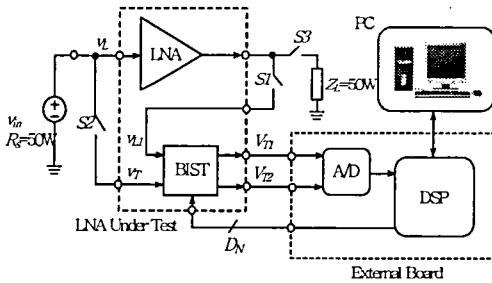


그림 1. 저잡음 증폭기의 동작 특성 측정 시스템

고주파 내부 자체 검사 회로는 그림 2에 나타나 있듯이 검사용 증폭기 (TA, Test Amplifier)와 밴드갭 참조회로 및 두개의 고주파 피크 검출기 PD1 및 PD2로 구성되어 있다. 검사용 증폭기는 디지털 처리장치로부터 디지털 비트 스트림 (D_N)에 의해 제어되며, 1.8GHz, 2.4GHz 및 5GHz의 동작주파수에 대한 프로그램 가능한 커패시터 뱅크 회로를 가진다.

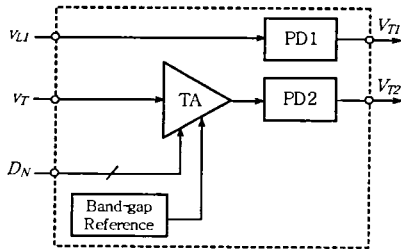


그림 2. 고주파 BIST 하드웨어 구조

본 연구에서는 LNA의 결합유무에 따른 입력임피던스, 이득, 입력 전압 정재파비, 입력 반사 손실 및 출력 신호 전력 대 잡음 전력비를 측정하였다.

2.1. 입력 임피던스 (Input Impedance)

그림 3은 그림 1의 블록도에서 LNA와 검사용 증폭기의 입력단에서 본 입력 임피던스에 대한 등가회로를 나타낸 것이다. 여기서 Z_1 과 Z_2 는 각각 저잡음 증폭기와 검사용 증폭기의 입력 임피던스이다.

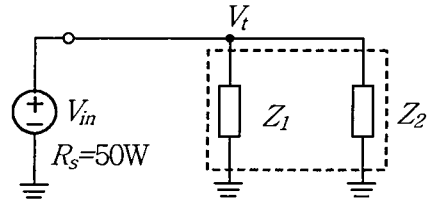


그림 3. 저잡음 증폭기와 검사용 증폭기의 입력임피던스에 대한 등가회로

그림 1에서 스위치 2 및 3이 닫히고 스위치 1이 열렸을 때 저잡음 증폭기의 임피던스 측정이 수행된다. 기본 측정원리는 소스 임피던스(R_s)와 입력 임피던스들(Z_1 및 Z_2) 간의 변화를 측정한다. 소스 임피던스의 값은 변하지 않고 고정되어 있기 때문에 그림 3에 나타난 검사용 증폭기를 이용하여 저잡음 증폭기의 입력 임피던스 변화를 관찰하고 측정한다. 그림 1에 나타난 피크 검출기 2의 출력 직류 전압 V_{T2} 를 측정하여 저잡음 증폭기의 입력 임피던스 변화를 관찰한다. 이러한 기본 개념을 이용하여 저잡음 증폭기의 입력 임피던스 크기는 다음과 같이 표현할 수 있다. 좀더 자세한 전개과정은 참고문헌 [2,4]에 언급되어 있다.

$$|Z_1| = f(V_{T2}) = R_s \frac{K_1}{1 - \left(1 + \frac{R_s}{|Z_1|}\right) K_1} \quad (1)$$

여기서 $K = G_{02}/G_2$ 이고, G_2 는 검사용 증폭기의 전압이

득을 나타내며, $G_{02} = \frac{V_{T2} - V_{02}}{V_{in}}$ 이고, V_{02} 는 두 번째 피크 검출기, PD2의 출력 오프셋 전압을 각각 나타낸다.

저잡음 증폭기 내부에 결합이 있는 경우 소자내의 입력 매칭 (정합) 특성이 변하기 때문에 소자의 입력 임피던스 크기가 변동한다. 이러한 경우 출력 DC 전압, V_{T2} 가 변화하며, 저잡음 증폭기의 입력 임피던스는 다음 식으로 표현된다.

$$|Z_1| = f(\overline{V_{T2}}) = R_s \frac{\overline{K_1}}{1 - \left(1 + \frac{R_s}{|Z_1|}\right) \overline{K_1}} \quad (2)$$

여기서 $\overline{K_1} = \frac{\overline{G_{02}}}{G_2}$ 이고, $\overline{G_{02}} = \frac{\overline{V_{T2}} - V_{02}}{V_{in}}$ 이다. Bar는 결합이 있는 경우에 대한 변수를 나타낸다.

2.2 전압 이득 (Voltage Gain)

저잡음 증폭기의 전압이득은 그림 1에서 스위치 2와 3이 열리고 스위치 1이 닫혔을 때 측정이 가능하다. 이러한 경우 그림 1에 표현되어 있듯이 내부 자체 검사회로는 첫 번째 피크 검출기 PD1의 출력 직류 전압 V_{T1} 을 측정하여 저잡음 증폭기의 전압이득, G_v 를 제공한다.

$$G_1 = f(V_{T1}, V_{T2}) = \left(1 + \frac{R_s}{|Z_1|}\right) G_{01} \quad (3)$$

여기서 $G_{01} = \frac{V_{T1} - V_{01}}{V_m}$ 이고, V_{01} 은 첫 번째 피크 검출기, $PD1$ 의 출력 오프셋 전압을 각각 나타낸다.

저잡음 증폭기 내부에 결합이 있는 경우 출력 DC 전압, V_{T1} 및 V_{T2} 가 변화하며, 저잡음 증폭기의 전압이득은 다음과 같은 식으로 표현된다.

$$\overline{G}_1 = f(\overline{V_{T1}}, \overline{V_{T2}}) = \left(1 + \frac{R_s}{|Z_1|}\right) \overline{G}_{01} \quad (4)$$

여기서 $\overline{G}_{01} = \frac{\overline{V_{T1}} - V_{01}}{V_m}$ 이다.

2.3. 입력반사손실 (Input Return Loss)

입력반사손실은 식(5)와 같이 표현할 수 있다.

$$RL_m = f(V_{T2}) = 20 \log \left| \frac{|Z_1| - Z_0}{|Z_1| + Z_0} \right| \quad (5)$$

여기서 Z_0 는 저잡음 증폭기의 특성임피던스이다. 저잡음 증폭기 내부에 결합이 있는 경우 출력 DC 전압 V_{T2} 가 변화하며, 저잡음 증폭기의 입력반사손실은 다음과 같은 식으로 표현할 수 있다.

$$\overline{RL}_m = f(\overline{V_{T2}}) = 20 \log \left| \frac{|Z_1| - Z_0}{|Z_1| + Z_0} \right| \quad (6)$$

2.4. 입력 전압 정재파비 (Input Voltage Standing Wave Ratio)

입력 전압 정재파비 ($VSWR_m$)도 저잡음 증폭기에 있어서 중요한 변수이다. 본 연구에서는 설계된 내부 자체 검사회로를 토대로 하여 다음과 같은 입력전압 정재파비에 대한 식을 유도하였다.

$$VSWR_m = f(V_{T2}) = \frac{1 + |\Gamma_{in}|}{1 - |\Gamma_{in}|} \quad (7)$$

여기서 $G_m = \frac{|Z_1| - Z_0}{|Z_1| + Z_0}$ 은 반사계수를 나타낸다.

저잡음 증폭기에 결합이 있는 경우 식 (7)은 다음과 같은 식으로 표현된다.

$$VSWR_m = f(\overline{V_{T2}}) = \frac{1 + |\overline{\Gamma}_{in}|}{1 - |\overline{\Gamma}_{in}|} \quad (8)$$

2.5. 출력신호 대 잡음비 (Output Signal-to-Noise Ratio)

본 연구에서 사용한 잡음지수는 다음과 같다 [5].

$$NF = \frac{SNR_m}{SNR_{out}} \quad (9)$$

여기서 SNR_m 과 SNR_{out} 은 저잡음 증폭기의 입력과 출력단에서 측정된 신호 대 잡음비를 나타낸 것이다.

참고문헌 [5]를 이용하여 증폭기의 입력에서 측정

한 신호 대 잡음비 SNR_m 은 다음과 같다.

$$SNR_m = \frac{(|Z_1|V_m)^2 / 2(R_s + |Z_1|)^2}{(4kTB/B/4|Z_1|)} = \frac{(|Z_1|V_m)^2}{2R_s(R_s + |Z_1|)^2 kTB} \quad (10)$$

여기서 V_m 은 입력신호의 실효값 (RMS)이고, kT 는 -174dBm/Hz이며 B 는 신호 대역폭을 나타낸다.

식 (9)와 (10)으로부터 내부 자체 검사회로를 이용하여 출력신호 전력 대 잡음 전력비를 다음과 같이 나타낼 수 있다.

$$SNR_{out} = f(V_{T1}, V_{T2}) = \frac{(|Z_1|V_m)^2}{2R_s(R_s + |Z_1|)^2 kTB} \cdot \frac{1}{NF} \quad (11)$$

저잡음 증폭기에 결합이 있는 경우 출력신호 전력 대 잡음 전력비는 다음과 같이 표현된다.

$$\overline{SNR}_{out} = f(\overline{V_{T1}}, \overline{V_{T2}}) = \frac{(\overline{|Z_1|}V_m)^2}{2R_s(R_s + \overline{|Z_1|})^2 kTB} \cdot \frac{1}{NF} \quad (12)$$

III. 결합 모델

본 논문에서는 저잡음 증폭기의 구성 요소인 쌍극성 트랜지스터, CMOS, 저항, 커패시터 및 인덕터에 대해 다양한 거품 결합 모델과 미세 결합 모델을 고려하였다[1,2,4]. 또한 능동소자와 수동소자에 대해 ±10%에서 ±50%까지의 변동을 고려하였다. 특히 2.4GHz 저잡음 증폭기에 대해서는 총 110개의 서로 다른 결합 모델중에 22개의 거품 결합과 88개의 미세 결합을 각각 고려하였다.

IV. 회로 분석

본 연구에서는 제작된 고주파 내부 자체 검사회로의 성능을 증명하기 위해 0.18μm SiGe BiCMOS 공정을 이용하여 서로 다른 동작주파수, 즉 1.8GHz, 2.4GHz 및 5GHz를 가진 3개의 LNA를 제작하였다 [2,4]. 그림 4는 본 연구에서 제안하는 고주파 내부 자체 검사 회로를 나타낸 것이다. 이 회로는 프로그램 가능한 커패시터 뱅크, C_{var} 를 가진 검사용 증폭기와 두 개의 고주파 피크 검출기로 구성되어 있다.

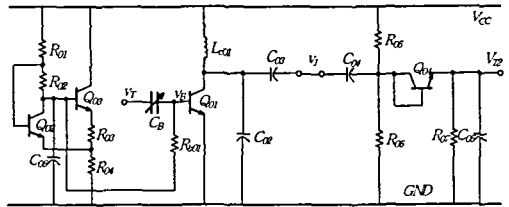


그림 4. 고주파 내부 자체 검사 회로

V. 결 과

측정을 위해 1.4GHz와 6.5GHz 간의 주파수대에서 100mV~180mV의 진폭을 가진 고주파 전원을 사용하였다. 측정된 출력 직류 전압 (V_{T1} 과 V_{T2})은 피크 검출기 1과 2가 정상상태의 직류값을 제공하기 위해 40ns

의 정착시간 이후에 측정되었다. 여기서는 2.4GHz LNA에 대한 측정결과를 중심으로 설명한다.

5.1. 결합에 따른 출력 전압

표 1은 실제 회로에서 발생하기 쉬운 몇가지 대표적인 결합들, 즉 신호의 증폭에 사용된 트랜지스터 M_1 및 M_{01} 과 드레인 단에 연결된 인덕터들로부터 발생한 결합들에 대한 측정 결과를 요약한 것이다. 표 1로부터 알 수 있듯이 결합유무에 따라 내부 자체 회로를 이용하여 측정된 결과와 고주파 외부 장비를 이용하여 측정된 결과가 매우 유사함을 알 수 있다. 또한 결합이 없는 경우에 대한 값은 결합이 있는 경우의 값에 비해 현저한 차이를 보였다. 두 증폭기의 내부에서 발생한 결합에 대해 거품 결합에 대해서는 100%의 결합 검출율을 보였고, 미세 변동에 대해서는 약 90%의 결합 검출율을 보였다.

표 1. 2.4GHz 저잡음 증폭기에 대한 측정 결과

Test	External Equipment Test					Proposed On-Chip BIST Test				
	$ Z_1 $ [W]	G_1 [dB]	$VSWR_{in}$ [dB]	RL_{in} [dB]	SNR_{out} [dB]	$ Z_1 $ [W]	G_1 [dB]	$VSWR_{in}$ [dB]	RL_{in} [dB]	SNR_{out} [dB]
Fault-free	51.63	15.30	1.0338	-35.6	98.94	47.62	15.35	1.0500	-32.3	98.42
M_1 Gate Open	4780	84.55	95.594	-0.19	24.52	614.2	89.78	12.285	-1.42	31.70
M_1 G-S Short	100.1	-46.21	18.627	-0.94	58.96	258.7	-48.92	5.1740	-3.40	68.01
M_1 S-D Short	22.61	-3.845	3.7600	-4.73	77.63	30.01	-1.114	1.6670	-10.5	83.84
L_1 + 30%	59.54	14.84	1.6000	-12.7	99.61	58.54	13.95	1.1710	-22.1	99.30
L_1 + 40%	34.24	14.59	1.8600	-10.4	99.99	63.18	13.57	1.2640	-18.7	99.65
L_1 + 50%	59.67	14.31	2.1500	-8.76	100.3	69.79	13.08	1.3960	-15.6	100.0

5.2. 주파수에 따른 내부 자체 검사회로 결과

본 연구에서 제안한 프로그램 가능한 내부 자체 검사 회로는 세가지 주파수에 동작하도록 3비트 프로그램 가능한 커패시터 뱅크를 가진다. 표 2는 이러한 디지털 신호 ($D_1D_2D_3$)에 따른 검사용 증폭기의 입력임피던스와 전압이득을 각각 나타낸 것이다.

이 표에는 S 파라미터 측정에 의한 결과와 모델링에 의한 결과 값들이 각각 비교되어 있다. 앞에서 언급했듯이 ($D_3D_2D_1$)이 (011)일 때 2.4GHz 저잡음 증폭기를 검사하는데 사용할 수 있고, (111)일 때 1.8GHz 증폭기를 검사하는데 사용할 수 있다. 정해진 동작 주파수에서 검사용 증폭기의 전압이득은 약 3이 되도록 설계되어 있으며, 테스트하기 전에 시스템은 3이 되도록 calibration한다. 표 2에서 알 수 있듯이 각각의 주파수 영역에서 측정된 S 파라미터는 모델링 결과와 매우 일치하고 있어, 검사용 증폭기가 잘 제작되었음을 알 수 있다.

본 연구에서는 또한 제작된 내부 자체 검사 회로에 대해 서로 다른 주파수에 따른 각각의 저잡음 증폭기의 성능 특성을 조사하였다. 표 3은 2.4GHz 저잡음 증폭기의 입력 임피던스, 전압이득, 입력 전압 정재파비, 입력 반사 손실 및 출력신호 전력 대 잡음 전력비를 나타낸 것이다.

표 2. 검사용 증폭기의 입력임피던스의 크기와 이득

$(D_3D_2D_1)$	Frequency [GHz]	S-Parameter Results		Modeling	
		G_2	$ Z_2 $ [W]	G_2	$ Z_2 $ [W]
(111)	1.6	2.925	52.49	2.923	52.35
	1.7	2.994	51.40	2.992	51.31
	1.8	3.025	50.24	3.021	50.12
	1.9	3.040	49.11	3.036	49.02
	2.0	3.045	48.01	3.042	47.93
(011)	2.2	2.910	51.20	2.909	51.09
	2.3	2.979	50.11	2.978	49.99
	2.4	3.010	48.95	3.009	48.84
	2.5	3.025	47.82	3.023	47.71
	2.6	3.030	46.72	3.029	46.61

표 3. 주파수에 따른 2.4GHz 증폭기의 특성 비교

Frequency [GHz]	External Equipment Test					Proposed On-Chip BIST Test				
	$ Z_1 $ [W]	G_1 [dB]	$VSWR_{in}$ [dB]	RL_{in} [dB]	SNR_{out} [dB]	$ Z_1 $ [W]	G_1 [dB]	$VSWR_{in}$ [dB]	RL_{in} [dB]	SNR_{out} [dB]
22	46.888	13.430	1.0364	-29.87	98.574	44.603	14.282	1.1210	-24.88	98.082
23	45.818	14.992	1.0913	-27.20	98.323	42.891	15.625	1.1658	-22.32	97.766
24	48.804	15.688	1.0245	-38.34	98.614	46.685	15.530	1.0710	-29.30	98.291
25	54.623	14.984	1.0925	-27.00	99.173	56.599	13.977	1.1320	-24.17	99.186
26	59.537	13.283	1.1947	-21.04	99.500	61.744	12.483	1.2355	-19.53	99.578

VI. 결론

본 논문에서는 프로그램 가능한 고주파 내부 자체 검사 (BIST) 회로를 제안하였다. 본 논문에 언급된 결과들은 제안한 검사회로가 다양한 주파수 범위에서 고주파 집적회로의 결합 검사 및 성능 검사에 사용할 수 있음을 입증하였다.

참고문헌

[1] J.-Y. Ryu, B.C. Kim, S.-T. Kim, and V. Varadarajan "Novel Defect Testing of RF Front End Using Input Matching Measurement," *9th IEEE Int. Mixed-Signal Testing Workshop*, pp. 31-34, 2003.
 [2] J.-Y. Ryu, and B.C. Kim, "A New RF BIST for 4.5-5.5GHz Low Noise Amplifiers," *10th IEEE International Mixed-Signal Testing Workshop*, pp. 189-195, 2004.
 [3] D. Lupea U. Pursche and H-J Jentschel, "Spectral Signature Analysis-BIST for RF Front-Ends", *Advances in Radio Science*, pp.155-160, 2003.
 [4] J.-Y. Ryu, B.C. Kim and I. Sylla, "A New BIST Scheme for 5GHz Low Noise Amplifiers," *IEEE 9th European Test Symposium*, pp. 228-233, 2004.
 [5] B. Razavi, *Design of Analog CMOS Integrated Circuits*, McGraw-Hill, Inc., New York, chapter 12, 2001.