

# 실시간 동영상 구현을 위한 모바일용 OLED 제어기 설계

조용성\* · 이용환\*

\*금오공과대학교

## Design of an OLED Controller to Display Realtime Moving Pictures on Mobile Display

Young-Sung Cho\* · Yong-Hwan Lee\*

\*Kumoh National Institute of Technology.

E-mail : knut9801@kumoh.ac.kr

### 요 약

DMB 서비스의 상용화 및 3D 게임, 휴대용 인터넷, 영화서비스 등의 멀티미디어 서비스를 위하여 최근 모바일용 기기에 VGA급 이상의 컬러 FPD의 채택이 본격화 하고 있다. VGA급 이상의 화면에 30fps의 실시간 동영상을 디스플레이 하려면 소프트웨어를 통한 구현방법은 프로세서의 성능이 이에 미치지 못하기 때문에 구현이 어렵고, 전용 하드웨어를 구성하여야만 풀 프레임의 동영상지원이 가능하다. 본 논문에서는 모바일 디스플레이 장치의 실시간 동영상 구현을 위한 flash memory controller, OLED interface로 이루어진 OLED 제어기를 제안하고 이를 FPGA로 구현하여 성능을 평가하고자 한다.

### ABSTRACT

As DMB, 3D game, Internet and movie is serviced for the recent mobile devices, high resolution display devices beyond VGA become used. Implementation of real-time moving pictures of 30fps by software programming is difficult because the performance of mobile processors is not so high. The full frame moving picture can be supported by using specific hardware. In this paper, an OLED controller that is consists of flash memory controller and OLED interface is proposed for real-time moving picture on mobile displays. The proposed OLED controller is implemented in FPGA and the performance is evaluated.

### 키워드

Mobile Display, OLED controller, NAND flash controller

### 1. 서 론

최근 DMB(Digital Multimedia Broadcasting) 서비스의 상용화와 더불어 모바일용 3D 게임 콘텐츠, PMP(Portable Multimedia Player)의 보급 등으로 인해 모바일 환경에서의 멀티미디어 기능이 강조되고 있다. 이 때문에 FPD(Flat Panel Display)의 한 종류인 LCD(Liquid Crystal Display)는 대형 또는 중형 디스플레이 시장에서 뿐만 아니라 모바일 시장에서도 이미 커다란 인프라인을 구축하고 있다. 1987년 Tang 과 VanSlyke에 의해 개발된 OLED(Organic Light Emitting diodes)는 넓은 시야각을 가지고 있으며, 빠른 응

답속도와 높은 명암비를 가지고 있어 기존 시장을 점유하고 있던 LCD의 단점인 느린 응답속도, 백라이트 사용으로 인한 전력소모 등을 보완하고 있어 OLED 시장이 꾸준히 성장하고 있다[1][2].

또한 사용자의 원활한 멀티미디어 사용을 위하여 디스플레이 디바이스의 해상도 또한 현재 주종을 이루는 QVGA(320x240) 크기에서 VGA(640x480) 크기로 전환이 이루어지고 있다. 그러나 기존의 모바일 시스템은 소프트웨어로 이를 구현하기 때문에 고해상도의 디스플레이 디바이스에서의 원활한 동영상 지원을 위한 30fps의 데이터 처리 속도를 지원하기 어렵다. 따라서 본 논문에서

서는 높은 해상도에서도 원활한 동영상을 지원할 수 있는 OLED 컨트롤러를 제안하고 이를 Verilog HDL을 이용하여 구현하여 그 성능을 평가한다.

## II. OLED 제어기의 구조

최근 모바일 시장에서 널리 사용되고 있는 모바일 프로세서의 대표적 구성을 살펴보면 그림 1. 과 같다. 여기서 LCD 컨트롤러가 시스템 버스에 연결되어 있으며, LCD 컨트롤러가 디스플레이 정보를 LCD에 표시하기 위해서는 우선 AHB의 버스 사용권 조정과정을 통하여 버스의 사용권을 획득한다. 그 후 시스템의 메인 메모리로부터 할당받은 프레임 버퍼영역의 데이터를 가져와서 LCD에 디스플레이하게 된다. 이러한 일련의 동작에서 LCD 컨트롤러는 프로세서에 비해 상대적으로 높은 우선순위를 가지고 있어 디스플레이 장치의 해상도가 높거나, 화면 재생속도가 높을 경우 프로세서의 연산이 지연되므로 시스템의 전체적인 성능 저하의 주요 원인이 된다[3].

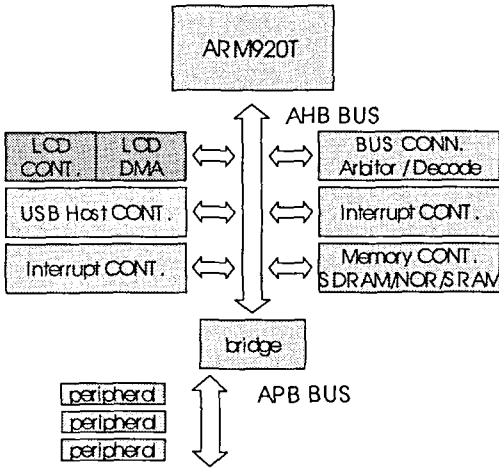


그림 1. 모바일 프로세서 구조의 예

이러한 문제를 해결하기 위하여 모바일 프로세서의 동작속도를 높이고 있으나, 이로 인하여 발생하는 많은 전력소모로 인하여 모바일 기기의 사용시간, 발열 등에 나쁜 영향을 미치므로 이에 대한 개선이 시급하게 요구된다. 따라서 본 논문에서는 그림 2.와 같이 시스템 버스를 사용하지 않아도 되는 OLED 제어기를 구성하였다.

모바일 시스템에서 동영상 정보가 파일 형태로 저장장치에 저장되어 있으며, OLED 컨트롤러는 이 데이터를 가져와 OLED 디스플레이 디바이스에 직접 디스플레이 시켜준다. 이 과정에서

OLED 컨트롤러는 기존 구조와 같이 버스를 사용하는 마스터로 동작하는 것이 아니고 다만 프로세서에 의해서 동작설정이 가능하도록 슬레이브로 동작하게 된다. 따라서 프로세서에 의해 동작이 제어 되지만 이전 시스템처럼 시스템 버스를 점유하지 않고 직접 저장장치에 저장되어 있는 디스플레이 데이터에 접근함으로써 프로세서의 버스 점유를 방해하지 않는다. 따라서 프로세서는 더 많은 버스 사용권을 얻을 수 있기 때문에 그래픽 처리등과 같은 유용한 일을 할 수 있다. 따라서 해상도의 증가 및 frame 재생속도의 증가에 손쉽게 대응할 수 있고, 시스템의 전체적인 성능향상을 기대할 수 있으며, 소프트웨어 구현 방식과 달리 프로세서 동작 속도를 낮추어도 되기 때문에 저전력 소비구현이 가능하다.

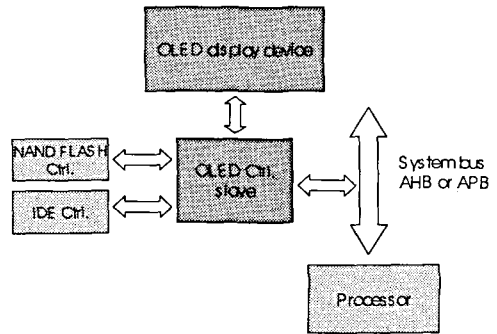


그림 2. OLED 컨트롤러의 동작

## III. OLED Controller 설계

본 논문에서는 그림 3.과 같은 구조의 OLED 컨트롤러를 구성하였다.

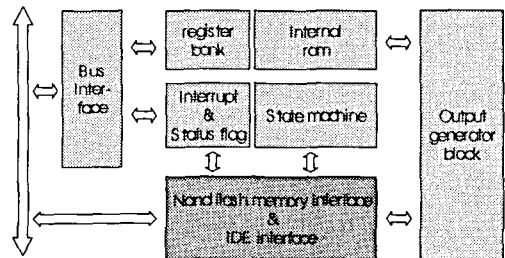


그림 3. OLED 컨트롤러의 내부 구조

버스 인터페이스 블록은 시스템의 버스 종류에 관계없이 OLED 컨트롤러와 시스템 버스를 연결시켜주는 블록이다. 프로세서는 이 버스 인터페이스

스 블록을 통하여 레지스터 및 인터럽트 설정을 할 수 있다. 이에 따라 레지스터 뱅크는 OLED 구동에 필요한 해상도, 출력 신호의 타이밍, OLED 타입 등의 정보를 프로세서로부터 받아 저장하게 되고, 인터럽트와 상태 플래그 블록은 현재 디스플레이 정보와 프레임의 시작 및 완료와 내부 state 정보를 프로세서에 알려주는 역할을 하게 된다. Internal RAM 블록은 OLED 구동에 필요한 instruction 정보를 임시로 저장하는 역할을 하며 Output 모듈에서 필요한 명령어를 제공하게 된다. NAND flash/IDE 인터페이스를 통하여 OLED 컨트롤러는 데이터 저장장치에서 디스플레이 데이터를 직접 가져와서 Output 모듈로 전달하게 된다. Output 모듈은 디스플레이 데이터 및 instruction을 레지스터 뱅크에 정의된 출력 파형의 형태대로 동영상 데이터에 맞추어 OLED 제어 및 데이터 신호를 발생시킨다.

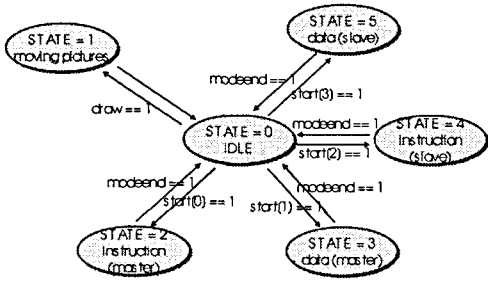


그림 4. State machine 상태도

State machine은 그림 4.와 같이 6개의 상태를 정의하여 사용한다. Idle 상태에서 프로세서로부터 instruction과 data 출력에 대한 명령이 전달되면 동작을 실행하게 된다. 모바일 디바이스의 확장성을 고려하여 2개의 OLED를(master, slave) 컨트롤할 수 있도록 state를 세분화 하였다. 그리고 동영상 재생을 위한 별도의 state를 구성하였다.

### III. NAND flash 메모리 컨트롤러의 설계

저장된 이미지 정보를 OLED 컨트롤러로 전달하기 위한 NAND flash 메모리 컨트롤러의 구조는 그림 5.와 같다. 확장성을 고려하여 32-bit까지 지원할 수 있는 flash 메모리 컨트롤러를 구현하기 위하여 최대 4개까지의 8-bit NAND flash 메모리를 병렬로 연결하여 사용할 수 있도록 8-bit 단위 NAND flash 컨트롤러를 사용하였다.

8-bit 단위 NAND flash 컨트롤러는 3~4 어드레스 사이클을 지원하며, 블록 읽기 및 지우기와 쓰기를 지원한다. 또한 플래시 메모리는 제조과정에서 이상이 생긴 블록을 쓰지 못하도록 하기 위

하여 Invalid Block 이라고 정의하고 이를 페이지의 여분의 영역에 표시한다. 따라서 8-bit 단위의 제어기는 시스템 시작과 동시에 Invalid Block을 체크하여 페이지의 사용가능 여부를 NAND FLASH 컨트롤러의 레지스터 뱅크에 저장한다. 이에 따라 프로세서는 플래시 메모리의 사용 시 이 부분을 참조하여 Invalid Block을 사용하는 것을 피할 수 있다.

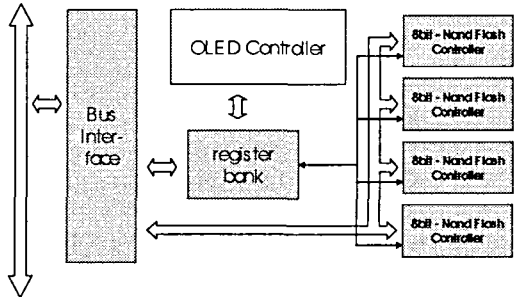


그림 5. NAND FLASH 컨트롤러의 구조

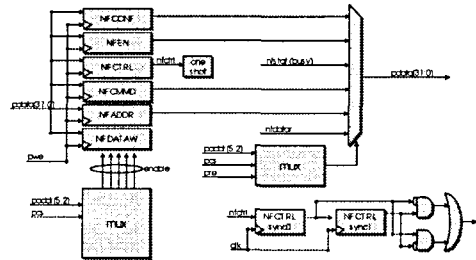


그림 6. NAND flash 컨트롤러의 레지스터 뱅크 구조 및 버스 인터페이스

그림 6.은 NAND flash 컨트롤러의 레지스터 뱅크 구조 및 버스 인터페이스를 보여주고 있다. 버스 인터페이스는 AHB 버스에 슬레이브로서 연결될 수 있도록 설계되어있다. 그리고 레지스터 뱅크는 프로세서가 버스 인터페이스를 통하여 레지스터 값을 설정할 수 있도록 되어 있으며, 각 레지스터는 플래시의 커맨드, 데이터, 페이지의 범위, 타이밍 정보 등을 나타낸다.

### IV. 시스템 구현 및 성능평가

제안된 OLED 컨트롤러는 Verilog HDL로 기술되었으며 기능검증 후 FPGA로 구현하기 위하여 성능평가 보드를 제작하였다. FPGA는 Xilinx사의 spartan-III를 사용하였으며, 메인 프로세서는 Intel사의 XScale PXA255를 사용하였고 4G-bit의 NAND 플래시 4개를 사용하였다.

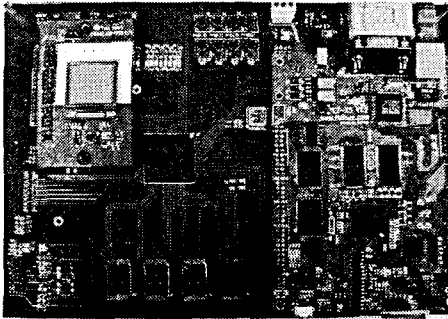


그림 7. OLED 컨트롤러의 FPGA 구현

성능평가용으로 VGA급 모바일 디스플레이 디바이스가 보급되지 않은 상황이기 때문에 96x96 크기의 OLED 디바이스를 이용하여 OLED 디바이스로 전송되는 데이터 처리량을 측정하는 방법으로 시스템의 성능을 검증하였다. OLED 컨트롤러는 100MHz에서 동작함을 확인하였으나 플래시 메모리의 속도가 10MHz로 제한되어 현재 최대 VGA급의 해상도에서 30fps 동영상 지원이 가능하다. 추후에 좀 더 빠른 속도의 플래시 메모리를 사용하거나 SDRAM 또는 전용 그래픽 RAM을 사용한다면 VGA급 이상의 디스플레이 디바이스 구동도 가능하다.

## V. 결 론

본 논문에서는 모바일 시스템에 적합한 OLED 컨트롤러를 구현하였다. OLED 컨트롤러에서 시스템 버스를 사용하지 않고 저장장치에 저장되어 있는 데이터를 직접 가져 오도록 함으로써 고해상도에서의 실시간 동영상 지원이 가능하며, 더불어 시스템 성능의 향상도 가능함을 확인할 수 있었다.

## 참고문헌

- [1] T.Dobbertin et al. "OLED matrix displays: in-line process technology and fundamentals" *Thin Solid Films* 442(2003) 132-139.
- [2] KETI 주간전자정보 "유기EL개발 동향과 향후 전망" 2000
- [3] Steve Furber, *ARM system-on-chip Architecture Second Edition*, Addison-Wesley