

Simple model of interdigital capacitors for microwave applications

유희욱, 이명식, 김동호, 안호명, 고중혁
광운대학교

마이크로파 응용을 위한 Interdigital capacitor의 간단한 모델

Hee-Wook You, Myung-Shik Lee, Dong-Ho Kim, Ho-Myoung An and Jung-Hyuk Koh
Kwangwoon Univ.

Abstract : Conformal mapping based models are given for interdigital capacitors on substrates with a thin superstrate and covering dielectric thin film. This model is useful for a wide range of dielectric constant and layer thickness. Interdigital capacitors with finger numbers $n > 3$ are discussed.

Key Words : Conformal mapping, interdigital capacitors

1. 서 론

Interdigital capacitor (IDC)는 microwave integrated circuit (MIC)에서 많이 사용되는 형태의 커패시터 소자로써, integrated optical modulator (IO) deflector, acoustoelectronic transducer 등에 많이 응용되는 소자이다.[1,2] 최근 강유전체를 이용한 마이크로파 대역에서 동작하는 tunable 소자를 제작하기 위해서 IDC를 이용한 소자가 많이 연구되고 있다. IDC는 주로 고주파 영역에서 동작하는 filter, phase shifter 등의 소자를 제작하기 위해서 사용하는데, 일반적으로 단결정위에 lithography를 통해서 소자를 제작하거나, LaAlO_3 , Al_2O_3 , MgO 등과 같은 저유전율 기판위에 BaSrTiO_3 와 같은 강유전체 박막을 증착시키고, 그위에 lithography공정을 통해서 소자를 제작하게 된다. 현재 많이 이용되고 있는 simulation tool들은 단결정 기판위에 바로 소자를 제작하는 경우에 잘 맞는 방법이기 때문에, 금속전극과 단결정 기판 사이에 강유전체를 첨가하여 소자를 제작하는 경우에는 이용하기 힘든 단점이 있으며, 측정된 커패시턴스로부터, 유전체의 유전율을 구할 수 없는 단점이 있다. 이런 단점을 보완하기 위해서 Conformal mapping 방법이 제안되었다. 이를 통해서 Cartesian coordinate를 polar coordinates로 또한 이와 반대인 polar coordinate를 Cartesian coordinate로 바꿀 수 있다. 이러한 특징을 지니는 conformal mapping은 복소수 분석법을 이용한다. 이 Conformal Mapping방법을 이용한 interdigital capacitor를 제작함으로써, 다층 구조의 유전체 박막을 가지는 커패시터의 시뮬레이션이 가능하다. 특히, transmission line의 단위 길이당 발생하는 커패시턴스의 계산에 유용하게 사용될 수 있다. conformal mapping의 가장 큰 장점은 다층구조의 interdigital capacitor의 커패시턴스 및 유전율을 간단하게 시뮬레이션 할 수 있다는 점이다.

따라서, 본 연구에서는 위에서 언급한 특징을 지니는

conformal mapping을 이용한 interdigital capacitor에 대해서 연구해 보도록 하겠다.

2. 이론

Conformal mapping 방법은 아래와 같은 복소수 분석법을 이용하게 된다.

$$\omega = u(x,y) + jv(x,y) = \exp(z) = \exp(x+iy) \quad (1)$$

위의 계산 방법을 이용해서, 일정 크기의 전계가 가해지는 유전체내에서 전계에 의한 유전체의 변화를 예측할 수 있다. 위의 방법은 partial capacitance 개념을 도입해서, 전체 커패시턴스 내에서 서로 다른 domain 상에 존재하는 커패시터의 크기를 계산해서 커패시턴스 값과, 유전율을 구할 수 있게 한다. 위 그림 1은 단결정 기판위에 유전체를 증착하고 그 위에 금속 전극 구조를 지니는 interdigital capacitor의 구조를 나타낸다. 위의 구조에서 ϵ_1 은 기판의 유전율을 나타내고, ϵ_2 는 강유전체의 유전율을 나타낸다. 위에서 구현한 다층구조에서 conformal mapping방법을 이용하기 위해서는 유전율 $\epsilon_2 > \epsilon_1$ 이 되어야 한다. 위의 구조에서 h_1 은 기판에서 유전체까지의 높이이며, h_2 는 유전체의 두께, $2g$ 는 IDC의 전극 gap, $2s$ 는 IDC의 전극 폭이다.

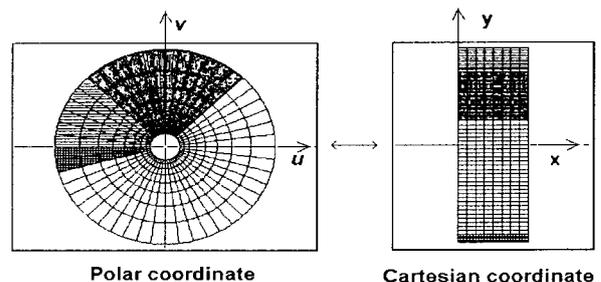


그림 1. Conformal mapping 방법의 개념도

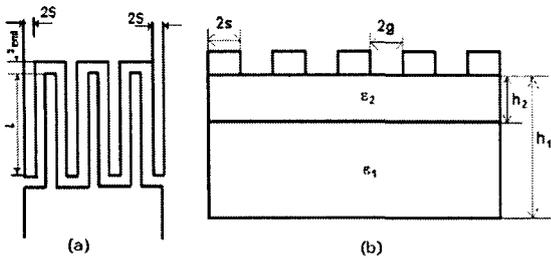


그림 2. 다층구조로 제작된 interdigital capacitor: a) 위에서 본 그림, b) 측면에서 본 그림

Finger가 3개 이상인 ($n > 3$) 구조의 IDC의 커패시턴스는 다음과 같이 3개의 finger에서 발생하는 커패시턴스 C_3 와, 전계가 중첩되어서 발생하는 커패시턴스 C_n , 그리고 edge에서 발생하는 커패시턴스 C_{end} 로 나누어서 고려될 수 있다.

$$C = C_3 + C_n + C_{end} \quad (2)$$

$$C_n = (n-3)\epsilon_0\epsilon_{en} \frac{K(k_0)}{K(k'_0)} l \quad (3)$$

elliptical integral k_0, k'_0 는 다음과 같다.

$$k_0 = s/(s+g), k'_0 = \sqrt{1-k_0^2} \quad (4)$$

effective dielectric constant ϵ_{en} 은 다음과 같이 구해진다.

$$\epsilon_{en} = 1 + q_{1n} \frac{\epsilon_1 - 1}{2} + q_{2n} \frac{\epsilon_2 - \epsilon_1}{2} \quad (5)$$

filling factor q_{in} 은 다음과 같다.

$$q_{in} = \frac{K(k_{in}) K(k'_0)}{K(k'_in) K(k_0)} \quad (6)$$

$$k_{in} = \frac{\sinh(\frac{\pi s}{2h_i})}{\sinh(\frac{\pi(s+g)}{2h_i})} \sqrt{\frac{\cosh^2(\frac{\pi(s+g)}{2h_i}) + \sinh^2(\frac{\pi(s+g)}{2h_i})}{\cosh^2(\frac{\pi s}{2h_i}) + \sinh^2(\frac{\pi(s+g)}{2h_i})}} \quad (7)$$

으로 구해질 수다.

3. 결과 및 검토

위의 식 (2) ~ (7)의 conformal mapping방법을 Matlab tool을 이용하여 simulation을 수행하였다. 그림 3은 강유전체 두께에 따른 IDC에서의 커패시턴스 그래프이다. 그림 3에서 보는 바와 같이 h_2 강유전체의 두께가 증가함에 따라서 전체 IDC에서 발생하는 커패시턴스는 증가되는 양상을 보이고 있다. 또한 같은 조건하에서, finger의 width (S)와 finger의 gap(g)의 비가 증가될수록 전체 커패시턴스의 양이 증가되는 현상을 보이고 있다. 위 그림 4에 나타난 결과는 낮은 유전율 기판위에 증착시킨 고유전율 유전체로 전계가 통과함에 전계의 침투깊이에 따라서 나타나는 결과로 판단된다.

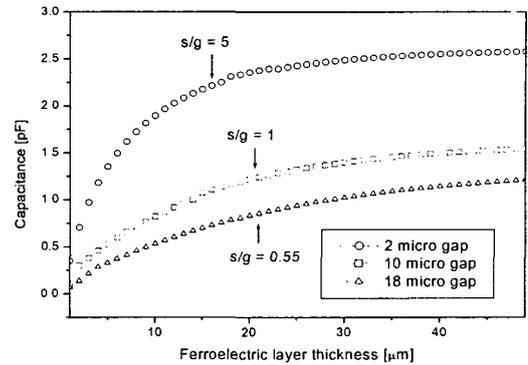


그림 3. 강유전체 두께에 따른 IDC에서의 커패시턴스

즉, 전계가 유전체 및 기판으로의 침투 깊이는 finger의 gap에 따라서 달라진다. 따라서 강유전체의 두께를 증가시키거나, finger의 gap을 감소시킴으로써 IDC의 전체 커패시턴스에 강유전체 박막의 역할이 증대됨으로 인해서 전체 커패시턴스는 증가하게 된다.

4. 결론

본 연구에서는 고주파 유전체 소자에 많이 사용되고 있는 Interdigital capacitor 소자의 시뮬레이션에 대한 연구를 수행하였다. interdigital capacitor를 분석하기 위해서 간단한 simulation 방법인 conformal mapping방법을 이용하여, 강유전체의 두께, finger gap, finger의 gap과 finger의 width 비등에 대한 시뮬레이션을 통해서, interdigital capacitor의 커패시턴스를 증가시키기 위해서는 강유전체층을 통과하는 전속선의 역할을 증대시켜야 한다는 것을 알 수 있었으며, 그 방법으로 finger의 gap을 감소시키고, 강유전체의 두께를 증가시키면 전체 커패시턴스의 양이 증가함을 예측할 수 있었다.

감사의 글

본 연구는 광운대학교 교내연구비 지원에 의해서 이루어 졌습니다.

참고 문헌

- [1] R. E. Esfandiari, D. Maki, and M. Siracusa, IEEE Trans. Microwave Theory Tech., Vol. 31, No. 1, p. 57, 1983.
- [2] S. Gevorgian, T. Martinsson, P. L. J. Linner, E. L. Kollerg, IEEE Trans. Microwave Theory Tech., Vol 44, No. 6, p. 896, 1996.