

ZnO 나노파우더 바리스터의 C-V 및 주파수 특성 분석

왕민성, 정종엽, 송민중*, 박춘배
원광대학교 전기전자 및 정보공학부, 광주보건대학*

Analysis of C-V and Frequency Characteristics of the ZnO nano-powder Varistors

Min-Sung Wang, Jong-Yub Jeong, Min-Jong Song* and Choon-Bae Park
Wonkwang Univ. School of Electrical Electronic and Information Engineering
Kwangju Health Coll.*

Abstract: In this study, our varistors based on M.Matsuoka's composition were fabricated with ZnO nano-powder whose sizes were 50nm and 100nm. Electrical properties of ZnO nano-powder varistors were obtained by capacitance-voltage and frequency-real impedance. nano-powder varistors are indicated the change of the interface defects density N_i at the grain boundaries and the donor concentration N_d in the ZnO grains. Frequency analysis was accomplished to understand the equivalent circuit.

Key Words : ZnO, Nano-Powder Varistors, C-V Characteristics

1. 서론

ZnO 바리스터는 강력한 서어지 흡수 능력을 가지고 있으므로 전력계통, 정보통신기기, 제어기기 등의 보호소자에 널리 사용되고 있다. ZnO 바리스터 특성은 본질적으로 단입계면에 형성된 이중쇼트키장벽에 의해 이루어지고, 열화 특성 또한 이 입계면의 열화현상에 기인되는 것으로 알려져 있다[1]. 비 균질성 미세구조를 가진 바리스터는 큰 입자들로 연결된 부분에서 전류집중현상을 가져와 누설전류를 증가시키고 빠른 열화현상 및 Puncture현상을 초래하게 된다[2]. 고상 확산법에서 확산거리는 온도와 시간의 함수로 주어지므로 바리스터 소재 분말로 나노크기의 분말을 사용함으로써 소결온도를 낮출 수 있을 뿐만 아니라 입자의 균질성을 향상시키고 기공률을 감소시킬 수 있으며, SiO₂를 첨가하여 입자의 크기를 보다 작고 균질하게 제어할 수 있다[3,4].

이러한 나노분말의 장점을 적극 활용하기 위하여 본 연구에서는 ZnO 50nm, 100nm크기의 분말을 소재로 한 바리스터 시편을 각각 제조하였다. 제조된 시편의 입계면에 형성된 이중 쇼트키장벽의 해석을 위해 C-V 특성을 분석하였다. 또한, 결정립 저항 R_G를 구하기 위해 주파수 분석을 통하여 등가회로를 해석하였다.

2. 실험

나노 스케일의 세라믹 파우더를 이용한 바리스터의 제조 공정은 기존의 마이크로 스케일의 제조 공정상의 혼합, 하소, 소결 등에서 여러 차이가 있는 것으로 보고되었다[3]. ZnO 나노 파우더를 이용한 바리스터 시편은 M. Matsuoka의 기본조성을 바탕으로 Bi₂O₃, Sb₂O₃, CoO, MnO₂, Cr₂O₃, ZnO에 SiO₂를 1mol% 첨가하여 준비하였다. 바리스터의 제조 순서는 전자세라믹 공정 순서와 일치하였으나 하소온도와 소결온도는 일반적인 마이크로 스케일의 파우더를 이용한 소결온도에 비해 150℃와 250℃가 낮은 600℃와 1050℃

에서 이루어졌다. 특히, Mixing 공정에서 습식혼합하여 얻은 현탁액의 침전성은 그 밀도와 입자크기에 정비례하므로 일반 건조방식은 적용이 불가능하였으며, Spray 건조방식을 이용하였다. ZnO 나노 바리스터의 전기적 특성 분석은 단일 결정입계의 이중쇼트키 장벽의 모델 파라미터 해석을 위해 C-V Analyzer (Keithley-590)를 이용하여 C-V 관계를 분석하였고, 등가회로에서 결정립의 저항은 Impedance Analyzer (HP 4194A)를 이용하여 주파수에 따른 임피던스 해석으로 구하였다.

3. 결과 및 고찰

PN 접합 관계이론으로부터 이중 쇼트키 장벽의 파라미터 분석을 위해 ZnO 50nm, 100nm 바리스터의 C-V 특성을 분석하였다. ZnO 결정립의 도너농도(N_d)와 입계에서의 장벽높이(Φ_b)를 다음 식 (1)에 의해 구할 수 있다[2,5].

$$\left(\frac{1}{C_b} - \frac{1}{2C_{b0}}\right)^2 = 2 \frac{(\Phi_b + V_{gb})}{q\epsilon N_d} \quad (1)$$

여기서, C_b는 결정입계의 단위 면적당 정전용량, C_{b0}는 V_{gb}=0V 일때의 C_b, q는 전자의 전하량 그리고 ε는 ZnO의

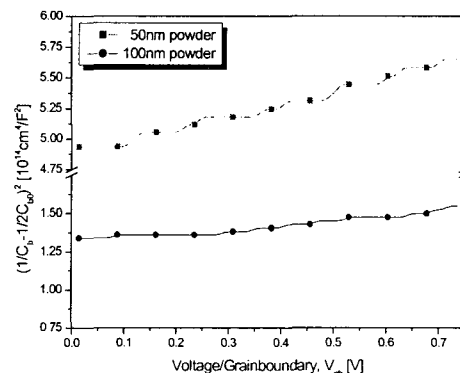


그림 1. ZnO 50nm, 100nm 바리스터의 C-V 특성.

표 1. ZnO 50nm, 100nm 바리스터의 C-V 파라미터.

분말 크기[nm]	50	100
N_d [$\times 10^{18}/\text{cm}^3$]	0.160	0.592
N_t [$\times 10^{12}/\text{cm}^3$]	2.662	5.097
Φ_b [eV]	4.70	4.67
t [nm]	166.05	86.11

유전율 ($=8.5\epsilon_0$)이다. 또한, 결정입계에서의 계면상태밀도 (N_t)는 ZnO 결정립이 도너 농도와 결정립계에서의 장벽 높이를 이용하여 다음 식 (2)로부터 계산하였다.

$$N_t = \sqrt{\frac{2\epsilon N_d \Phi_b}{q}} \quad (2)$$

결정입계 주변에 형성되는 쇼트키장벽의 공핍층 두께(t)는 다음 식 (3)로부터 계산하였다.

$$t = \sqrt{\frac{2\epsilon \Phi_b}{q N_d}} \quad (3)$$

C-V 측정으로부터 얻어진 그림 1과 PN 접합 관계이론의 위 식들로부터 얻어진 결정입계에 관련된 파라미터를 표 1에 정리하였다. 그림 1에서 입계당 전압이 증가함에 따라 $(1/C_b - 1/2C_{b0})^2$ 가 선형적으로 증가하는 것은 입계당 정전용량이 감소하는 것으로 이는 입계 부근의 공핍층 폭의 증가에 기인하는 것이다. 얻어진 파라미터를 보면 50nm의 장벽높이(Φ_b)는 100nm와 비슷한 높이를 보였으며, 공핍층 두께(t)는 100nm보다 넓은 것으로 나타났다. 50nm의 정전용량이 100nm보다 작은 이유는 공핍층의 두께(t)가 증가하였기 때문이다. 장벽높이(Φ_b)는 $\Phi_b \propto N_t^2/N_d$ 관계에 의해 분말크기가 100nm에서 50nm로 감소하면서 N_t^2 의 감소와 N_d 의 감소가 비슷하였기 때문에 Φ_b 는 거의 변화하지 않았다. 분말의 크기 감소가 장벽높이(Φ_b)와 공핍층 두께(t)에 미치는 영향에 관한 자세한 사항은 추가적으로 연구 중에 있다.

벌크형 ZnO 바리스터의 등가회로는 저항과 정전용량의 직·병렬회로이다. 여기서 R_G 는 결정립 저항, R_B 는 입계 저항, C는 입계 정전용량이다. 이들에 대한 전체 임피던스 (Z_{Total})는 다음 식 (4)와 같이 계산되어진다[4,6].

$$Z_{\text{Total}} = R_G + \frac{R_B}{1 + \omega^2 C^2 R_B^2} - j \frac{\omega C R_B^2}{1 + \omega^2 C^2 R_B^2} \quad (4)$$

등가회로에서 고주파영역에서는 결정립 저항 R_G 로 수렴

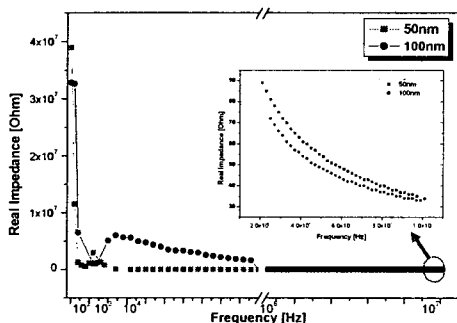


그림 2. ZnO 50nm, 100nm 바리스터의 R-F 특성.

하고 저주파 영역에서는 결정립 저항 R_G 와 입계 저항 R_B 의 합으로 수렴한다. 그러나 입계 저항은 결정립 저항에 비해 매우 크기 때문에 저주파 영역에서는 입계 저항에 수렴한다고 할 수 있다.

그림 2는 ZnO 나노바리스터의 주파수에 따른 실수부 임피던스를 나타낸 것이다. 100kHz 이상의 고주파 영역에서는 거의 비슷한 값을 보이고 있으나, 100kHz 이하의 저주파 영역에서는 분말 크기에 따라 임피던스의 현저한 차이를 보이고 있다. 100kHz 이상의 고주파에서 얻은 데이터들을 산술 평균하여 등가회로의 결정립 저항 R_G 가 된다.

50nm, 100nm 바리스터의 결정립 저항 R_G 는 각각 34.85 Ω , 33.82 Ω 를 나타내었다. 이 결과를 기존의 마이크로 파우더 바리스터의 결정립저항 33.34 Ω [6]과 함께 고려해보면 ZnO 바리스터의 열화현상은 입계 저항의 감소에 따르고, 결정립 저항은 열화현상에 크게 관여하지 않음을 알 수 있다.

4. 결론

본 연구에서는 기존에 사용되고 있는 마이크로 스케일의 파우더가 아닌 나노 스케일의 ZnO 분말을 이용하여 바리스터 시편 제작에 성공하였으며 위의 결과를 정리하면 다음과 같다.

- 1) C-V 특성분석에서 50nm 시편 결정입계의 장벽높이(Φ_b), 공핍층 두께(t)는 각각 4.7eV, 166.05nm로 산출되었으며, 분말 크기 감소에 따른 장벽높이(Φ_b)의 감소와 공핍층 두께(t)의 증가는 Mixing 공정에서 발생하는 침전현상을 개선함으로써 해결될 것으로 기대된다.
- 2) 등가회로의 결정립 저항 R_G 는 100kHz 이상의 고주파수에서 실수부의 임피던스를 측정하여 구하였으며, 50nm, 100nm 바리스터는 각각 34.85 Ω , 33.82 Ω 를 나타내었다. 이러한 값은 마이크로 파우더 바리스터의 결정립저항 33.34 Ω 와 비슷한 값을 나타내었다.

감사의 글

본 연구는 산업자원부의 지원에 의하여 기초전력연구원 (R-2003-B-274) 주관으로 수행된 과제임

참고문헌

- [1] 소순진, 임근영, 박춘배, 전기전자재료학회, Vol. 18, No. 3, p. 231, 2005.
- [2] 김석수, 조한구, 박태곤, 박춘현, 정세영, 김병규, 전기전자재료학회, Vol. 15, No. 2, p. 190, 2002.
- [3] Wu Jun, Xie Changsheng, Bai Zikui, Zhu Bailin, Huang Kaijin, Wu Run, Materials Science and Engineering B95, p. 157, 2002.
- [4] Soon-Jin So and Choon-Bae Park, J. Kor. Phy. Soc., Vol. 40, No. 5, p. 925, 2002.
- [5] 남춘우, 김향숙, 전기전자재료학회, Vol. 15, No. 11, p. 946, 2002.
- [6] 소순진, 김영진, 박춘배, 전기전자재료학회, Vol. 13, No. 5, p. 383, 2000.