

## 인식거리 향상을 위한 UHF 대역 RFID 태그 임피던스 정합 설계

이 종 욱\*, 권 홍 일, 이 범 선

경희대학교 전자정보공학부 전파통신전공

전화 : (031) 201-3730 / e-mail : {jwlee,bomson}@khu.ac.kr

## Impedance Tuning and Matching Characteristics of UHF RFID Tag for Increased Reading Range

Jong-Wook Lee\*, Hong-il Kwon, and Bomson Lee

Department of Radio Communication Engineering, School of Electronics and Information

Kyung Hee University

## Abstract

We investigated the impedance matching characteristics of UHF-band RFID tag antenna and tag chip for increased reading range. A voltage multiplier designed using  $0.4 \mu\text{m}$  zero- $V_T$  MOSFET showed that DC output voltage of about 2 V can be obtained using standard CMOS process. The input impedance of the voltage multiplier was examined to achieve impedance matching to the RFID tag antenna using analytical and numerical approaches. The input impedance of the voltage multiplier could be varied in a wide range by selecting the size of MOSFET and the number of multiplying stages, and thus can be impedance matched to a tag antenna in presence of other tag circuit blocks. A meander line inductively-coupled RFID tag antenna operating at UHF band also shows the feasibility of impedance matching to the RFID tag chip.

Keywords : RFID, impedance matching, voltage multiplier, antenna

## 1. 서 론

RFID 시스템은 미래 IT 시장을 선도할 수 있는 높은 성장 잠재력과 파급효과를 가진 기반 기술로 인식되어 전세계적으로 현재 다양한 주파수 대역에서 개발되고 있다. 우리나라에서 최근 주파수가 할당된 UHF 대역 900 MHz RFID 시스템은 기존의 13.56MHz 대역의 자기유도방식보다 비교적 먼 거리에서 인식을 할 수 있는 비접촉식, 그리고 고속 태그 인식 등의 장점을 지니고 있어 향후 다양한 서비스에 적용될 것으로 전망된다[1]. 이러한 UHF 대역 RFID 시스템은 높은 수요 전망에도 불구하고 저변 확대를 위해 극복해야 할 여러 제약점이 지적되고 있다. 국내의 관련 업체에서 개발 중인 UHF 대역 RFID 수동 태그는 도전율이 큰 금속으로 이루어진 캔이나 유전율이 큰 물병

등에 부착 시 리더에서 태그의 인식율과 오류빈도가 높다는 점, 그리고 국내의 다양한 분야의 시범사업을 진행한 결과 기존 RFID 시스템의 경우 인식거리가 작다는 점이 제기되었다. 그 외 900 MHz 대역을 공유하는 다른 통신 서비스와의 주파수 간섭 영향과 저가격으로 국제표준규격을 만족할 수 있는 신뢰성이 확보된 태그 개발 등을 앞으로 해결해야 할 과제로 들 수 있다[2].

본 논문에서는 900 MHz 대역 RFID 개발에서 중요한 이슈인 인식거리의 문제와 관련한 태그 안테나와 태그 칩 간의 정합 특성에 대해 살펴보았다. 태그 칩에서 최대 인식거리를 결정하는 주요 블록인 전압승배기를 standard CMOS 공정으로 설계하고 체배기의 입력 임피던스를 설계 파라미터의 함수로 하여 본 연구실에서 설계된 UHF 대역 RFID 태그 안테나의 임피던스 레벨과 비교하였다.

설계된 전압 체배기는 각 체배단을 구성하는 diode-connected zero- $V_T$  MOSFET의 크기와 체배단의 단수를 설계 파라미터로 하여 입력 임피던스의 실수부와 허수부를 넓은 범위에서 가변시킬 수 있어 RFID 태그 칩 내의 변/복조기 등 다른 회로 블록과 병렬로 연결되더라도 태그 안테나와 정합할 수 있는 장점이 있는 것으로 사료된다.

## II. RF-DC 변환 전압체배기 설계

UHF 대역 RFID 수동 태그는 backscatter 통신 방식을 사용하기 위한 태그 안테나와 칩으로 구성되며, 칩 내의 블록 다이어그램을 그림 1에 나타내었다. 태그 칩 내부는 태그 안테나에서 수신한 RF 전력의 일부를 DC 전압으로 변환하여 칩 내부 회로 구동에 공급하는 RF-DC 변환기, 리더에서의 전파를 디지털 데이터로 인식하는 복조기, 리더와 태그 간의 산란되는 전파의 크기를 변화시켜주는 변조기, 그리고 디지털화된 상품정보를 저장하는 메모리와 디지털 제어 회로 블록 등으로 구성된다[3,4]. 인식거리를 향상시키기 위해서는 태그 칩의 임피던스 ( $Z_{CKT}$ )를 고려하여 안테나의 입력 임피던스 ( $Z_{ANT}$ )와 정합 설계하는 것이 인식거리 면에서 유리하다.

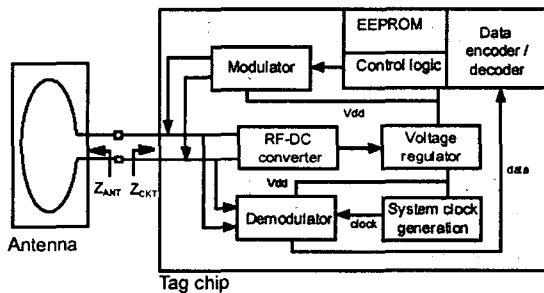


그림 1. 안테나와 IC 칩으로 구성되는 UHF 대역 수동형 RFID 태그.

RF-DC 변환기는 태그 안테나에서 수신한 전력이 매우 작기 때문에 회로 구동에 필요한 전압으로 증가시키기 위해 전압체배기를 이용한다. 전압체배기는 리더와의 송수신 중에도 계속 backscatter되지 않는 부분의 신호를 계속 받아 전원을 발생시킨다. 전압체배기로 많이 사용되는 Dickson voltage multiplier에 대한 효율 최적화, 소모 전력 최적화에 대한 고찰은 여러 연구자에 의해 행해졌으나[5], 태그 안테나로부터 최대 전력전달을 위해서는 RF-DC 변환기의 입력 임피던스를 고려한 설계가 필요하다. 그림 2(a)에 다이오드를 이용한 N개의 체배단을 가진 전압체배기의 회로도도 나타내었다 [6]. 각 다이오드를 그림 2(b)에 나타낸 바와 같이

기생 저항  $R_S$  와 다이오드 접합 저항  $R_D$ 와 캐패시터  $C_D$ 가 병렬 연결된 등가회로로 나타낸다면 다이오드 양단의 임피던스는 다음과 같다.

$$Z_D = R_S + \frac{R_D}{1 + j\omega R_D C_D} \quad (1)$$

전압체배기는 출력 측에서 바라보았을 때는 출력전압의 ripple이 적어 출력을 DC로 볼 경우 커패시터는 개방상태가 되어 다이오드는 직렬로 연결된 형태가 된다. 입력 측에서는 RF 주파수가 입력되므로 출력 전압의 ripple이 무시할 수 있을 정도로 작아 DC 전압으로 가정할 경우, 출력 측의 각 커패시터  $C_{2N}$  양단의 전압은 RF 입력에 대해서는 AC short로 볼 수 있다 [7].

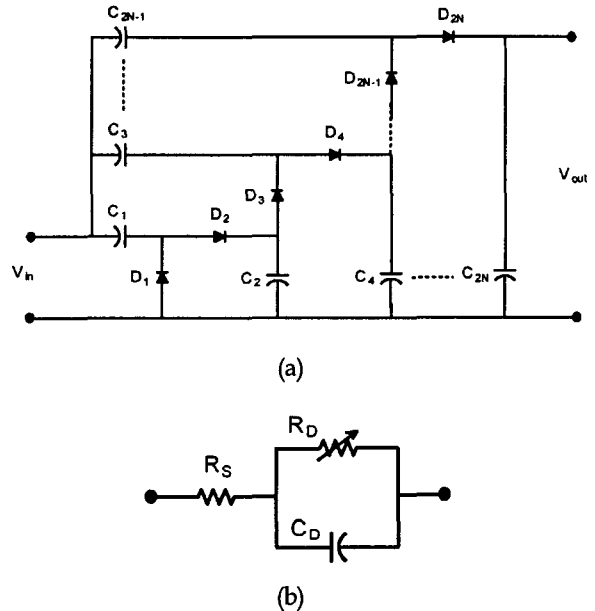


그림 2. (a) Dickson voltage multiplier의 회로도. (b) 다이오드의 등가회로 모델. 여기서  $R_S$ 는 기생 저항,  $R_D$ 는 다이오드의 접합 저항, 그리고  $C_D$ 는 다이오드 접합 캐패시턴스

그러므로 각 체배단은 커패시터  $C_{2N-1}$ 과 병렬 연결된 두 개의 다이오드 쌍,  $D_{2N}$  와  $D_{2N-1}$ 로 이루어지고 입력 측에서 바라보았을 때 N 개의 체배단이 병렬로 연결된 회로로 볼 수 있다. 그러므로 각 체배단의 커패시터 값이 같을 경우 ( $C_{2N-1} = C_{2N} = C$ ) N 단 전압체배기의 입력 임피던스 ( $Z_{in} = R_{in} + j X_{in}$ )의 실수부와 허수부는 다음과 같이 쓸 수 있다.

$$\text{Re}[Z_{in}] = \frac{1}{2N} \left[ R_S + \frac{R_D}{1 + (\omega R_D C_D)^2} \right] \quad (2)$$

$$\text{Im}[Z_{in}] = - \left[ \frac{1}{N} \frac{1}{\omega C} + \frac{1}{2N} \frac{\omega R_D^2 C_D}{1 + (\omega R_D C_D)^2} \right] \quad (3)$$

전압체배기의 경우 입력 전압이 각 단에 효과적으로 전달되

기 위서는  $C \gg C_D$  인 조건으로 설계된다[6]. 또한 다이오드 접합 저항이  $R_D \gg 1$  인 조건을 만족한다면 입력 임피던스의 허수부(용량성 리액턴스)는 다음 식으로 간소화 된다.

$$\text{Im}[Z_{in}] = -\frac{1}{2N} \frac{1}{\omega C_D} \quad (4)$$

위 식에서 볼 수 있듯이 입력 임피던스는 체배기의 단수에 반비례해서 작아짐을 알 수 있다. 또한 다이오드의 area에 따라  $R_S$ ,  $R_D$ , 그리고  $C_D$  가 scale되므로 체배단의 단수와 다이오드의 area가 주요한 설계 파라미터가 된다.

쇼트키(Schottky) 다이오드는 기생저항 및 접합 커패시턴스가 작고 turn-on 속도가 빠른 장점으로 인해 전압체배기에 가장 알맞은 소자이나, Standard CMOS 공정을 이용하여 다이오드를 구현하기 위해 MagnaChip사의 zero- $V_T$  nMOSFET의 gate와 drain을 연결하여 사용하였다. MOSFET은 substrate effect 등의 영향이 비교적 크고 다이오드에 비해 소자 모델이 복잡하므로 Agilent Advanced Design System (ADS)의 BSIM3v3 MOSFET 모델을 사용하였다[8]. 0.25  $\mu\text{m}$  CMOS process에서 standard MOSFET은 0.5 V 정도의 문턱전압을 나타내는데 비해, zero- $V_T$  MOSFET은 소자 너비(width)가 10  $\mu\text{m}$ 일 때 0.01 V의 문턱전압을 나타내었다. 그림 3에 16 단 전압체배기의 출력특성을 나타내었다. 각 단은  $L_C=0.4 \mu\text{m}$ 와  $W=100 \mu\text{m}$  (5  $\mu\text{m} \times 20$  finger)를 가진 zero- $V_T$  MOSFET을 사용하였고, 커패시턴스  $C = 5 \text{ pF}$ 이다. 최종 출력 측에는 100 pF의 커패시터를 사용하여 전압의 ripple을 줄이도록 했다. 입력으로 최대 전압 0.15 V, 주기 6.25  $\mu\text{s}$  (1 Tarr) [9], 그리고 90 % AM 변조지수를 가지는 910 MHz 캐리어를 사용하였을 때, 출력전압으로 2 V의 전압을 얻을 수 있음을 알 수 있다.

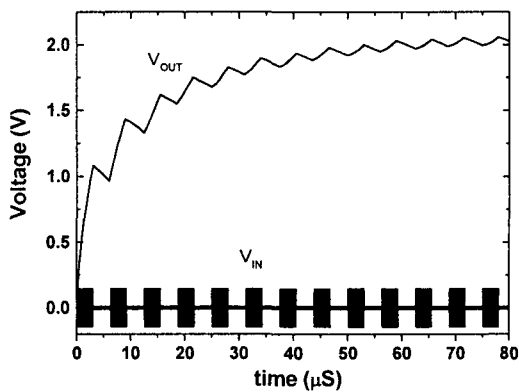


그림 3.  $L_C = 0.4 \mu\text{m}$ ,  $W = 100 \mu\text{m}$  diode-connected zero- $V_T$  MOSFET를 이용한 전압체배기의 출력특성.

### III. 전압체배기 입력 임피던스 분석

RF-DC 변환기의 입력 임피던스를 구하기 위하여 Agilent ADS를 이용하여 입력 포트에서의 대신호 S-parameter 특성(Large signal S-parameter, LSSP)을 구하였다. LSSP는 기존의 소신호 S-parameter가 한 동작점에서 선형화된 회로의 특성을 보는 반면, LSSP는 입력에 일정한 레벨의 전력을 가한 상태에서 회로의 비선형 특성에 따른 입출력 전압에서 계산되므로 리더에서의 거리에 따라 태그 칩에 다른 전력이 공급될 때 입력 임피던스를 얻을 수 있다. 리더로부터의 출력을 4 W EIRP(Equivalent Isotropic Radiated Power)을 사용하고 태그 안테나의 이득  $G_{Tag}$ 와 리더로부터의 거리  $r$ 를 알고 있을 때 태그로의 입력전력,  $P_{Tag,av}$ 는 다음 식에서 구할 수 있다.

$$P_{Tag,av} = EIRP \times G_{Tag} \times \left( \frac{\lambda}{4\pi r} \right)^2 \quad (5)$$

ASK 변조방식을 사용하고, 디지털 신호 1, 0을 나타내는 두 개의 변조상태가 같은 비율로 활성화되고 이 중에 태그 칩이 한 변조상태에서 안테나와 정합된다고 하면 전압체배기에 사용할 수 있는 전력,  $P_{IC,av}$ 는  $P_{Tag,av}$ 의 1/2이 된다[4].

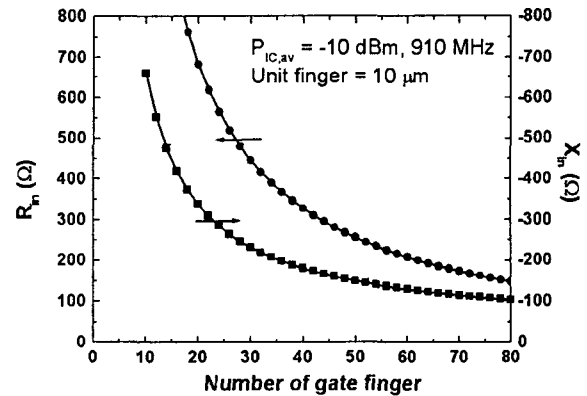


그림 4.  $L_C = 0.4 \mu\text{m}$ ,  $W = 10 \mu\text{m}$  (unit finger width) 인 diode-connected zero- $V_T$  MOSFET를 이용한 1 단 전압체배기의 소자 크기에 따른 입력 임피던스.

앞의 식 (2), (3) 에서 볼 수 있듯이 입력 임피던스는 체배단의 단수에 반비례하고, 또한 태그 안테나에서 수신된 전력이 주어질 때 DC 출력전압의 요구조건으로부터 체배단의 단수를 결정할 수 있으므로 안테나에 정합될 수 있는 전압 체배기의 입력 임피던스를 각 단의 소자의 크기를 조절하여 얻을 수 있다. 각 체배단에 사용되는 MOSFET의 크기를 결정하기 위해 그림 4에 1 단 전압체배기의 입력 임피던스를 MOSFET 크기에 따른 함수로 계산한 결과를 나타내었다. 소자의  $L_C = 0.4 \mu\text{m}$ , unit finger

width = 10  $\mu\text{m}$ , 입력 전력은 -10 dBm, 주파수는 910MHz 일 때 finger 개수에 따른 입력 임피던스를 나타내었다. 소자 크기에 따라 실수부와 리액턴스 모두 감소함과 실수부의 경우 수  $\Omega$ 에서 수십  $\Omega$ 의 값을 가지는 Schottky 다이오드 보다 상당히 큼을 알 수 있다. 이는 MOSFET의 특성상 비교적 낮은 입력전력으로는 채널이 충분히 형성되지 않기 때문에 비교적 높은 입력 임피던스를 나타낸다.

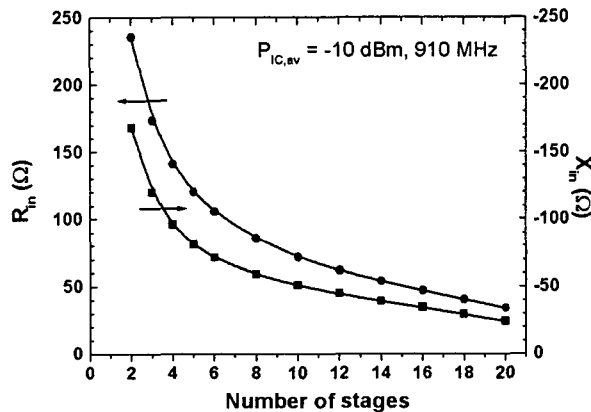


그림 5. 전압채배기의 체배단 수에 따른 입력 임피던스.

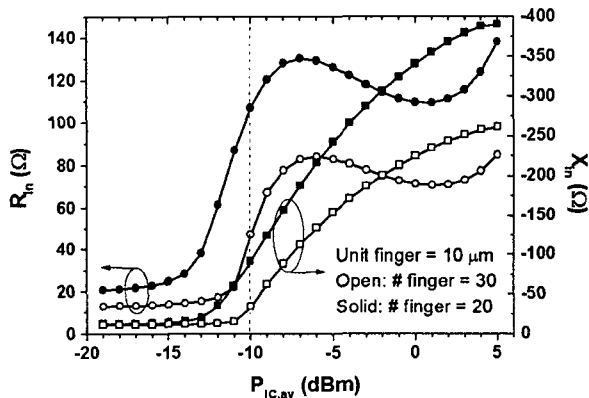


그림 6. 16단 전압 체배기의 태그에서 받는 입력 전력에 따른 입력 임피던스.

그림 5에 전압채배기의 단수에 따른 입력 임피던스 특성을 나타내었다. 각 단은  $L_c = 0.4 \mu\text{m}$ 와  $W = 300 \mu\text{m}$  ( $10 \mu\text{m} \times 30 \text{ finger}$ ) MOSFET, 그리고  $C = 2 \text{ pF}$ 를 사용하였고 입력전력은 -10 dBm 으로 하였다. 체배기의 단수에 반비례해서 임피던스는 작아지는 특성이 식 (2) 와 (3) 과 일치함을 알 수 있다. 그림 6에 설계된 전압채배기의 입력 임피던스를 태그의 리더에서의 거리에 따라 받게 되는 전력의 함수로 나타내었다. 리더에서의 거리에 따라 입력 전력이 감소하고 이에 따라 전압채배기를 구성하는 diode-connected MOSFET의 비선형성에 따라 입력 임피던스도 변하게 된다. 중심주파수는 910 MHz, 체배단은 16 단을 사용하고,  $C =$

2 pF, 소자 너비는 200  $\mu\text{m}$  ( $10 \mu\text{m} \times 20 \text{ finger}$ )와 300  $\mu\text{m}$  ( $10 \mu\text{m} \times 30 \text{ finger}$ )의 두 경우로 하였을 때 전압채배기에 사용할 수 있는 전력,  $P_{\text{IC,av}}$ 에 따른 입력 임피던스를 나타내었다. 입력전력이 커질수록 용량성 리액턴스는 증가하고 실수부는 -10 dBm에서 각각 110  $\Omega$ 과 50  $\Omega$  을 나타내었다. 태그가 리더에 가까이 있을 때는 리더로부터 충분한 전력을 공급받을 수 있으므로 최대 인식가능 거리에서 태그 안테나의 임피던스에 정합되도록 MOSFET의 크기와 체배단의 단수를 선택한다.

#### IV. 태그 안테나 설계

태그 칩과 함께 태그 칩의 용량성 리액턴스에 임피던스 정합될 수 있는 RFID 태그용 소형 안테나를 설계하였다. 태그 칩과의 임피던스 정합을 위해 안테나의 리액티브 성분 조절이 용이하도록 급전 루프와 방사부가 상호 유도 결합된 형태로 구성된 평면 안테나의 구조를 그림 7에 나타내었다.

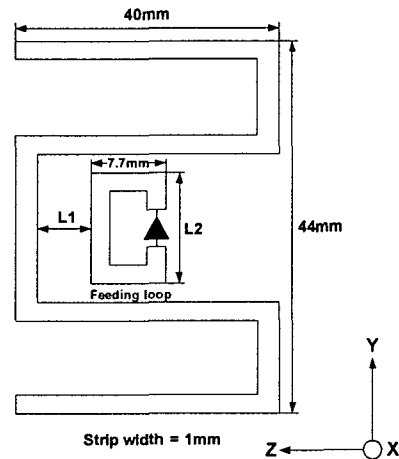


그림 7. UHF 대역 RFID 태그 안테나. 전체 크기는 44×40 mm.

그림 8에 급전 루프와 방사부의 간격  $L_1$ 과 급전 루프의 높이  $L_2$ 의 값의 변화에 따른 안테나 임피던스의 변화를 나타내었다.  $L_1$ 이 증가함에 따라 안테나 저항값은 증가하고, 리액턴스값은 감소됨을 보여주고 있다. 이와 같이 급전 루프와 방사부의 간격, 급전 루프의 높이의 변화를 통해 다양한 입력 임피던스를 구현할 수 있으며 이를 통해 태그 칩의 입력 임피던스가 주어지면 그에 공액 정합이 되는 입력 임피던스를 갖는 태그 안테나 구조 설계가 가능해진다. 태그 칩의 입력 임피던스를  $77 - j100 \Omega$ 로 가정하였을 때, 공액 정합이 되도록 설계 되어진 태그 안테나의 파라미터 값은  $L_1=7.3 \text{ mm}$ ,  $L_2=18 \text{ mm}$ 이다.

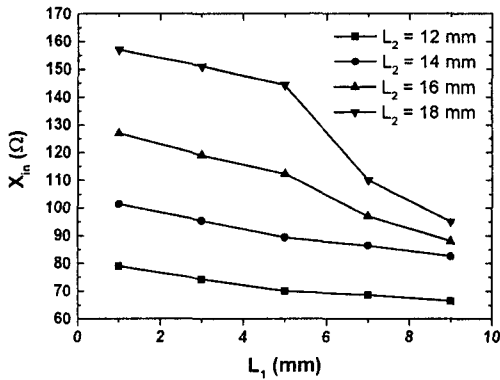
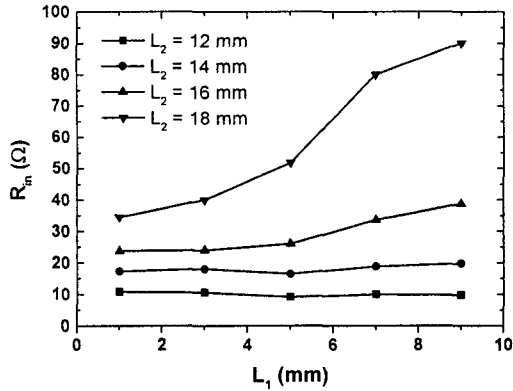


그림 8. 급전루프의 위치(L<sub>1</sub>)와 급전루프의 높이(L<sub>2</sub>)에 값에 따른 안테나 임피던스 값의 변화

## V. 결론

본 논문에서는 UHF 대역 RFID 시스템의 인식거리를 높이기 위해 태그 안테나와 태그 칩 간의 임피던스 정합 특성에 대해 CMOS 전압체배기와 상호유도형 안테나를 이용하여 살펴보았다. Standard CMOS 공정을 이용하여 RFID 태그 칩을 구현할 수 있는 장점을 가진 diode-connected zero-V<sub>T</sub> MOSFET을 사용하여 전압체배기를 설계하였고, 태그 안테나와 정합될 수 있는 임피던스 레벨을 구현하기 위한 설계 파라미터를 살펴보았다. Zero-V<sub>T</sub> MOSFET을 이용할 경우 소자의 크기와 체배단의 단수를 이용하여 실/허수부를 넓은 범위에서 가변시킬 수 있어 다른 회로 블록과 병렬로 연결될 때도 태그 안테나와 쉽게 정합할 수 있는 장점이 있다. MOSFET의 특성상 입력소자를 turn-on 시키기 위해 요구되는 전력이 높으므로 이 결과는 향후 약간의 내부 전력이 있는 semi-active 태그나 능동 태그의 경우 전압체배기 설계에 유용할 것이

다. 또한 13.56 MHz 대역보다 900 MHz UHF 대역에서는 소자 모델의 정확도의 영향이 상대적으로 크므로 차후 제작된 소자와 회로에서의 모델에 대한 검증도 필요하다.

\* 본 논문은 과학재단 특정기초연구 지원에 의하여 연구되었음(R01-2005-000-11056-0).

## 참고 문헌

- [1] 표철식, 채종석, 김창주, "RFID 시스템 기술", 한국전자파학회지 전자파기술, 제15권 2호, 2004년 4월.
- [2] 2004 RFID workshop, 한국전자파학회, 2004년 9월.
- [3] The Palomar Project, "Passive Long Distance Multiple Access UHF RFID System," European Commission, Public Report, Project Number IST1999-10339, Nov. 2002.
- [4] U. Karthaus, M. Fischer, "Fully integrated passive UHF RFID transponder IC with 16.7-mW minimum RF input power", IEEE J. Solid-State. Circuits, Vol. 38, pp.1602-1608, Oct. 2003.
- [5] G. Palumbo, D. Pappalardo, and M. Gaibotti, "Charge pump circuits: power consumption optimization," IEEE Tran. Circuits and Systems magazine, Vol. 29, no. 11, pp. 1535-1542, Nov. 2002.
- [6] J. F. Dickson, "On-chip high-voltage generation in MNOS integrated circuits using an improved voltage multiplier technique," IEEE J. Solid-State Circuits, Vol. 11, no. 3, Jun. 1976, pp. 374 - 378.
- [7] G. D. Vita and G. Iannaccone, "Design criteria for the RF section of UHF and microwave passive RFID transponders", IEEE Tran. Microwave Theory and Tech., Vo. 53, no. 9, Sept., pp. 2978-2990, 2005.
- [8] Agilent Technologies, Advanced Design System, 2001.
- [9] EPCglobal, "EPC radio-frequency identity protocols Class-1 Generation-2 UHF RFID air interface Ver. 1.0.9", 2005.

**M E M O**