

불 균등한 LDMOS FET 를 이용한 고 출력 도허티 증폭기의 효율 확장에 관한 연구

황인홍^o, 김종현
광운대학교 전자공학과
clickhih@kw.ac.kr

A Study on Efficiency Extension of a High Power Doherty Amplifier Using Unequal LDMOS FET's

In-hong Hwang^o, Jong-heon Kim

*Dept. of Radio Science and Engineering, Kwangwoon University

Abstract

In this paper, we present an efficiency extension of Doherty power amplifier using LDMOS FET devices with different peak output powers and an unequal power divider. The amplifier is designed by using a MRF21045 with P1 dB of 45 W as the main amplifier biased for Class-AB operation and a MRF21090 with P1 dB of 90 W as the peaking amplifier biased for Class-C operation. The input power is divided into a 1:1.5 power ratio between the main and peaking amplifier. The simulated results of the proposed Doherty amplifier shows an efficiency improvement of approximately 19 % in comparison to the class-AB amplifier at an output power of 42.5 dBm. The fabricated Doherty amplifier obtained a PAE of 33.68 % at 9 dB backed off from P1 dB of 51.5 dBm

Key words : Doherty amplifier, LDMOS FET, P1 dB, PAE (Power-added efficiency), PAR

I. 서 론

현대의 무선 통신에서는 고속 이동 중에서도 대용량의 데이터를 송·수신 할 수 있고 이러한 데이터를 고속으로 처리하는 것을 요구한다. 이러한 요구 사항을 만족하기 위하여 사용되는 신호의 변조 방식들이 변화하고 있으며, 그에 따라 변조 신호의 PAR (Peak to Average power Ratio)도 점점 높아져 가고 있다.

전력 증폭기는 최소한 입력되는 신호의 최대 전력을 수용할 수 있도록 설계한다. 따라서 동일하지 않

은 포락선을 갖는 신호를 사용하는 현대의 무선 통신 환경에서 높은 PAR을 갖는 신호는 전력 증폭기 측면에서 보면 낮은 효율과 높은 단가라는 단점을 가져온다. 그러므로 높은 효율을 갖는 기술들이 필요하게 되었다.

전력 증폭기는 최대 출력 전력에서 최대 효율을 갖는다. 그러나 실제 전력 증폭기에서 사용되는 출력 전력은 선형성을 고려해야 하기 때문에 최대 전력이 아닌 평균 전력에서 주로 사용된다. 따라서 효율 향상 기술들은 이러한 최대 효율을 최대 출력 전력에서부터 넓은 백 오프 구간에 걸쳐 얻는 것을 목적으

로 한다. 이러한 효율 향상 기술로는 LINC (Linear Amplification using Nonlinear Component), Envelope Following, EER (Envelope Elimination and Restoration), Envelope Tracking, Doherty 기술이 있다. 이러한 고 효율 향상 기술 중 본 논문에서는 가장 구현이 간단하며 광 대역 특성과 선형화에 접목하기 쉽다는 장점들을 가지고 있는 도허티 기술을 응용하였다 [1].

기존의 도허티 전력 증폭기는 최대 출력 전력에서 6 dB 백 오프 구간에 걸쳐 최대 효율 구간을 가지고 있다 [2]. 그러나 무선 통신에서 사용되는 신호의 PAR이 높아지면서 더 넓은 백 오프 구간에 걸쳐 최대 효율을 갖는 기술이 요구 됨에 따라 최대 효율을 갖는 OPBO (Output power backed-off) 구간을 확장시킬 수 있는 연구가 진행되어 왔다.

최대 출력 전력에서부터 넓은 백 오프 구간에 걸쳐 최대 효율을 얻기 위한 기존의 연구로는 InGaP/GaAs HBT's 소자를 이용하여 효율 구간 확장을 얻은 도허티 증폭기 [3]와 동일한 소자로 피킹 증폭기를 여러 단으로 구성하여 효율 구간을 확장한 도허티 증폭기가 있다 [4]. 그러나 InGaP/GaAs HBT's 소자를 이용한 경우 [3] 성능은 우수하나 출력 전력이 낮아 단말기에 적용이 가능하다. 또한 동일한 소자를 이용하여 여러 단으로 피킹 증폭기를 구성한 경우 [4]는 사용된 소자 개수에 따른 회로 크기 증가와 열 발생 등의 문제점이 있다. 따라서 본 논문에서는 서로 다른 최대 출력을 갖는 제품화된 단일 소자를 이용함으로써 위에서 제시한 문제점들을 동시에 해결할 수 있는 고 출력 도허티 전력 증폭기를 제안하였다.

II. 효율 구간 확장을 위한 도허티 증폭기

효율 구간의 확장을 위한 도허티 증폭기의 동작 원리는 기존 도허티 증폭기와 유사하다. 그림 1은 기본적인 도허티 증폭기의 구성도이다. 여기서 V_m 과 V_p 는 주 증폭기와 피킹 증폭기의 전압을 각각 나타내며 I_m 과 I_p 는 전류를 나타낸다. R_L 은 종단 임피

던스, Z_m 은 주 증폭기 후단의 $\lambda/4$ 전송 선로의 특성 임피던스를 의미한다.

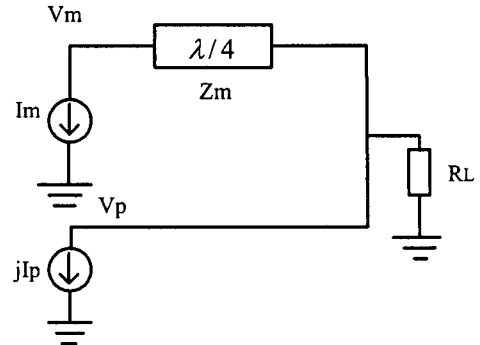


그림 1. 기본적인 도허티 증폭기의 구성도
도허티 증폭기의 전류와 전압의 기본 동작 원리는 그림 2와 같다.

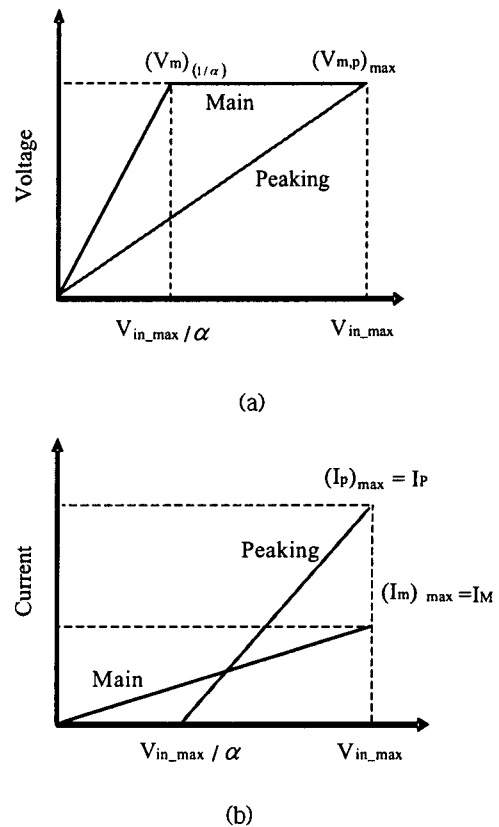


그림 2. 도허티 증폭기의 (a)전압 및 (b)전류 특성 곡선

그림 2 (a)는 도허티 증폭기의 전압 특성, (b)는 전류 특성을 보여주고 있다. 여기에서 주 증폭기와 피킹 증폭기의 최대 전류를 각각 $(I_m)_{max} = I_M$ 와

$(I_p)_{\max} = I_p$ 로 표현 할 수 있다. 주 증폭기와 피킹 증폭기 사이의 전류 관계를 결정하는 요소는 Γ 로 정의하였으며 그 관계는 $\Gamma = I_p / I_M$ 으로 표현 할 수 있다.

입력 구간 $\{0 < V_{in} < (1/\alpha)V_{in_max}\}$ 에서 피킹 증폭기가 동작하지 않기 때문에 피킹 전류 $I_p = 0$ 이다. 그 이후의 입력 구간 $\{(1/\alpha)V_{in_max} < V_{in} \leq V_{in_max}\}$ 에서 피킹 증폭기가 동작하여 효율 구간의 확장을 갖게 된다. 최대 입력 $V_{in_max} = 1$ 로 정규화 시키면 최대 입력에서의 피킹 전류 $I_p = I_p$ 가 되어 피킹 전류가 최대가 된다. 여기에서 피킹 증폭기의 동작 지점을 결정하는 중요한 요소가 α 임을 알 수 있다. 그림 2와 같이 최대 입력에서의 주 증폭기의 최대 전압 $(V_m)_{\max}$ 과 피킹 증폭기가 동작할 때의 전압 $(V_m)_{1/\alpha}$ 을 각각 아래 식 (1)과 식 (2)로 나타낼 수 있다.

$$(V_m)_{\max} = Z_m \left[\left(\frac{Z_m}{R_L} \right) \cdot I_M - I_p \right] \dots\dots\dots (1)$$

$$(V_m)_{1/\alpha} = \left(\frac{1}{\alpha} \right) \cdot I_M \cdot \left(\frac{Z_m^2}{R_L} \right) \dots\dots\dots (2)$$

그림 2에서 처럼 주 증폭기의 최대 전압 값과 피킹 증폭기가 동작할 때의 전압 값이 동일함을 알 수 있다. 따라서 식 (1)과 식 (2)가 동일함으로 식 (3)으로 표현 할 수 있다.

$$Z_m \left[\left(\frac{Z_m}{R_L} \right) \cdot I_M - I_p \right] = \frac{1}{\alpha} \cdot I_M \cdot \left(\frac{Z_m^2}{R_L} \right) \dots\dots\dots (3)$$

그리고 주 증폭기 후단의 $\lambda/4$ 전송 선로의 특성 임피던스와 종단 임피던스는 식 (4)로 표현이 된다 [5].

$$R_L = \frac{1}{\alpha} \cdot \left(\frac{V_m}{I_M} \right), \quad Z_m = \frac{V_m}{I_M} = \alpha \cdot R_L \dots\dots\dots (4)$$

식 (4)에서 주 증폭기 후단의 $\lambda/4$ 전송 선로의 특성 임피던스 $Z_m = \alpha \cdot R_L$ 로써 종단 임피던스의 α 배인 것을 알 수 있다. 또한 식 (4)를 식 (3)에 대입하면 식 (5)을 얻을 수 있다. 이 결과는 주 증폭기와 피킹 증폭기의 최대 입력 지점에서 주 증폭기와 피킹 증폭기의 최대 전류 비가 $(\alpha - 1)$ 배 관계에 있음을 보여준다.

$$\Gamma = \frac{I_p}{I_M} = \frac{1 - (1/\alpha)}{1/\alpha} \Rightarrow I_p = (\alpha - 1) \cdot I_M \dots\dots\dots (5)$$

기존의 도허티 전력 증폭기의 경우 $\alpha = 2$ 로써 주 증폭기와 피킹 증폭기의 최대 입력 지점에서 $I_p = I_M$ 으로 최대 전류 값이 동일한 소자임을 알 수 있다. 그러나 최대 효율 구간의 확장을 얻기 위해서는 $\alpha = 2$ 가 아닌 그 이상의 값을 갖게 설계하여야 한다. 따라서 기존의 도허티 증폭기 구성과는 다르게 최대 출력 전력에서 피킹 증폭기가 주 증폭기의 2~3배 이상의 최대 전류 값을 갖는 소자를 사용하거나 피킹 증폭기를 주 증폭기와 동일한 소자를 사용하여 최대 전류 값을 2~3배 갖게 하여야 한다.

본 논문에서는 $\alpha = 3$ 일 때의 경우 즉, 최대 입력에서 피킹 증폭기와 주 증폭기의 최대 전류 비가 $I_p = 2I_M$ 인 경우를 서로 다른 최대 전류 값을 갖는 소자를 사용하여 설계 및 제작 하였다. 그 결과 기존의 도허티 증폭기의 최대 출력 전력에서 6 dB 백 오프 구간에 걸친 최대 효율 구간을 9 dB로 확장시킬 수 있었다.

III. 시뮬레이션

최대 출력 전력에서 9 dB 백 오프 구간에 걸쳐 최대 효율을 유지하기 위해서 본 논문에서는 도허티 전력 증폭기를 그림 3과 같이 구성하였다.

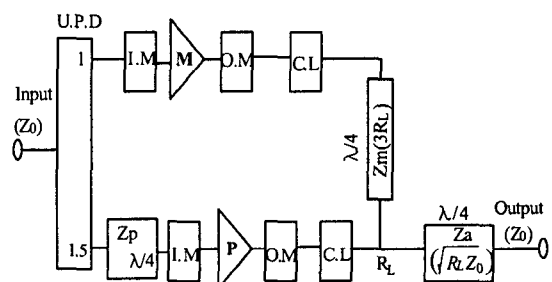


그림 3. 효율 확장을 위한 도허티 증폭기의 구성도

입·출력 임피던스(Z_0)는 50 Ω , 종단 임피던스(R_L)는 23.33 Ω 으로 설계 하였으며 주 증폭기 후단의 $\lambda/4$ 전송 선로(Z_m)의 임피던스는 $\alpha \cdot R_L$ 로써 70 Ω 으로 하였다. 또한 증폭기와 출력 단 사이의 $\lambda/4$ 전송 선로(Z_a)의 임피던스는 $\sqrt{R_L \cdot Z_0}$ 로써 34.3 Ω 으로 설계하였다. 주 증폭기와 피킹 증폭기를 구성하

는 소자가 서로 다르기 때문에 각각의 입력 매칭 (I.M)과 출력 매칭(O.M)을 다르게 하여야 한다. 저 출력 구간에서 누설 전류를 최소화 시키기 위하여 각각의 증폭기 후단에 보상 선로(C.L)를 삽입하였다. 식 (5)에서와 같이 피킹 증폭기와 주 증폭기는 최대 출력 전력이 $I_p = 2I_M$ 관계를 성립해야 함으로 주 증폭기는 Freescale사의 MRF21045, 피킹 증폭기는 최대 출력 전력이 2배인 MRF21090으로 구성하였다.

또한 높은 효율을 위하여 주 증폭기의 바이어스는 Class AB로 피킹 증폭기의 바이어스는 Class C로 하였다. 그러나 피킹 증폭기가 Class C로 동작하기 때문에 전체 이득이 감소하게 된다. 그러므로 감소하는 이득을 보상하기 위하여 입력 단을 동일한 분배비를 갖는 전력 분배기가 아닌 출력 전력이 서로 다른 불 균등 전력 분배기(U.P.D)를 이용하여 구성하였다. 각각의 전력 분배 비는 주 증폭기와 피킹 증폭기의 드레인 전류 비로 설계하였다. 각각의 드레인 전류는 주 증폭기가 500 mA, 피킹 증폭기가 750 mA로써 분배 비(1:1.5)로 설계하였으며 이득을 보상하기 위해 피킹 증폭기에 더 가중치를 부여하여 분배 하였다.

그림 4는 도허티의 전류 동작을 보여주고 있다. 이때 최대 출력 전력에서 9 dB 백 오프된 42.5 dBm의 출력 전력까지 누설 전류가 최소로 흐르는 것을 볼 수 있으며 이 때 피킹 증폭기가 동작한다. 또한 최대 출력 전력에서 피킹 증폭기의 최대 전류 값이 주 증폭기의 최대 전류 값보다 약 2배로 $I_p = 2I_M$ 이 성립함을 알 수 있다.

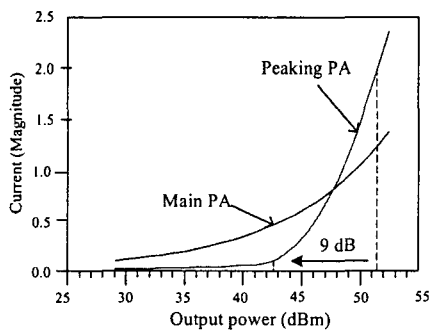


그림 4. 최소화된 누설 전류

그 결과 그림 5와 같이 9 dB 백 오프된 42.5 dBm 출력 전력에서 35.2 %의 전력 부가 효율을 얻었다.

동일한 최대 출력 전력을 갖는 Class AB 증폭기와 본 논문에서 제안한 도허티 증폭기의 시뮬레이션 비교하였을 때 9 dB 백 오프된 출력 전력 42.5 dBm에서 Class AB 증폭기의 전력 부가 효율이 16.24 %로 Class AB 증폭기보다 18.96 %의 높은 전력 부가 효율을 얻었다.

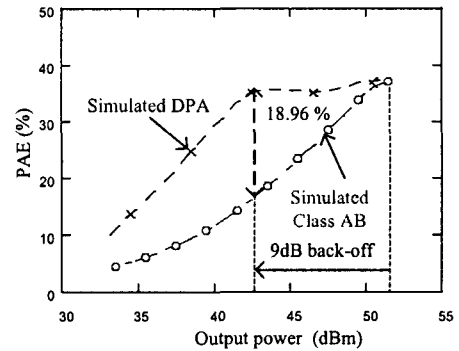


그림 5. Class AB 증폭기와 제안한 도허티 증폭기의 시뮬레이션 전력 부가 효율 비교

IV. 제작 및 측정 결과

본 논문에서 확장된 효율 구간을 갖는 고 출력 도허티 전력 증폭기를 비유전율 (ϵ_r) 3.5, 기판 두께 (h) 0.762 mm, 동판 두께 (t) 0.035 mm인 Taconic사의 RF-35 기판 위에 제작하였다. 입력 단에서의 불 균등 전력 분배기의 분배 비는 초기 주 증폭기와 피킹 증폭기의 설계 드레인 비(1:1.5)로 윌킨슨 전력 분배기를 응용하여 설계하였다.

그림 6은 본 논문에서 제안한 확장된 효율 구간을 갖는 고 출력 도허티 전력 증폭기의 실제 모습이다.



그림 6. 제안한 도허티 증폭기의 실물 사진

측정을 위해 WCDMA 2.14 GHz 1 톤 신호를 사용하였으며 측정 결과 그림 7과 같이 최대 출력 전력에서 9 dB 백 오프한 42.5 dBm의 출력 전력에서 33.68 %의 전력 부가 효율을 얻었다.

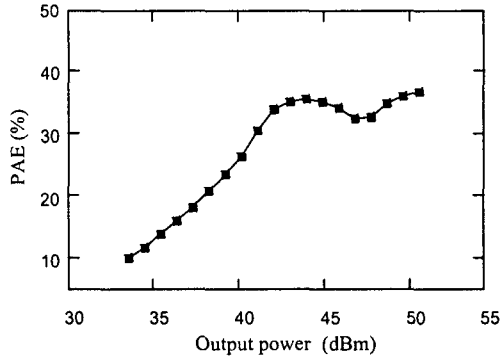


그림 7. 제안한 도허티 증폭기의 전력 부가 효율 측정 결과

표 1은 동일한 최대 출력 전력을 갖는 Class AB 증폭기와 본 논문에서 제안한 고 출력 도허티 증폭기의 시뮬레이션 결과 및 제안된 도허티 증폭기의 측정 결과를 보여주고 있다.

표 1. Class AB 증폭기와 제안한 도허티 증폭기의 전력 부가 효율 비교

측정 요소		출력 전력 (dBm)	전력 부가 효율 (%)
증폭기 종류			
Class AB 증폭기	시뮬레이션	42.5	16.24
		51.5	37.6
제안한 도허티 전력 증폭기	시뮬레이션	42.5	35.2
		51.5	37.8
	측 정	42.5	33.68
		51.5	37

V. 결 론

본 논문에서는 최대 출력 전력에서 보다 넓은 백 오프 구간에 걸쳐 고 효율을 갖는 고 출력 도허티 전력 증폭기를 설계 및 제작하였다. 서로 다른 최대 전력을 갖는 LDMOS FET를 사용하여 기존의 도허티 증폭기의 최대 효율 구간인 6 dB보다 3 dB 더 확장된 9 dB 백 오프 지점에서 33.68 %의 전력 부

가 효율을 얻었다. 이처럼 불 균등한 전력 소자를 이용한 도허티 증폭기는 보다 높은 PAR을 갖는 신호에 대한 효율 개선이 가능하다.

감사의 글

본 연구는 정보통신부의 대학 정보 통신 연구 센터 (ITRC) 육성 지원 사업의 지원으로 수행되었습니다.

참고 문헌

- [1] K. J. Cho, et al "A Highly Efficient Doherty Feedforward Linear Power Amplifier for W-CDMA Base Station Applications," *IEEE Trans. Microwave Theory Tech.*, Vol. 53, No. 1, pp. 292-300, Jan. 2005.
- [2] F. H. Raab, et al "Efficiency of Doherty RF Power Amplifier Systems," *IEEE Trans. Broadcast.*, Vol. BC-33, pp. 77-83, Sept. 1987
- [3] M. Iwamoto, et al, "An Extended Doherty Amplifier with Efficiency Over a Wide Power Range," *IEEE Trans. MTT*, Vol. 49, No. 12, pp. 2472-2479, Dec. 2001
- [4] Y. g. Yang, et al "A Fully Matched N-Way Doherty Amplifier with Optimized Linearity" *IEEE Trans. MTT*, Vol. 51, No. 3, Mar. 2003
- [5] S. C. Cripps, *Advanced Techniques in RF Power Amplifier Design* Norwood, MA: Artech House, 2002

M E M O