

3-Way Doherty 증폭기의 선형성 및 효율 개선에 관한 연구

홍 용 의 °, 양 승 인
숭실대학교 정보통신 전자공학부
E-mail : hongyongeu@hanmail.net

A Study on Linearity and Efficiency Improvement for 3-Way Doherty Amplifier

°Yong Eui Hong , Seung In Yang
School. of Electronics Engineering, Soongsil University

ABSTRACT

In this paper, Compact Microstrip Resonants Cell(CMRC) have been employed to suppress IMD(Intermodulation Distortion) of the 3-Way Doherty amplifier. This method can not only improve the linearity and the efficiency but also is simpler, smaller and more inexpensive than existing linearity methods; (for example Harmonic feedback, Back off, Feed-forward, Predistortion and so on.) Also, the proposed 3-way Doherty amplifier using only one divider has been reduced size of existing 3-Way Doherty amplifier. As a result, the proposed Doherty amplifier using CMRC and only one divider has been improved for the IMDs by 4.474dBc, and the PAE by 9.199%, respectively.

Key words : Doherty, IMD, CMRC, Linearity, PAE

I. 서론

현대 무선 이동 통신 시스템의 중요한 부분을 차지하고 있는 전력증폭기에 대한 연구는 끊임없이 진행되고 있다. 이러한 연구는 전력 증폭기의 성능을 나타내는 전력부가효율(Power Added Efficiency: PAE), 출력 전력, 선형성 등을 향상시키기 위해 다양한 방법들로 제안되고 있다. 우선 전력부가효율(PAE)을 향상시킬 수 있는 방법으로 Doherty 증폭기는 가장 간단하면서, 효율도 가장 좋다. 또한 Peaking 증폭기를 다단으로 만들게 되면 효율의 향상을 가져올 수 있다. 그러나 Peaking 증폭기의 다단 구성 시 Divider의 추가 사용으로 인해 그 크기가 커지고 대역폭이 좁

아지며, Inter-modulation distortion(IMD)가 단점으로 나타난다.[1][2] 한편, 전력 증폭기의 선형성을 유지하기 위한 방법으로는 feedback, feedforward, pre-distortion, back-off, PBG등이 있다. 하지만 feedforward와 pre-distortion 방식은 추가적인 소자를 사용해야 하는 단점이 있고, feedback 방식은 불안정성의 문제점이 있으며, PBG의 경우 회로의 크기를 증가시키는 단점이 있다. 따라서 본 논문에서는 특정 대역을 저지함으로서[3] 선형적 특성을 얻을 수 있는 Compact Microstrip Resonant Cell(CMRC)을 사용하여 선형성을 높이고 2-Way Doherty 증폭기와 동일한 하나의 Divider만을 사용한 직렬 구조의 3-Way Doherty 증폭기 통해 크기를 줄이는 방법에 대해 연구하였다.

II. 본론

1. N-Way Doherty Amplifier의 구조와 크기 개선을 위한 제안

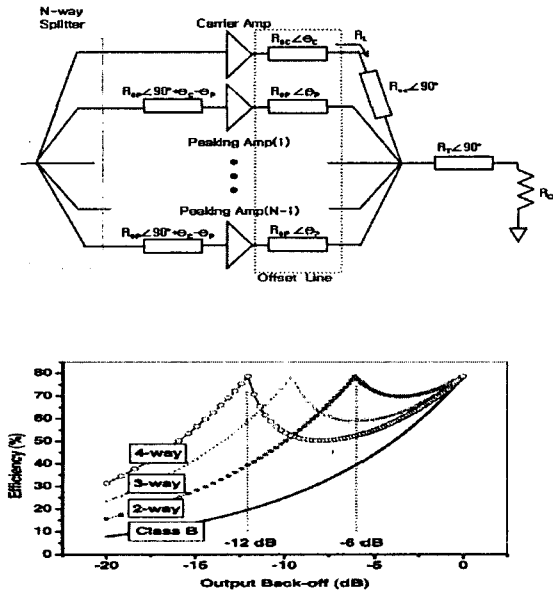


그림 1. N-way Doherty amp.의 구조 및 효율곡선

Doherty 증폭기는 그림 1과 같이 Carrier 증폭기와 Peaking 증폭기가 $\lambda/4$ line의 임피던스 변환기를 통해 출력이 결합되는 구조이다. 일반적으로 Carrier 증폭기와 Peaking 증폭기는 동일한 구조를 갖지만 Bias의 조건에 의해 Carrier 증폭기는 Class-AB, 또는 B급을 사용하며, Peaking 증폭기의 경우 효율을 고려한 Class-C급을 사용하게 된다. 한편, 위의 그림 1에서 보듯 N-Way Doherty 증폭기는 N의 값이 증가되면서 굴곡이 발생하게 된다. 이러한 원인은 peaking 증폭기의 동작으로 인해 임피던스의 변화가 발생하기 때문이다.[1][4] 효율적인 측면에서는 2-Way에 비해 3-Way가 더 우수하다. 그러나 3-Way Doherty 증폭기를 구성하기 위해서는 N-Way Splitter가 필요하게 된다. 이 N-Way Splitter는 Divider를 다단으로 사용함으로써 만들 수 있으나 그 크기가 커지는 단점이 있다. 따라서 2-Way Doherty 증폭기와 마찬가지로 하나의 Divider를 사용하여 크기를 줄일 수 있는 3-Way Doherty 증폭기를 제안하였다.

그림 2의 3-Way Doherty 증폭기는 기존의 병렬구조의 Peaking 증폭기를 직렬로 배치하였다. Peaking 증폭기1

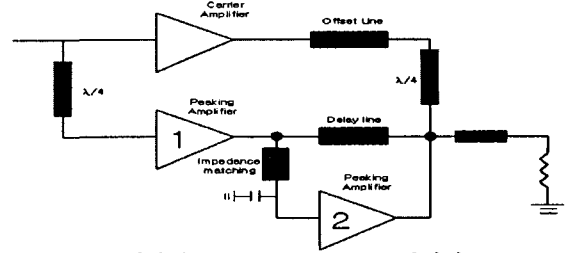


그림 2. 제안된 3-Way Doherty 증폭기의 구조

과 Peaking 증폭기2의 전력배분을 위해 Impedance matching을 하여 대부분의 전력을 λ/n Delay line으로 보내게 했고 병렬구조 아닌 직렬구조로 인해 발생하는 Peaking 증폭기1에 대한 Peaking 증폭기2의 위상지연을 맞추기 위해 Delay Line을 통해 각 경로에서 출력되는 신호의 위상을 맞추어 주었다.[5] 그리고 Impedance Matching뒤에 병렬 캐패시터를 추가함으로써 정확한 위상을 맞추었다.

2. CMRC의 이론 및 설계

전송선로 이론에 의하면, 무손실 선로에서 전파 상수 $\beta = \omega_0 \sqrt{LC}$ 이다. ω_0 는 각 주파수이고 L과 C는 단위 길이 당 분포된 각각의 직렬 인덕터와 병렬 캐패시터이다. 무

손실 전송선로에서 특성 임피던스 $Z_0 = \sqrt{\frac{L}{C}}$ 이므로 CMRC에서는 직렬 인덕터와 병렬 캐패시터의 값을 늘림으로서 Slow Wave Effect(큰 전파상수 값)와 대역 저지 특성을 얻게 해준다. 그림3은 CMRC의 일반적인 구조이다.

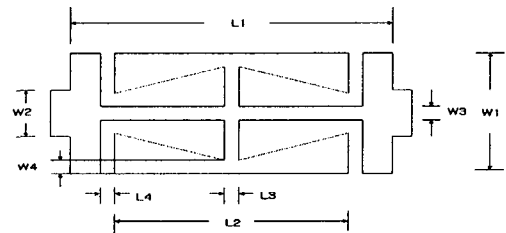


그림 3. CMRC의 구조.

그림 3에서 W4의 변화를 통하여 저지대역의 크기를 조정할 수 있으며 L1의 변화를 통하여 차단 주파수를 조정할 수 있다. 즉, 길이를 가지는 선로는 등가적으로 직렬 인덕터가 되고, 직각 삼각형의 모양을 가지는 선로는 등가적으로 병렬 캐패시터가 된다. 기존의 제안된 방식 중 접지면에 식각을 통하여 특성 대역을 저지하는 PBG와 DGS의 경우 크기를 감소시키고