

Network 해석에 기반을 둔 두 개의 전송 영점을 갖는 소형화된 LTCC 대역 통과 필터 설계

김유선*, 임영석*

*전남대학교 전자정보통신공학과

yuseon1979@hanmail.net

A Design of Miniaturized LTCC Bandpass Filter with Two-Transmission Zeros Based on Network Analysis

Yu-Seon Kim* , Yeongseog Lim*

*Dept. of Electronics Engineering, Chonnam Nat. University

Abstract

This paper presents a improvement equivalent circuit model for Miniaturized LTCC bandpass filter with two transmission zeros using feed-back capacitor. The bandpass filter equivalent circuit is evaluated by parallel network analysis. Besides, the filter is modeled by proposed passive element modeling algorithm in previous work. Compared to the equivalent circuit of established paper that is configured by excepted capacitance between ground plate and signal plate, this model can include that. The result, the LTCC bandpass filter reduce layers and the size is more smaller.

Key word : Network analysis, LTCC, Miniatured passive element, Bandpass Filter

I. 서론

최근의 무선 통신은 적은 사이즈에 다양한 기능을 요구하는 시스템으로 발전해 가고 있다. LTCC의 다층 집적 기술은 RF 영역에서의 이러한 요구를 만족 시킬 수 있을 뿐만 아니라 대량 양산이 가능하기 때문에 상업적 측면에서도 유리하다. LTCC 기술은 특히 RF 수동 소자 설계 영역에서 연구되고 있는데, 이는 Strip line 구조의 특성을 이용해 수동 소자의 크기를 소형화 할 수 있고 수동 소자 뿐만 아니라 능동 소자에 이르기 까지 다층 집적을 통해 하나의 칩으로 구현할 수 있는 장점을 가진다^[1].

대역통과 필터는 RF 소자에서 필수 불가결한 소자로서 전체 시스템의 성능에 영향을 미친다. 즉 적은 사이즈에 성능이 좋은 필터 설계는 RF 칩의 단

가와 성능을 결정한다. 좋은 성능의 필터는 통과 대역에서 적은 손실 값을 가져야 하고 차단 대역에서는 높은 주파수 억압 특성을 가져야 한다. 차단 대역에서의 전송 영점의 발생은 차단 대역 주파수의 억압 특성의 향상을 가져온다. 기존의 수동소자들을 이용한 LTCC 대역통과 필터 설계 논문들은 J 인버터를 이용한 프로토타입의 등가 회로에 커패시터 성분을 병렬, 직렬 연결하여 두 개의 전송 영점을 발생 시킨 논문^{[5][6]}들과 프로토타입의 등가회로에 영상법을 이용하여 하나의 전송 영점을 발생 시키는 논문들로 나뉜다^[7].

본 논문에서는 J 인버터를 이용한 체비셰프 대역통과 프로토타입으로 구성된 L, C 소자들에 귀환 커패시터를 Delta 형 네트워크로 병렬 연결함으로써 두 개의 전송 영점을 갖도록 하였다.

II. 이론

$$Y = \begin{pmatrix} y_{11} & y_{12} \\ y_{21} & y_{22} \end{pmatrix}$$

그림 1은 귀환 커패시터에 C_g 를 포함시킨 대역 통과 필터의 등가 회로를 나타낸 것이다. 귀환 커패시터의 성분은 C_f, L_f 로 세분화 하였고, 그라운드와 귀환 커패시터와의 영향을 C_g 로 표현하여 병렬 네트워크로 연결된 귀환 구조를 Delta 네트워크로 표현 하였다. 입출력 포트와 공진 구조 사이의 커패시턴스의 영향은 등가 회로 상에 C_1, C_0 로 나타낼 수 있고, 공진 구조의 인덕터, 커패시터 성분은 각각 C_p, L_p 로 나타내었다. 또한 구조상의 상호 인덕턴스 성분에 대한 영향을 MM으로 등가 회로 구조에 표현하였다^{[2][3][4][5][6][7]}. 병렬로 연결된 네트워크의 상측과 하측의 어드미턴스 파라미터의 행렬은 식 (1)과 같이 서로 더하여 질 수 있다.

$$(y) = (y') + (y'') \quad (1)$$

즉, 상측 네트워크와 하측 네트워크를 각각 회로 해석하여 어드미턴스 파라미터의 행렬로 변환한 후 더하는 과정을 통해 전체 네트워크 해석을 할 수 있다. 본 논문에서는 Delta 네트워크 해석을 이용하여 상측 네트워크의 어드미턴스 파라미터를 구하였고, 절점 해석을 이용하여 하측 네트워크의 어드미턴스 파라미터를 각각 구하였다. 구하여진 각각의 어드미턴스 파라미터는 다음과 같다.

$$(y') = \begin{pmatrix} sC_g + \frac{1}{2}sC_f + 1/sL_f & -(\frac{1}{2}sC_f + 1/sL_f) \\ -(\frac{1}{2}sC_f + 1/sL_f) & sC_g + \frac{1}{2}sC_f + 1/sL_f \end{pmatrix} \quad (2)$$

$$(y'') = \begin{pmatrix} y_{11} & y_{12} \\ y_{21} & y_{22} \end{pmatrix} = \frac{sC_f C_0}{(sC_1' + 1/sL_{p1})(sC_2' + 1/sL_{p2}) - 1/s^2 MM^2} \cdot \begin{pmatrix} sC_2' + 1/sL_{p2}' & -1/sMM \\ -1/sMM & sC_1' + 1/sL_{p1}' \end{pmatrix} \quad (3)$$

$$\begin{cases} C_1' = C_1 + C_{p1} & C_2' = C_0 + C_{p2} \\ L_1' = L_{p1}/MM & L_2' = L_{p2}/MM \end{cases} \quad (4)$$

전체 어드미턴스 파라미터는 식 (1)에 의해 다음과 같이 정리된다.

$$= \begin{pmatrix} sC_g + \frac{1}{2}sC_f + 1/sL_f + y_{11} & -(\frac{1}{2}sC_f + 1/sL_f) + y_{12} \\ -(\frac{1}{2}sC_f + 1/sL_f) + y_{21} & sC_g + \frac{1}{2}sC_f + 1/sL_f + y_{22} \end{pmatrix} \quad (5)$$

전송 영점은 아래의 식을 만족하는 주파수에서 발생한다.

$$-(\frac{1}{2}sC_f + 1/sL_f) + y_{12} = 0 \quad (6)$$

식 (6)을 전개 하여 s도메인의 함수로 전개하면 다음과 같이 4차 함수로 표현이 되고, 이는 2개의 실근을 갖는다.

$$s^4 C_1' C_2' + s^2 (\frac{C_1'}{L_2'} + \frac{C_2'}{L_1'} + \frac{2C_f C_0}{MM \cdot C_f}) + (\frac{1}{L_1' L_2'} + \frac{C_f C_0}{L_f \cdot MM} - \frac{1}{MM^2}) = 0 \quad (7)$$

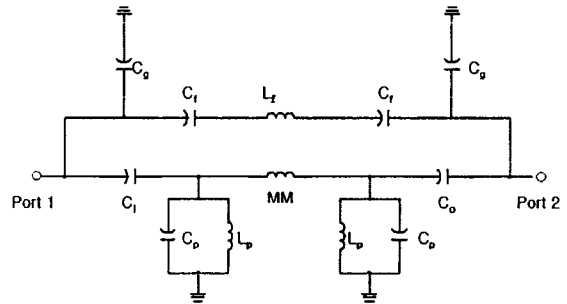


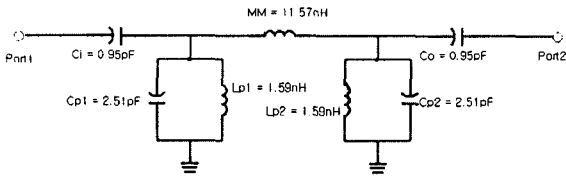
그림 1. 제안된 대역 통과 필터의 등가 회로

III. 대역 통과 필터의 회로 구성

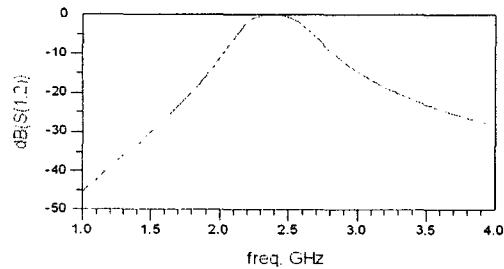
앞 절의 등가회로 해석의 적용을 위해서는 인버터를 이용한 대역 통과 필터의 등가 회로 구성이 선행되어야 한다. 그림 2의 (a)는 중심 주파수 2.4GHz, FBW=0.15, 0.2dB ripple, L=1.4nH의 파라미터를 가지고 J인버터로부터 변환된 대역 통과 필터의 등가 회로도 이다. 그림 2의 (b)는 그림 2의 (a)에 대한 주파수에 따른 S21 곡선을 나타낸 것이다. 그림 2의 (c)는 기존 논문의 귀환 커패시터를 이용한 등가 회로이고^[5], 그림 2의 (d)는 본 논문에서 제안한 그림 (1)의 등가 회로에서 C_g 를 제외한 등가 회로를 이용하여 구성한 대역 통과 필터의 등가 회로를 나타낸 것이다.

그림 2의 (e)는 그림 2의 (c)의 귀환 커패시터 C

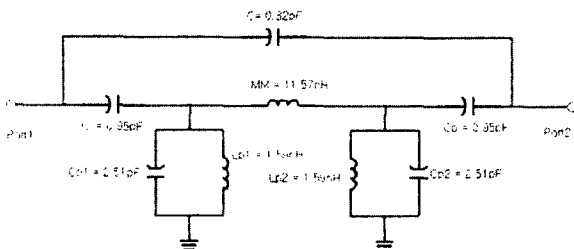
를 0.08pF~0.16pF 사이에서 0.02pF 간격으로 변화시키며 y12와 C에 의한 써셉턴스의 변화에 따른 전송 영점의 위치 변화를 관찰한 것과, 그림 2의 (d)의 L_f 를 0.2nH로 고정하고 C_f 를 0.08pF~0.16pF 사이에서 0.02pF 간격으로 변화시킨 것과 C_f 가 0.24pF, 0.32pF 일 때를 식 (6)을 이용하여 전송 영점의 위치 변화를 관찰한 것을 겹쳐서 도시한 그림이다. 그림에서 C_f 가 C의 두 배의 값을 가질 때, 완전히 겹치는 것을 확인할 수 있다. 또한 두 경우 모두 커패시턴스 값이 증가할수록 전송 영점이 통과 대역에 가까워지는 것을 보인다. 즉, 귀환 커패시터의 커패시턴스 값을 증가 시킬수록 통과 대역 주변 주파수의 차단 특성은 향상된다. 하지만, 그림 2의 (f)에서 보듯이 전송 영점의 하측 대역과 상측 대역의 차단 특성은 커패시턴스 값이 증가 할수록 좋지 않은 특성을 보인다. 본 논문에서는 이를 개선하기 위해 그림 2의 (a)의 등가 회로를 이용하여 그림 2의 (g)의 등가 회로를 구성하였다. 향상된 결과는 그림 2의 (d)의 등가 회로와 그림 2의 (g)의 등가 회로를 해석하여 주파수에 따른 S21 곡선을 도시한 그림 2의 (h)를 통해 확인할 수 있다.



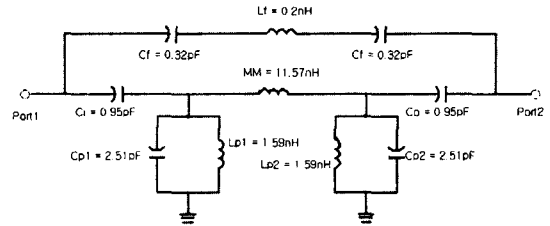
(a) J 인버터를 이용한 대역 통과 필터의 등가 회로



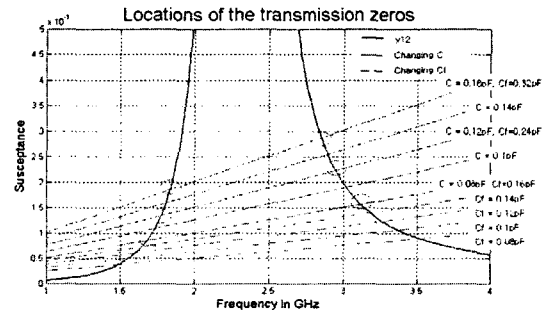
(b) 주파수에 따른 S21 곡선



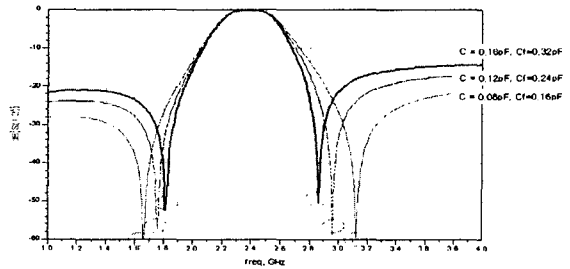
(c) 기존 논문의 귀환 커패시터를 이용한 등가 회로



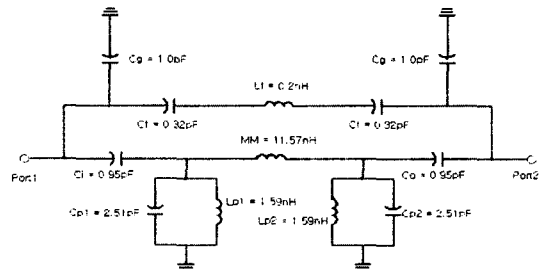
(d) C_g 를 제외하여 구성한 그림 1의 등가회로



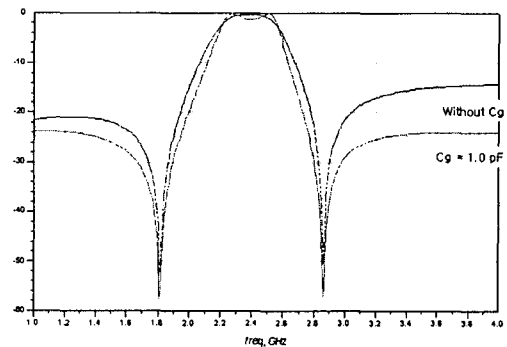
(e) 전송 영점의 위치 변화



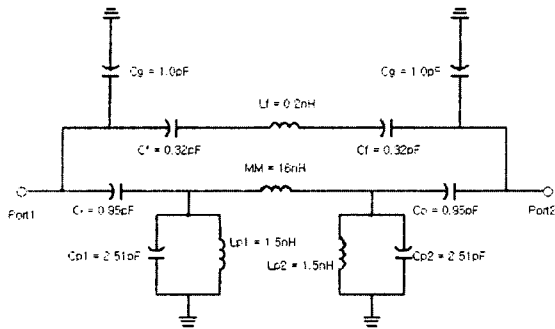
(f) C, C_f 에 따른 S21 특성 변화



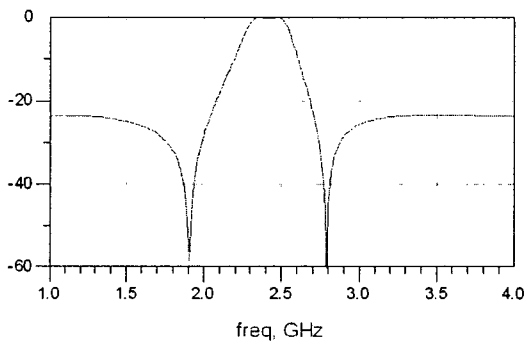
(g) 그림 1의 등가 회로로 구성된 대역 통과 필터



(h) C_g 를 이용한 차단 특성 향상
그림 2. C_g 를 이용한 대역 통과 필터 설계



(a) MM값과 L값을 수정한 등가회로



(b) 그림 4-7 (a)의 주파수 응답 특성

그림 3. 리플 크기를 수정한 대역 통과 필터

그림 2의 (h)의 결과는 C_g 를 첨가하였을 때, 폴의 위치는 변화가 없고 차단특성이 우수해지는 것을 보인다. 하지만 중심 주파수에서 리플이 발생하므로, 이를 고려한 설계를 해야 한다. 아래의 식은 식 (5)의 전체 어드미턴스 행렬을 S 파라미터의 행렬로 변환한 것이다.

$$[S] = \begin{pmatrix} \frac{(Y_0 - y_{11})(Y_0 + y_{22}) + y_{12}'y_{21}'}{\Delta Y} & \frac{-2y_{12}'Y_0}{\Delta Y} \\ \frac{-2y_{21}'Y_0}{\Delta Y} & \frac{(Y_0 - y_{22})(Y_0 + y_{11}) + y_{12}'y_{21}'}{\Delta Y} \end{pmatrix} \quad (8)$$

$$\Delta Y = (y_{11}' + Y_0)(y_{22}' + Y_0) - y_{12}'y_{21}' \quad (9)$$

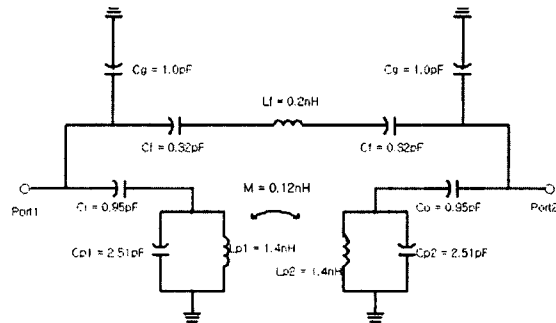
C_g 성분은 ΔY 값을 증가 시켜 차단 특성을 향상시키는 역할을 한다. 하지만 다른 값은 고정하고 C_g 성분만을 증가 시킬 경우, 통과 대역의 특성도 변화하게 되는 단점이 있다. 특히 리플이 있는 체비세프 프로토타입은 더욱 심한 리플을 갖게 되므로 중심 주파수에서 식(8)의 S_{11} 값이 0가 되도록 MM값을

조정해 주거나 리플의 크기를 줄인 프로토타입을 사용하여야 한다. 그림 3의 (a)는 MM 값이 변형된 프로토타입을 사용한 등가회로이고, (b)는 (a)의 S_{11} , S_{21} 응답 특성이다.

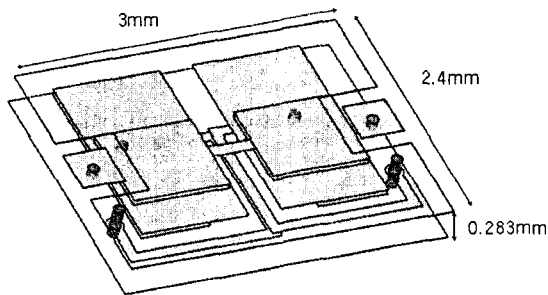
IV. 구조 설계

그림 3의 (a)는 J-인버터를 이용하여 체비세프 프로토타입으로 구성된 등가 회로에 귀환 커패시터, 귀환 커패시터와 그라운드간의 커패시턴스, 식 (8)을 이용하여 S_{11} 의 값이 0이 되는 MM 값과 L 값으로 변환 등을 추가시킨 등가 회로 모델이다. 하지만 등가회로 상의 직렬로 연결된 16nH의 인덕턴스 값을 갖는 인덕터를 직접 구현하는 데에는 많은 어려움이 있다. 이를 구현하기 위해서는 관내 파장의 1/8이 넘어가는 길이로 구현해야 하며, SRF(Self Resonance Frequency)가 낮은 인덕터를 사용해야 하기 때문이다^[1]. 본 논문에서는 이를 소형화된 Strip 구조로 구현하기 위해 그림 3의 (a) 등가회로의 Delta 인덕터 연결 구조를 Y-delta Transform을 이용하여 Delta 네트워크를 Y형 네트워크로 변환한 후 이를 다시 상호 인덕턴스를 포함한 등가 회로로 변형 하였다^[5].

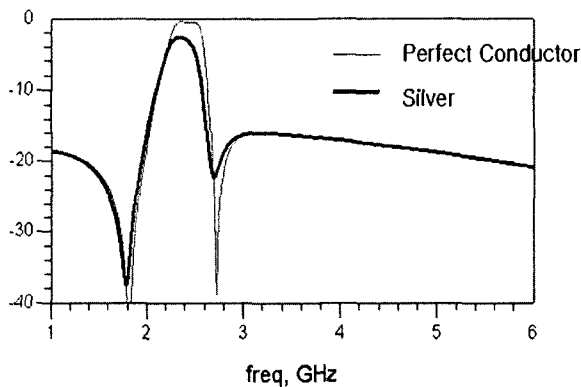
그림 4의 (a)는 위의 방법으로 계산한 결과에 의해 재구성된 등가회로이다. 그림 3의 (a)의 결과와 등가임을 확인할 수 있다. 그림 4의 (b)는 그림 4의 (a)의 등가회로의 L, C 소자들을 구현한 구조도이다^[1]. 필터의 사이즈는 $2.4mm \times 3mm \times 0.28mm$ 이며 통과 대역에서의 삽입 손실은 2.4Ghz에서 2.8dB, 2.45Ghz에서 3.2dB이다. tangent loss 값은 0.0045로 하였고, 도체는 두께가 $7 \mu m$ 인 은을 사용하였다. 그림 4의 (c)는 HFSS9.0을 이용하여 그림 4의 (b)를 해석한 S_{21} 의 주파수 응답 특성을 보인 것이다. 완전 도체의 경우 그림 3의 (b)와 일치함을 보인다.



(a) 구조 설계를 위한 최종 등가 회로



(b) 구조도



(c) 주파수에 따른 S21 응답 특성
그림 4. 대역 통과 필터 설계

V. 결론

본 논문에서 참조한 설계 방식들은 L, C 소자를 각각 구현하여 소형화된 LTCC 대역 통과 필터를 설계하는 일반적인 방법이다^{[1][5][6][7]}. 참조된 논문들은 그라운드와 신호도체 사이의 커패시터를 기생 커패시터로 간주하여 영향을 최소화 하려하거나^[5], 전체 커패시터 성분으로 간주하여 설계해 왔었다^{[6][7]}. 그 결과 신호 도체와 그라운드 사이를 넓이기 위해 층수가 많은 구조를 사용하였다. 본 논문은 이를 Delta 네트워크의 커패시턴스 성분으로 대체하여 차단 대역에서의 역압 특성을 조절함으로써 초박막형 LTCC 대역 통과 필터를 설계하였다.

참고 문헌

- [1] 김유선, 남훈, 정진우, 이재춘, 임영석, "LTCC 회로 설계를 위한 수동 소자 Modeling" 전자파기술 하계 학술 대회 논문집 pp. 113-117, 2005.06 .
- [2] Jia-Sheng and M. J. Lancaster, "Microstrip Filters for RF/Microwave Applications." Willey-

Interscience, 2001, pp. 29-75.

[3] George L. Matthaei, Leo Young, E.M.T. Jones, "Microwave Filters, Impedance-Matching networks and Coupling Structures." Artech House, Dedham, Mass., Chapter 4, 8, 1980.

[4] David M. Pozar, "Microwave Engineering." second edition, Wiley, Chapter 2, 4, 8, 1998.

[5] L.K. Yeung and K.-L. Wu, "A compact second-order LTCC bandpass filter with two finite transmission zeros," IEEE Trans. Microwave Theory and Tech., vol. 51, no. 2, pp. 337-341, Feb. 2003.

[6] C.F. Chang and S. J. Chung, "Bandpass Filter of Serial Configuration With Two Finite Transmission Zeros Using LTCC Technology." IEEE Trans. Microwave Theory and Tech., vol. 53, no. 7, pp. 2383-2388, JULY 2005.

[7] A. Sutono, J. Laskar, and W. R. Smith, "Design of Miniature Multilayer On-Package Integrated Image-Reject Filters." IEEE Trans. Microwave Theory and Tech., vol. 51, NO. 1, pp.156-162, Jan. 2003.

M E M O