

# PCM 입력의 DSD 인코더를 위한 디지털 필터 설계

## Digital Filter Design for the DSD Encoder with Multi-rate PCM Input

문동욱\*, 김낙교\*\*  
(Dong-Wook Moon, Lark-Kyo Kim)

**Abstract** - The DSD(Direct Stream Digital) encoder, which is a standard for SACD(Super Audio Compact Disc) proposed by Sony and philips, use 1 bit representation with a sampling frequency of 2.8224 MHz ( $64 \times 44.1$  kHz). For multi-rate PCM (Pulse Code Modulation) input like as 48/96/192 kHz, a external sample-rate converter is necessary to the DSD encoder. This paper has been proposed a digital filter structure composed of sample-rate converter and interpolation filter for the DSD encoder with multi-rate (48/96/192 kHz) PCM input, without a external sample-rate converter.

**Key Words** : Audio processing, Audio coding, High-resolution Audio, High-Fidelity Audio, SACD, DSD

### 1. 연구 배경

지난 사반세기 동안 디지털 오디오의 표준으로 자리 잡았던 CDDA(Compact Disc Digital Audio)를 대체하기 위한 고음질 미디어의 경쟁은 매우 치열하게 진행되고 있다. 그 중, Sony 와 Philips 가 상용화한 SACD 는 기존 CDDA 와의 호환성을 기반으로 소프트웨어 시장에서의 빠른 점유를 통해 DVD(Digital Versatile Disc) 포맷 진영의 DVD-Audio 보다 비교적 우월한 위치를 가지고 있다. SACD 는 PCM 방식의 CDDA 나 DVD-Audio 와는 달리 DSD 라 이름 붙여진 부호화 방식을 사용하는데, DSD 는 44.1 kHz 의 64 배인 2.8224 MHz 의 표본화 주파수로 동작하는 시그마-델타 변조(Sigma-Delta Modulator : SDM)를 기본으로 되어있다. 따라서, 표본화 주파수 44.1/88.2/176.4 kHz 의 PCM 입력에 대해서는 시그마-델타 변조기 전단에 각각 64/32/16 배 과표본화를 필요로 한다. 반면, 샘플링 주파수 48/96/192 kHz 의 PCM 신호에 대해서는 통상 외부에 표본화율 변환기를 통해 44.1 kHz 혹은 88.2 kHz로 변환하는 과정을 필요로 한다. 그러나 표본화율 변환기가 과표본화기와 저표본화기가 결합된 구조임을 생각해본다면, 비동기의 낮은 표본화 주파수로 변환 이후 다시 과표본화를 통해 높은 표본화 주파수로 변환하는 것은 효율적인 방법이라고 보기 힘들다. 본 논문에서는 외부의 표본화 주파수 변환기 없이 표본화 주파수 48/96/192 kHz 의 PCM 입력에 대응하는 DSD 인코더(encoder)를 위한 디지털 보간 필터의 효율적인 설계에 관해 살펴보고, 표본화 주파수 48/96/192 kHz 의 PCM 신호를 2.8224 MHz 의 표본화

주파수로 변환하는 표본화율 변환기와 디지털 필터의 설계를 검토하고자 한다.

### 2. 디지털 필터 설계

#### 2.1 DSD (Direct Stream Digital) 의 개요

SDM 은 저 비트 양자화(low-bit quantization)에서 생기는 양자화 잡음을 피드백 루프 상의 잡음 성형 필터(noise shaping filter)를 통해 신호 대역 밖으로 집중시키는 대신 신호 대역에서는 원하는 해상도를 얻는 구조로 이루어져 있다. DSD 는 SDM 을 기초로 하여 표본화 주파수는 2.8224 MHz 의 1 비트 양자화를 표준으로 하고 있는데, 인코딩된 음원은 DC 에서 100 kHz 의 주파수특성과 120 dB 이상의 다이내믹 레인지(dynamic range) 등, 고음질 미디어로서의 조건을 충족시키고 있다. DSD 의 장점은 인코딩된 음원을 간단한 저역통과 필터만으로 아날로그 음원으로 변환할 수 있으며, 또한 저표본화기를 거치면 PCM 신호로의 변환이 간단하다는 것과 1 비트 양자화를 기본으로 구성되었기 때문에 디지털 증폭기로 응용되는 차세대 음향기기의 대응에 보다 적합한 구조라는 것에 있다[1]. 그림 1 은 아날로그 입력에 대응하는 DSD 인코더의 기본 구성을 보여준다.

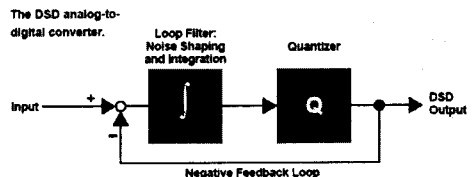


그림 1. 아날로그 입력의 DSD 인코더 구조

\* 正 會 員 : 建 國 大 學 電 氣 工 學 科 博 士 課 程  
\*\* 正 會 員 : 建 國 大 學 電 氣 工 學 科 教 授 · 工 博

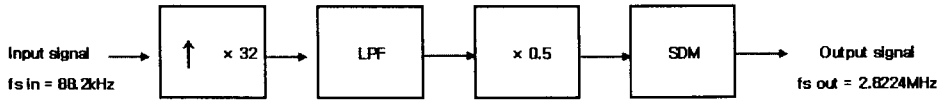


그림 2. PCM 입력의 DSD 인코더의 구성

## 2.2 PCM 입력의 DSD 인코더와 표본화 주파수 문제

88.2 kHz의 PCM 입력에 대응하는 DSD 인코더는 그림 2와 같은 구성을 갖는다. 과표본화기는 표본화 주파수 88.2 kHz의 PCM 신호를 32 배 과표본화하여 2.8224 MHz 표본화 주파수로 변환하여, SDM의 입력으로 전해준다. 그러나, PCM 기반의 디지털 오디오에 있어서 표본화 주파수가 44.1 kHz의 체배 주파수만 쓰이는 것은 아니다. 민수용 포맷의 DAT(Digital Audio Tape)에서는 48 kHz가 쓰이며, 그 외 MPEG 등의 오디오 부호화에서는 8~96 kHz의 표본화 주파수가 사용된다. 또한, 프로용 음향 장비 및 DVD-Audio에서는 192 kHz의 표본화 주파수도 사용되고 있다. 현실적으로 표본화 주파수는 8~192 kHz 사이에서 통상 8/11.025/12 kHz의 체배 주파수들이 사용되어지고 있다. 이런 다양한 표본화 주파수가 존재하기 때문에, 음향 장비에 있어서 표본화를 변환기의 필요성이 대두되었는데, 특히 DAT의 민수용 기기가 상용화된 '80년대 말부터 효율적인 표본화율 변환기의 설계에 대해 많은 연구가 이루어졌다.

## 2.3 표본화율 변환기와 디지털 필터

### 2.3.1 디지털 오디오용 표본화율 변환기

표본화율 변환기는 과표본화와 저표본화의 결합으로 구성되는 것이 기본이다. 48 kHz의 표본화 주파수를 44.1 kHz

로 변환하기 위해서는 두 표본화 주파수 비인 147:160 사이의 동작을 행하는 다중 표본화율 변환기를 설계해야 하는데, 여기에는 147 배의 과표본화,  $\pi/147$  및  $\pi/160$ 의 차단 주파수를 갖는 저역통과 필터, 그리고 1/160의 저표본화 과정이 필요하다. 일반적으로 효율적인 표본화율 변환기의 설계에는 다단계(multi-stage)구조 기법과 sinc 함수를 이용한 기법, B-spline을 이용하는 기법, 가변 지연 값의 함수로 보간을 수행하는 farrow 구조를 이용한 기법 등이 쓰이고 있다[2]. 본 논문에서는 다단계 구조로 48/96/192 kHz의 표본화 주파수를 2.8224 MHz의 표본화 주파수로 변환하는 표본화율 변환기를 설계하고자 한다.

### 2.3.2 DSD 인코더를 위한 디지털 필터의 설계 사양

96 kHz의 표본화 주파수를 2.8224 MHz의 표본화 주파수로 변환하려면 147:5의 표본화율 변환기가 필요로 하는데, 이 과정에 필요한 저역통과 필터를 구성함에 있어서, 계산량과 메모리 요구량을 줄이기 위해서는 다단계 구성이 유리한 것이 많은 연구를 통해 잘 알려져 있다[3]. 따라서, 147 배의 과표본화 과정을  $3 \times 7 \times 7$  배의 단계로 나누어 수행하는 것이 가장 효율적임을 예상할 수 있으며, 이를 기반으로 그림 3과 같은 구조의 표본화율 변환기를 설계할 수 있다. 전체 사양으로는 DSD의 특성을 고려하여  $0.4572 \times F_{sin}$ 까지의 통과 대역에서  $\pm 0.0001$  dB 이내의 리플 크기 응답과  $0.5428 \times F_{sin}$  이상의 저지 대역에서  $-130$  dB 이하의 응답을 목표로

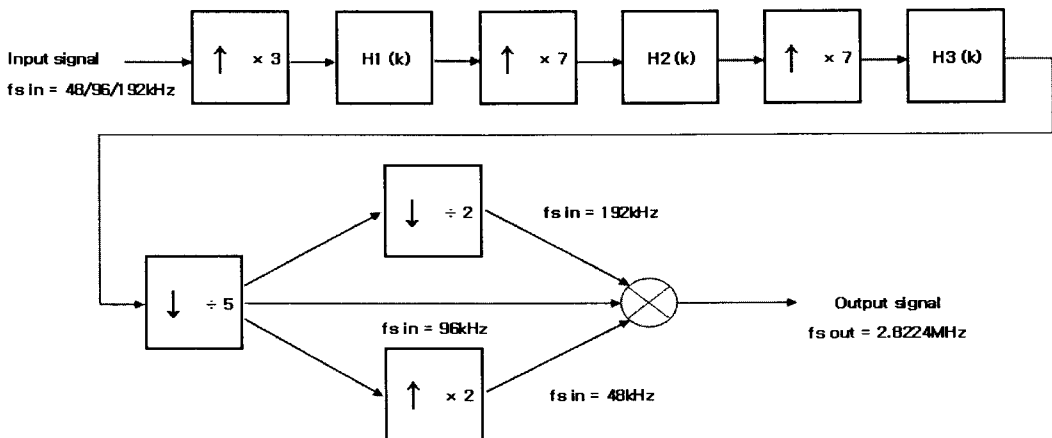


그림 3. 48/96/192 kHz의 표본화 주파수에 대한 표본화율 변환기

한다.

일반적으로 디지털 필터는 비회귀성 구조에 적합한 FIR (Finite Impulse Response) 필터와 회귀성 구조에 적합한 IIR (Infinite Impulse Response) 필터로 구성되는데, FIR 필터는 필터 계수가 IIR 필터에 비해 많이 필요하고 따라서 계산량과 메모리 요구량이 많이 필요하다는 단점이 있으나, 선형 위상 특성으로 군지연이 일정한 장점 때문에, 위상 특성이 중요한 오디오 응용에 있어서는 FIR 필터를 구성하는 것이 보편적이다.

FIR 필터의 구성에 필요한 필터 계수는 다양한 방법으로 구할 수 있다. 크게, 푸리에 시리즈(fourier series)에 근거한 윈도우(windows)함수의 곱합을 이용하는 방법과 리메즈 치환 기법(remez exchange algorithm)에 기초한 최적 계수를 구하는 가중 체비셰프(weighted chebyshev)방법으로 나눌 수 있다. 가중 체비셰프 방법으로는 Parks-McClellan의 최적 필터 설계가 대표적이며, 이를 기초로 개선된 여러 가지 방법 등이 연구되어졌다. 계수의 선정에 있어서 좌우 대칭의 필터 계수를 선택하면 메모리 요구량을 줄일 수 있으며, 특히 1/N 밴드의 주파수 특성을 갖는 필터 설계에 대해서는 다음과 같은 조건을 만족하도록 계수를 결정하면, 계산량과 메모리 요구량을 더욱 감소시킬 수 있다[4][5].

$$h(n) = \frac{1}{N} \quad n = 0$$

$$h(n) = \begin{cases} 0 & n = Np, p \neq 0 \\ h_n & n \neq Np \end{cases} \quad (1)$$

이를 만족하는 1/2 밴드의 디지털 필터의 설계에 대해서는 Willson-Orchard의 방법이 매우 효과적인데, 대단히 적은 횟수의 연산만으로 균일 평탄 필터(equi-ripple filter) 특성을 갖는 최적의 필터 계수를 구할 수 있다[6]. 그러나 N이 2가 아닌 경우에는 조건을 만족하는 필터의 계수를 구하기가 까다로우며, N의 크기가 클수록 줄어드는 디지털 필터의 계산량과 메모리 요구량이 적어지므로, 필터의 계수를 구하는 난점에 비한다면 큰 이득을 얻지 못하게 된다.

입력된 샘플 사이에 두 개씩의 0 값의 샘플을 삽입하는 3배 과표본화기 다음에는  $\pi/3$ 의 차단 주파수를 갖는 저역통과 필터  $H_1(k)$ 를 설계해야 한다. 명세 사양으로부터 저역통과 필터의 통과 대역은  $0.3048\pi$ 까지 되어야함을 알 수 있으며, 다음 단의 손실을 고려하여 통과 대역에서  $\pm 0.00005$  dB 이내의 리플 크기 응답과 저지 대역에서  $-130$  dB 이하의 응답 특성을 갖도록 해야한다. 7배 과표본화기 다음의 저역통과 필터  $H_2(k)$ 는  $\pi/7$ 의 차단 주파수를 갖도록 설계해야 한다. 이 단계에서의 필터링의 대상이 3배 과표본화기에서 생성되는  $3 \times F_{\text{sin}}$  근방의 이미지 신호이므로 비교적 완만한 필터 특성이면 충분하고, 명세 사양으로부터 통과 대역은  $0.04762\pi$ 가 되어야 한다. 세 번째의 저역통과 필터  $H_3(k)$ 에 있어서도 차단 주파수는  $\pi/7$ 이지만, 통과 대역은  $0.0068\pi$ 로 설계하면 된다. 입력 표본화 주파수가 48 kHz인 경우에는 마지막 단계 2배 과표본화기를 추가로 필요로 하는데, 이 경우는 저역통과 필터 없이 S/H(sample and hold)로 구성하여도 원하는 특성을 만족할 수 있음을 확인할 수 있다.

### 2.3.3 시뮬레이션 결과

$H_1(k)$ 은 균일 평탄 필터 특성에 근접하기 위해서 체비셰프 윈도우 함수 방법을 이용하면 식(1)을 만족하는 1/3 밴드 FIR 필터를 설계할 수 있다. 설계 사양으로부터 필터 계수를 구하면 323 개의 필터 계수를 얻을 수 있으며, 필터 구성에 필요한 연산기와 메모리량은 각각 217 개와 109 개이다.  $H_2(k)$ 과  $H_3(k)$ 에 대해서는 다중치환 기법(multiple exchange algorithm)을 이용하면 각각 83 개 및 55 개의 필터 계수를 구할 수 있으며, 이에 필요한 메모리량은 각각 42 개 및 28 개가 된다. 따라서 전체 355 개의 연산기와 179 개의 메모리가 필요하며, 이에 대한 전체 응답 특성을 구하면 통과 대역에서는  $\pm 0.0001$  dB, 저지 대역에서는 약  $-130.3$  dB의 특성을 보여주며 목표 사양을 만족함을 확인할 수 있었다.

### 3. 결론 및 향후 과제

본 논문에서는 표본화 주파수 48/96/192 kHz의 PCM 입력에 대응하는 DSD 인코더의 설계를 위한 표본화를 변환기와 디지털 필터의 구성에 필요한 여러 가지 조건을 알아보았다. 또한, 이에 따라 설계 사양을 정하고 목표 사양을 만족하는 디지털 필터를 구성해보았다.

본 논문의 디지털 필터는 DSD 인코더의 특성을 특별히 고려하지 않고 설계된 것이지만, SDM이 IIR 필터의 특성을 가진다는 점을 고려해본다면, DSD 인코더의 SDM 응답 특성을 보상하는 디지털 필터의 설계에 대해서도 연구되어야 할 필요가 있다. 또한, 표본화 주파수 16/32/64 kHz의 PCM 입력에도 대응할 수 있도록 설계를 추가하면 상용화된 모든 표본화 주파수의 PCM 신호에 대응 가능한 DSD 인코더가 설계 가능할 것이다.

### 참고 문헌

- [1] Sony Electronics Inc. and Philips Electronics N.V, "Super Audio Compact Disc - A Technical Proposal", 1997
- [2] 이용희, 김인철, "오디오 신호를 위한 표본화를 변환 알고리즘의 성능 비교", 대한 전자공학회 하계종합학술대회 논문집, 1호, 제25권, pp. 187-190, 2002.
- [3] M. O. J. Hawksford and W. Wingerter, "Oversampling Filter Design in Noise-Shaping Digital to Analog Conversion", JAES, vol. 38, no. 11, pp 845-856, Nov. 1990.
- [4] J. H. McClellan, T. W. Parks, and L. R. Rabiner, "A computer program for designing optimum FIR linear phase digital filters", IEEE Trans. Audio Electro-acoustic, vol. AU-21, no. 6, pp 506-526, Dec.1973.
- [5] F. Mintzer, "On half-band, third-band, and nth-band FIR filters and their design", IEEE Trans, Acoustics, Speech, and Signal Processing, vol. ASSP-30, no. 5, pp 734-738, Oct.1982.
- [6] A. N. Willson, Jr. and H. J. Orchard, "A design method for Half-Band FIR Filters", IEEE Trans, Circuits and Systems-I: Fundamental theory and applications, vol. 45, no. 1, pp 95-101, Jan. 1999.