정보 및 제어 심포지엄(ICS '05) 2005. 5. 14

PDP 고효율 고화질 구동 알고리즘 설계 및 FPGA 구현

A new Driving Algorithm Design and Implementation for High Efficiency and High Image Quality in PDP

차수익*, 이동호**
(Soo-Ik Cha and Dong-Ho Lee)

Abstract - This paper proposes the new subfield method to erase reverse gray levels and low gray level contour in AC plasma display panel(PDP). In the conventional method, it is supposed that output luminance levels of a PDP increase regularly. But actual output luminance levels of a PDP increase irregularly. Therefore, conventional methods are unable to effectively reduce low gray-level contours and reverse gray levels. Accordingly, a new subfield method is applied to improve the low gray-level expression in PDP. Conclusively this paper clear proof that a new subfield method can suppress low gray-level contours and reverse gray levels more effectively than conventional methods.

Key Words : Plasma display panel : Low gray level contour : Subfield : Selective erase

1. 서 론

ADS 구동방식의 PDP에서 계조는 일반 브라운관인 CRT와는 달리 디지털 방식으로 구현된다. CRT는 각 셀에 주사되는 전자빔의 강도를 아날로그적으로 변화시켜서 형광체의 발광 강도를 조절하지만 PDP에서는 유지방전 펄스의 수를 차등화 함으로서 계조 표현을 얻는다. PDP는 256계조의 구현을 위하여 1TV 필드인 16.7ms에 해당하는 시간을 모두 8개의 서브필드로 구분하고 각 서브필드 안에서 전체 셀의 벽전하를 모두 균일하게 소거하여 주는 초기화 단계(reset), 특정 위치의 셀들 내에 벽전하를 형성시키기 위한 데이터 기입단계(address) 그리고 표시(display)를 위한 유지방전 단계(sustain)를 수행한다. 이때 각 서브필드 안의 유지방전 펄스의 수는 8비트로 차등화 되어 있다. 이론적으로 PDP의 각 서브필드가 나타내는 휘도 레벨은 1, 2, 4, 8, 16, 32, 64, 128로써 2배씩 증가하게 된다. 그래서 원하는 휘도 레벨의 표현은 각 서브필드에 데이터 기입을 하여 유지 방전을 행하게 된다. 예를 들어 어떤 특성 셀에 휘도 레벨을 116으로 하기 위해서는 5 ,6, 7번째 서브필드 (16+32+64=112) 에서만 쓰기 방전을 해주면 되고, 휘도를 최대로 하기 위해선 모든 서브필드에서 쓰기 방전을 수행하면 된다. 결국 한 장의 그림을 제대로 구성하기 위해서 8장의 불완전한 그림이 병렬로 합쳐지며 우리의 눈은 잔상 효과로 인하여 하나의 영상으로 인식한다. 이러한 PDP의 계조 표시방법을 그림 1에 나타내었다.

저자 소개
* 準 會 員 : 慶北大學 電子學科 碩士課程
** 正 會 員 : 慶北大學 電子學科 助教授 · 工博

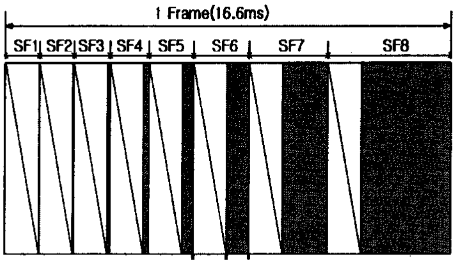

그림 1. ADS 구동 방식
Fig. 1. ADS Display Method

2. 제안하는 구동 방식

2.1 기존의 방법

기존에는 영상 표시 장치로 사용되는 AC-PDP는 유지방전 구간에서 발생하는 방전에 의해서만 빛이 발생한다는 가정으로 각각의 서브필드가 나타내는 휘도 레벨은 1, 2, 4, 8, 16, 32, 64, 128로써 2배씩 증가하게 됨으로 입력 신호에 대하여 선형적인 출력 특성을 가진다고 알려져 왔다. 하지만 실제 AC-PDP의 출력 휘도 특성은 알려진 것과 차이가 있다. 이상적인 디스플레이의 경우 계조 0의 표현에서 휘도가 0 cd/m^2 이지만, 실제 PDP는 방전 특성에 의하여 유지방전 단계에서 발생하는 방전 이외에도 초기화 단계에서 발생하는 부가적인 휘도가 입력 계조에 상관없이 항상 일정한 량만큼 방출하기 때문에 이상적인 PDP의 출력 휘도를 구현하지 못하게 된다. 또한 각각의 서브필드에서 데이터 기입이 이루어진 셀이 데이터 기입이 이루어지지 않은 셀보다 부가적인 빛이 많이 나오게 된다. 이 영향으로 데이터 기입이 이루어진 셀과 데이터 기입이 이루어지지 않은 셀에 따라 다르게 발생

되는 빛의 영향으로 다수의 서브필드로 구성된 낮은 계조가 하나의 서브필드로 구성된 높은 계조 보다 밝게 보이는 현상이 발생하게 되어 저계조 역전현상이 발생하게 된다. 또한 실제 PDP에서 입력 계조 0부터 50사이에서 사람의 인지 휘도는 매우 천천히 증가하여 저계조 선형성을 크게 훼손하고 있다. 이로 인하여 계조간의 인지 휘도 차이가 작아져서 저계조 의사 윤곽이 나타나게 된다. 그림 2에 이상적인 PDP 출력 휘도와 실제의 PDP 출력 휘도를 비교하였다.

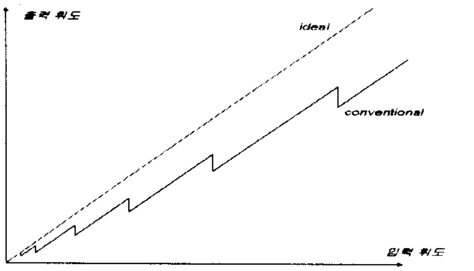

그림 2. 출력 휘도 비교
Fig. 2. ADS Display Method

2.2 제안하는 방법

AC-PDP 구동 파형에서 데이터 기입이 이루어진 셀에서만 부가적으로 빛이 발생되는 구간으로 데이터 기입방전(address discharge), 서브필드 최초 유지방전(first sustain discharge), 소거 방전(erase discharge), 초기화 방전(reset discharge)구간이 있다. 이론적으로 ADS 방식에서 최소 휘도 레벨인 계조 1의 표현을 1쌍의 유지방전으로만 구성되지만 기존의 실제 구동방식에서는 서브필드 최초 유지방전과 소거 방전을 포함하여 1쌍의 유지방전으로 구성되어 있으므로 선형적인 휘도 증가를 기대하지 못한다.

제안한 방법은 데이터 기입을 한 셀과 하지 않은 셀에 따라 다른 방전 특성을 고려하여 각각의 서브필드에서의 유지방전 횟수를 부가적인 빛의 양을 고려하여 계조 표현을 구현하였다. 또한 최소 휘도 레벨인 계조 1의 표현을 서브필드 최초 유지방전과 소거 방전만으로 구성함으로써 부가적으로 발생되는 빛에 속해 있는 요소를 제거하였으며 최소 휘도 레벨을 기존의 방법보다 줄일 수 있어 0.5 계조의 표현이 가능하게 하였으며 저계조에서 휘도 레벨의 증가를 작게 함으로써 저계조 선형성을 향상 시켰다. 제안하는 서브필드 구성법을 표 1에 나타내었으며 부가적으로 발생되는 빛의 요소를 제거하고 남은 빛의 양은 1쌍의 유지방전과 같은 빛의 양을 가진다고 가정한 서브필드 구성법을 나타낸다.

각각의 서브필드에서 최초 유지방전과 소거 방전이 이루어짐으로 기존의 방법으로는 선형적인 방전횟수 증가가 일어나지 못한다. 이를 해결하기위해 모든 서브필드에 포함되어 있는 최초 유지방전 과 소거 방전을 1쌍의 유지방전으로 사용함으로써 부가적으로 발생되는 빛의 요소를 제거한다. 또한 선형적인 방전횟수 증가를 위해 모든 서브필드에서 1쌍의 유지방전을 제거 하여 계조 표현을 1, 2, 4, 8, 16, 32, 64, 128 유지방전 횟수를 갖는 서브필드로 구성하여 부가적인 빛의 요소를 제거하며, 초기화 과정에서 데이터 기입이 이루어진 셀에서 발생되는 추가적인 빛과 데이터 기입 과정에서 발생되는 빛에 의해 일어나는 역전 현상을 서브필드 수가 감소되는 계조 표현에서 유지방전의 수를 추가하여 부가적인 빛의 요소를 보상하는 방법을 사용한다.

표 1. 제안하는 서브필드 구성법
Table 1. suggested subfield architecture

	subfield	ideal sustain	convential sustain	new sustain
	1	1	2	1
	2	2	3	2
	3	4	5	5
	4	8	9	10
	5	16	17	21
	6	32	33	42
	7	64	65	85
	8	128	129	170
sum		255	263	336

3. 시스템 구현 및 실험 방법

3.1 시스템 구현

본 논문에서의 이론을 실험하기 위해 그림 3과 같은 교류형 플라즈마 표시기의 전체 시스템을 설계하였다. 전체 시스템은 영상데이터 처리부분과 디지털 회로 부분, 전력회로 부분의 크게 세 부분으로 나누어진다. 그림 3의 구조로 설계한 전체 시스템은 그림 4와 같다.

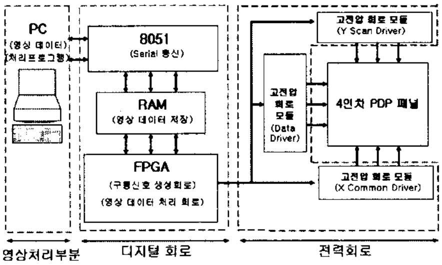

그림 3. 교류형 플라즈마 표시기 시스템 구조
Fig. 3. AC PDP system architecture.

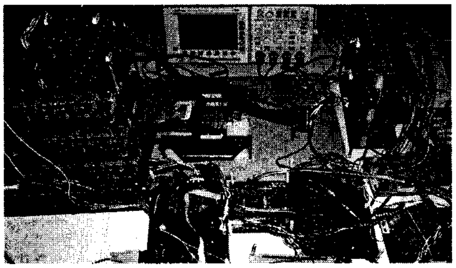

그림 4. 교류형 플라즈마 표시기 전체 시스템
Fig. 4. AC PDP system.

3.1 실험 방법

그림 5는 본 논문에서 사용한 파형중 하나인 Matsushita 구동 파형으로서 특징으로는 초기화 구간에서는 연속되는 다음 필드 또는 프레임에 주는 영향을 최대한 억제하기 위하여 전화면 기입 방전과 전화면 소거 방전을 통하여 전 셀을 균일한 상태로 만들어 어드레스구간에 기입 에러를 방지하여 안정된 어드레스 방전을 실현할 수 있게 된다. 이러한 종래의 구동 파형은 모든 서브필드마다 초기화 구간에 높은 전압(약 400V)의 램프파를 인가하기 때문에 모든 서브필드에서 초기화 방전이 일어난다.

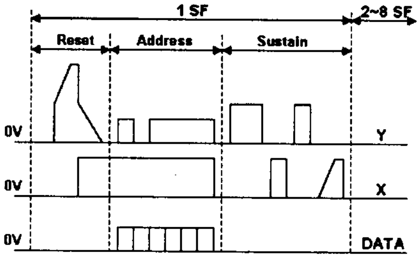

그림 5. 실험에 사용된 Matsushita 구동 파형

Fig. 5. Matsushita driving wave form

그림 6은 Selective Erase 구동파형으로서 특징으로는 한 프레임 내에 첫 번째 서브필드의 초기화 구간에만 전체 초기화 파형을 인가하고, 나머지 서브필드에서는 유지방전을 실행한 셀들만 초기화하여 고 콘트라스트의 영상을 구현할 수 있는 장점을 가지고 있는 구동 파형이다. 그 방법으로는 Y전극의 마지막 유지방전에서는 짧은 펄스(약1us)를 인가하여 세폭 소거를 실행하게 되며, 이것은 펄스폭이 짧기 때문에 방전이 일어난 뒤 벽전하가 다시 형성될 시간이 부족하여 유전체층에 쌓이는 벽전하를 최대한 억제한다. 이렇게 해서 첫 번째 서브필드에서 유지방전은 실행한 셀에 대해서만 두 번째 서브필드에서부터 마지막 서브필드까지 초기화 구간에서 안정적으로 초기화를 실행할 수 있다.

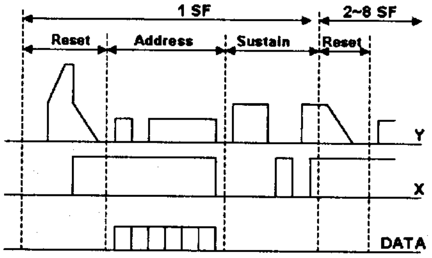

그림 6 실험에 사용된 Selective Erase 구동 파형

Fig. 6. Selective Erase driving wave form

그림 5와 그림 6의 구동파형을 사용하여 PDP가 실제로 출력하는 정확한 출력 휘도를 구하기 위해 4-인치 테스트 패널을 이용하여 각 계조마다 나타내는 휘도를 측정하였다. 구동조건은 180V의 유지방전 전압(sustain voltage)과 60V의 어드레스 전압, 380V의 초기화 전압을 사용하였다. PDP의 출력 휘도는 색차계(CA-100)를 이용하여 측정하였다.

3. 실험 결과 및 결론

실험 결과를 눈으로 확인하기 위하여 그림 7의 기존의 방법과 그림 8의 제안한 방법을 사용하여 계조 1에서 30까지의 계조를 표현하는 영상을 비교하였다. 제안하는 방법의 장점으로는 첫째로 입력 계조가 증가할수록 출력 휘도도 같이 증가하게 하여 저계조에서 의사윤곽 제거할 수 있다. 둘째로 최소 휘도레벨의 감소와 일정한 계조 증가량을 확보하여 저계조에서 의사 윤곽을 감소시킬 수 있다. 셋째로 유지방전의 횟수의 변화만 줌으로써 기존의 구동 방법에 변화를 주지 않는 장점이 있다.

그림 7. 기존의 방법을 사용한 출력 영상

Fig. 7. Output picture of conventional method

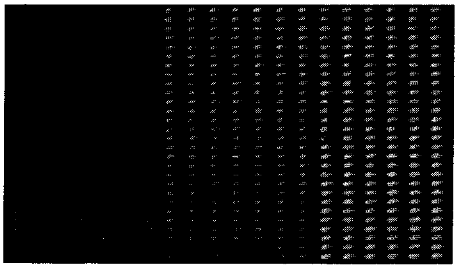

그림 8. 제안한 방법을 사용한 출력 영상

Fig. 8. Output picture of suggested method

참 고 문 헌

[1] Sung-Jin Kang, Hyun-Chul Do, Jung-Hwan Shin, Sung-Il Chien and Heung-Sik Tae, "Reduction of Low Gray-Level Contours Using Error Diffusion Based on Emission Characteristicds of PDP" IEEE Transactions on Consumer Electronics, Vol. 50, No. 2, MAY 2004

[2] Chung-Hoo Park, Sung-Hyun Lee, Dong-Hyun Kim Jae-Hwa Ryu and Ho-Jun Lee, "A New Driving Waveform to Improve Dark Room Contrast Ratio in ac Plasma Display Panel" IEEE Transactions on Electron Devices, Vol. 49, No. 7, JULY 2002

[3] Gun-Su Kim, Hoon-Young Choi, Jun-Hyoung Kim and Seok-Hyun Lee, " New Reset Waveform for the Contrast Ratio improvement of AC-PDP" IEEE Transactions on Electron Deices, Vol. 50, No. 7, JULY 2003