

PFC와 무손실 스너버를 이용한 Two-Transistor Forward Converter의 특성분석

배진용 · 김 용 · 백수현
 동국대학교

Characteristics Analysis of Two-Transistor Forward Converter
 using PFC and Lossless Snubber Circuit

Jin-Yong Bae · Yong Kim
 Dongguk University

Abstract - This paper proposed the two-transistor forward circuit using PFC, lossless snubber and synchronous rectifier for low voltage and high current output. The principle of operation, feature and design considerations is illustrated and verified through the experiment with a 200W(5V, 40A) 100kHz MOSFET based experimental circuit.

1. 서 론

본 논문에서는 PFC와 무손실 스너버를 이용한 TTFC (Two-Transistor Forward Converter)의 특성 분석에 관하여 논하였다. 최근 국제적으로 ICE 61000-3-2와 IEEE 519같은 입력 전류에 대한 고조파 규제가 강화되면서 전원 공급 장치의 역률개선 회로가 필수적으로 되었으며, 컴퓨터, 통신용 시스템, 의료장비 및 음향·영상 시스템의 동작 전원이 고품질의 저전압 DC전원을 요구하고 있으며, 동시에 부하량의 증가로 인하여 대전류의 출력이 필요되는 추세이다.[1-9] 따라서 본 논문에서는 전자장치 및 통신용 장비에 주로 이용되는 출력 200W(DC 5V, 40A)의 부하를 대상으로 효율 개선 방안을 제시하고자 한다.[1-2]

일반적으로 분산형 전원공급 장치에서는 입력단 역률 개선 컨버터(AC 110 or 220V → DC 400V), 중간단 컨버터(DC 400V → DC 48 or 27V) 및 부하단 컨버터(DC 48 or 27 → DC 5 or 3.3V)로 구성되나 본 논문에서는 DC 5V 40A의 부하에 적합한 방안으로 중간단 컨버터와 부하단 컨버터를 하나로 구성한 TTFC를 제안하고, 여기에 PFC, 무손실 스너버와 동기 정류기 강제구동 제어를 응용하여 저전압·대전류 출력에 매우 적합한 컨버터를 제안하고자 한다.

제안된 전력변환 시스템은 기존의 3단 전력 변환에 의한 분산형 전원공급 장치에 비하여 한 개의 단수를 저감시킨 2단 전력변환 방식을 채택함으로써 제어회로의 구성이 보다 간결해진 장점을 지니며, 안정성 향상과 동시에 효율 개선을 이룰 수 있다.

2. 본 론

2.1 TTFC의 효율 관계식

그림 1은 기존의 동기정류기 방식을 이용한 TTFC 회로로 2차측 정류 다이오드 대신 동기정류기를 사용함으로써 전도 손실이 저감되는 장점을 지닌다.[1]

동기정류기 방식 TTFC의 효율은 식(1)로 나타낼 수 있다.[1]

$$\eta_{SR} = \frac{P_o}{P_o + P_{loss} + P_{SR}} \quad (1)$$

여기서, P_{SR} : 동기정류기 손실

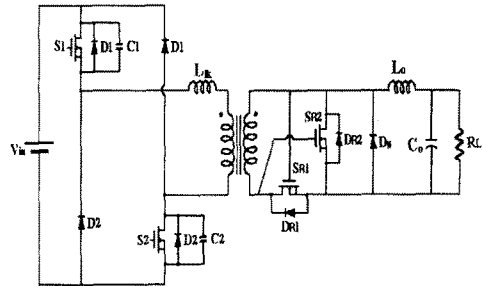


그림 1. 기존의 동기정류기를 이용한 TTFC 회로

식(1)로부터 동기정류기 방식 TTFC의 효율은 식(2)로 나타낼 수 있다.[1]

$$\eta_{SR} = \frac{P_o}{\frac{P_o}{\eta_{diode}} - P_D + P_{SR}} \quad (2)$$

여기서, 동기정류기의 손실은 식(3)으로 나타낼 수 있다.

$$P_{SR} = R_{ds} I_o^2 (1 - D_{dead}) + V_{DSR} I_o D_{dead} + P_{gate} + P_{RREC} \quad (3)$$

식(4),(5)는 동기정류기 S_{R1} , S_{R2} 의 손실을 각각 나타낼 수 있다.

$$P_{SR1} = R_{ds} I_o^2 D_{ON} + \frac{1}{2} P_{gate} + \frac{1}{2} P_{RREC} \quad (4)$$

$$P_{SR2} = R_{ds} I_o^2 (D_{OFF} - D_{dead}) + V_{DSR} I_o D_{dead} + \frac{1}{2} P_{gate} + \frac{1}{2} P_{RREC} \quad (5)$$

여기서,

R_{ds} : 동기정류기의 드레인 소스 사이의 저항

D_{dead} : 동기정류기 S_{R2} 가 동작하지 않는 듀티 구간 (T_{dead} / T_s)

D_{ON} : 주 스위치 온 되는 듀티 구간(T_{ON} / T_s)

D_{OFF} : 주 스위치 오프 되는 듀티 구간(T_{OFF} / T_s)

V_{DSR} : 동기정류기의 역병렬 다이오드의 전압강하

P_{gate} : 동기정류기 게이트 손실

P_{RREC} : 동기정류기의 역병렬 다이오드의 역회복 손실

그림 2는 제안된 동기정류기 방식의 TTFC 회로를 나타낸다. 기존의 TTFC는 주 변압기의 2차측 신호를 동기정류기의 게이트 신호로 사용하므로(자연구동), 동기정류기(S_{R1} , S_{R2})가 동작하지 않는 구간(D_{dead})이 존재하며,

이 구간에서 동기정류기의 역병렬 다이오드(D_{R1}, D_{R2})가 동작하게 되어 전체 시스템의 효율이 저감되는 문제점을 지니고 있다. 제안된 TTFC는 이러한 문제점을 해결하기 위하여 주 스위치의 구동 펄스와 동기된 게이트 신호를 생성하여 동기정류기를 직접 구동(강제구동)함으로써 동기정류기(S_{R1}, S_{R2})가 동작하지 않는 구간(D_{dead})을 최소화 시켰다.

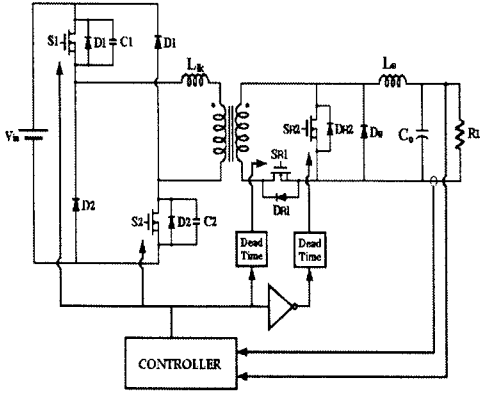


그림 2. 제안된 동기정류기를 이용한 TTFC 회로

제안된 강제구동 방식의 동기정류기 손실은 식(6)으로 나타낼 수 있다.[1]

$$P_{SR} = R_{ds} I_o^2 (1 - D_{dead}) + R_{ds} (I_o - I_m)^2 (D_{dead} - D_{delay}) - V_{DSR} I_m D_{dead} + 2V_{DSR} (I_o - I_m) D_{delay} + P_{gate} + P_{RREC} \quad (6)$$

여기서,

I_m : 출력 인덕터의 자화 전류
 D_{delay} : 듀티비(T_{delay} / T_s)로 환산된 동기정류기 S_{R1}, S_{R2}의 데드타임

식(7),(8)은 제안된 동기 정류기 S_{R1}, S_{R2}의 손실을 각각 나타낼 수 있다.

$$P_{SR1} = R_{ds} I_o^2 D_{ON} + V_{DSR} (I_o - I_m) D_{delay} + \frac{1}{2} P_{gate} + \frac{1}{2} P_{RREC} \quad (7)$$

$$P_{SR2} = R_{ds} I_o^2 (D_{OFF} - D_{dead}) + R_{ds} (I_o - I_m)^2 (D_{dead} - D_{delay}) - V_{DSR} I_m D_{dead} + V_{DSR} (I_o - I_m) D_{delay} + \frac{1}{2} P_{gate} + \frac{1}{2} P_{RREC} \quad (8)$$

2.2 전체 시스템 구성

표 1은 결합 방식에 따른 시스템의 종류를 나타내며, 본 논문에서는 각각의 특성을 비교 및 분석하고자 한다.

그림 3은 교류 입력으로부터 직류 출력을 얻기 위해 무손실 스너버를 이용한 AC/DC PFC Boost 컨버터와 제안된 TTFC 컨버터를 결합한 전체 시스템의 구성을 나타낸다.[1-2]

그림 3에서 입력단 역률 개선을 위해 AC/DC PFC Boost 컨버터를 사용하였으며, 기존의 평균전류모드로 동작하는 AC/DC PFC Boost 컨버터에 무손실 스너버 회로를 적용하여 경부하시 나타나는 침단왜곡 현상을 제거하고, 주 스위치와 다이오드의 스트레스를 저감함으로써 고역률, 고효율 컨버터를 구현할 수 있었다.[2]

표 1. 결합 방식에 따른 시스템의 종류

종류	결합 방식
Type I	AC/DC PFC Boost 컨버터와 정류 다이오드 TTFC 결합
Type II	AC/DC PFC Boost 컨버터와 동기 정류기 TTFC 결합
Type III	AC/DC 무손실 스너버 PFC Boost 컨버터와 정류 다이오드 TTFC 결합
Type IV	AC/DC 무손실 스너버 PFC Boost 컨버터와 동기 정류기 TTFC 결합

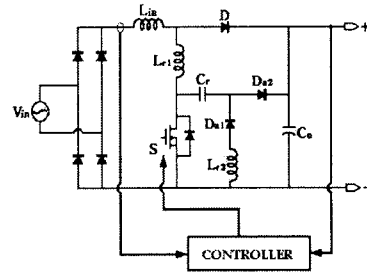


그림 3. 제안된 PFC와 TTFC를 결합한 시스템 구성 (Type IV)

그림 3에서 입력단 역률 개선을 위해 AC/DC PFC Boost 컨버터를 사용하였으며, 기존의 평균전류모드로 동작하는 AC/DC PFC Boost 컨버터에 무손실 스너버 회로를 적용하여 경부하시 나타나는 침단왜곡 현상을 제거하고, 주 스위치와 다이오드의 스트레스를 저감함으로써 고역률, 고효율 컨버터를 구현할 수 있었다.[2]

2.3 실험결과 및 특성비교

AC/DC PFC Boost 컨버터와 동기 정류기 TTFC를 결합한 시스템의 특성 파악을 위하여 입력 AC 90~240V, 출력 DC 5V/40A, 스위칭 주파수 100kHz, 출력 200W급의 시작품을 제작하였다. AC/DC PFC 컨버터의 출력 전압은 400V이며, 표 2는 시작품 제작에 사용된 소자와 회로 파라미터를 나타낸다.

그림 4, 5는 AC 입력 220V에 대해 AC/DC PFC Boost 컨버터와 정류 다이오드 TTFC를 결합한 경우 (Type I)와 AC/DC PFC Boost 컨버터와 동기 정류기 TTFC를 결합한 경우 (Type II)에 대해 각각의 입력 전압 및 전류 파형을 나타낸 것으로 입력 전류 리플이 존재함을 알 수 있다.

표1. 하드웨어 제작에 사용된 소자와 회로 파라미터

전체 시스템 현황	
입력전압 (V_{in})	AC 110~220 V
출력전압 (V_o)	5 V
최대출력 (P_o)	200 W
스위칭 주파수 (f)	100 kHz
AC/DC PFC Boost 컨버터	
승압 인덕터 (L_{in})	790 μ H
정류 다이오드	D25XB60. Shindengen
주 스위치 (S)	IXFR26N60Q. IXYS
주 다이오드 (D)	DSEI 30. IXYS
공진 인덕터1 (L_{r1})	9.1 μ H
공진 인덕터2 (L_{r2})	4.5 μ H
공진 커패시터 (C_{r1})	100 nF
출력단 커패시터 (C_o)	940 μ F
제어회로	UC 3854. Unitorde
DC/DC TFC 컨버터	
주 변압기	PQ4040. TDK 40 : 3. Llk = 91.4 μ H
입력단 커패시터 (C_{in})	940 μ F
주 스위치 (S1, S2)	IXFR26N60Q. IXYS
정류 다이오드 (D_r)	DSEI 2X6L. IXYS
1차측 환류 다이오드 ($D1, D2$)	SF10L60U. Shindengen
2차측 환류 다이오드 (D_w)	DSSK28 0045B, IXYS
동기 정류기(SR1, SR2)	IRFP064N. IR
출력 인덕터 (L_o)	110.93 μ H
출력 커패시터(C_o)	2200 μ F \times 6
제어회로	FA 5310. Fuji

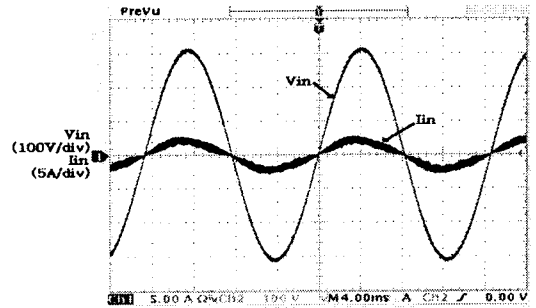


그림 6. 입력 전압 및 전류 파형 (Type III, 220V 입력)

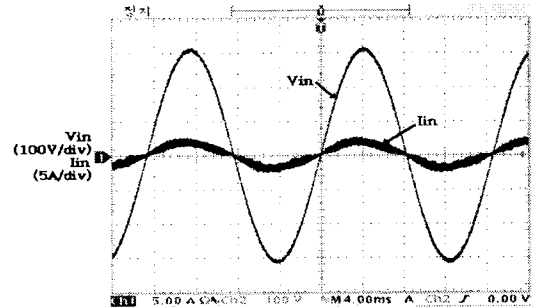


그림 7. 입력 전압 및 전류 파형 (Type IV, 220V 입력)

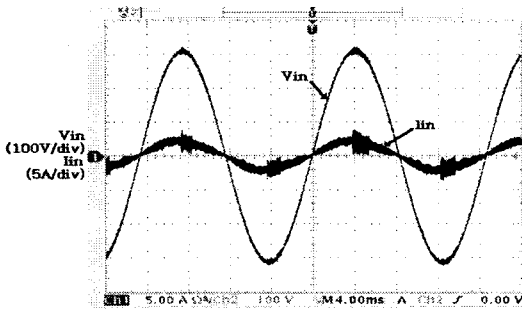


그림 4. 입력 전압 및 전류 파형 (Type I, 220V 입력)

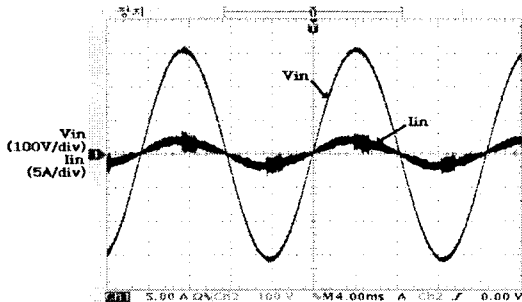


그림 5. 입력 전압 및 전류 파형 (Type II, 220V 입력)

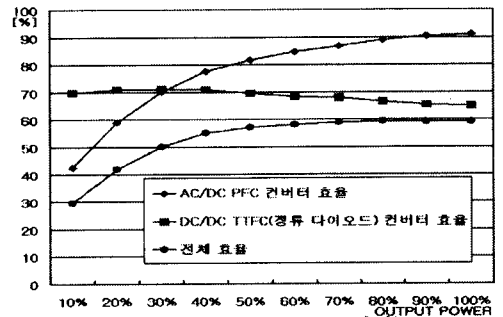


그림 8. 효율 특성 (Type I, 220V 입력)

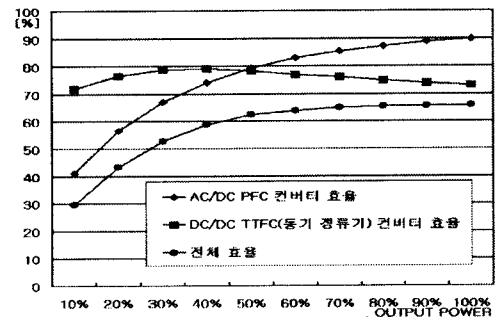


그림 9. 효율 특성 (Type II, 220V 입력)

그림 6, 7은 AC 입력 220V에 대해 AC/DC 무손실 스너버 PFC Boost 컨버터와 정류 다이오드 TFC를 결합한 경우(Type III)와 AC/DC 무손실 스너버 PFC Boost 컨버터와 동기 정류기 TFC를 결합한 경우(Type IV)에 대해 각각의 입력 전압 및 전류 파형을 나타낸 것으로 무손실 스너버에 의해 입력 전류 리플이 저감됨을 알 수 있다.

그림 8~11은 AC 입력 220V에 대해 결합 방식에 따른 각각의 효율 특성을 나타낸다. 일반적으로 AC/DC

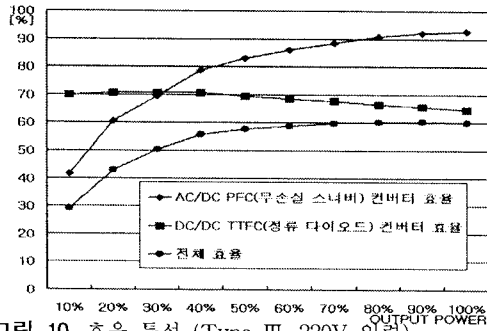


그림 10. 효율 특성 (Type III, 220V 입력)

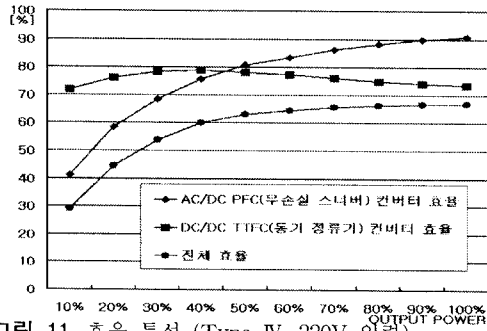


그림 11. 효율 특성 (Type IV, 220V 입력)

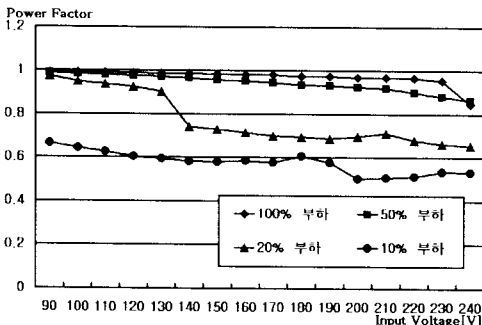


그림 12. 입력 전압에 따른 역률 특성 (Type IV)

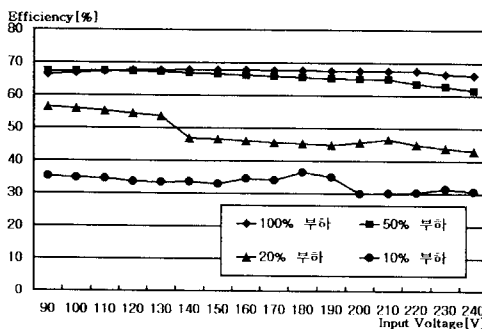


그림 13. 입력 전압에 따른 효율 특성 (Type IV)

PFC Boost 컨버터는 부하량의 감소와 함께 효율이 급격하게 저감하는 특성을 보이며, TTFC 컨버터는 전 부하 범위에 걸쳐 완전한 효율 특성을 보이지만, 부하량의 증가와 함께 효율이 완만하게 감소하는 특성을 지닌다.

그림 8과 10, 9과 11을 통해서 무손실 스너버의 적용은 AC/DC PFC Boost 컨버터의 효율을 0.5~1% 향상시킬 수 있으며, 동기정류기의 적용은 TTFC 컨버터의 효율을 3~4% 개선시킴을 알 수 있다. 따라서 두 방식을 모두 적용하면 4~5%정도의 효율향상을 꾀할 수 있

다. AC/DC 무손실 스너버 PFC Boost 컨버터와 동기 정류기 TTFC를 결합한 경우(Type IV) Boost 컨버터는 41.26~90.99%, TTFC 컨버터는 72.03~79.02%, 전체 시스템은 29.33~66.99%의 효율을 보이고 있다.

그림 12와 13은 AC/DC 무손실 스너버 PFC Boost 컨버터와 동기 정류기 TTFC를 결합한 경우(Type IV)에서 입력 전압(AC 90~240[V])에 따른 역률 및 효율 특성을 나타낸다.

100% 부하에서는 입력 전압의 변동이 역률과 효율 특성에 거의 영향을 미치지 않지만 20% 미만의 경부하에서는 입력전압의 상승과 동시에 역률과 효율이 감소되는 경향을 지니며, 역률의 감소가 효율의 감소에 영향을 미치게 됨을 알 수 있다.

3. 결 론

본 논문에서는 PFC와 무손실 스너버를 이용한 Two-Transistor Forward 컨버터의 특성 해석을 하였다. 일반적으로 분산형 전원공급 장치에서는 입력단 역률개선 컨버터, 중간단 컨버터 및 부하단 컨버터로 구성되고 있다. 그러나 본 연구에서는 DC 5V 40A의 부하에 가장 적합한 방안으로 중간단 컨버터와 부하단 컨버터를 하나로 구성한 TTFC (Two-Transistor Forward Converter)를 제안하고, 여기에 동기정류기 강제구동 제어를 응용하여 저전압 대전류 출력에 매우 적합한 컨버터를 제안하였다. 동시에 PFC와 무손실 스너버를 적용하여 입력단 역률 개선과 효율 향상을 꾀하였다.

[참고 문헌]

- [1] Jin-Yong Bae, and Yong Kim, "A Study on the Efficiency Improvement of TTFC(Two-Transistor-Forward-Converter) using Synchronous Rectifier of Compulsory Control-driver," KIEE Journal of Electrical Engineering, Vol. 53, No. 8, pp. 488-494, Aug. 2004.
- [2] Jin-Yong Bae, Yong Kim, Soon-Do Kwon, Eun-Young Lee, Jae-Ho Kang, and Sang-Bum Gye, "A Study on the High-Power Factor, High-Efficiency AC/DC Boost Converter with Non-Dissipative Snubber, Vol. 51, No. 11, pp. 652-658, Nov. 2002.
- [3] Dragan Maskimovic and Robert Erickson, "Universal -Input, High-Power-Factor, Boost Double Rectifiers", The Proceedings of The APEC'95, pp. 459~465, March 1995
- [4] Evandro Soares da Silva, Lúcio dos Reis Barbosa, Vieira, Luiz Carlos de Freitas, and Valdeir José Farias, "An improved boost PWM soft-single -switched converter with low voltage and current stresses", Industrial Electronics, IEEE Transactions on vol. 48, pp. 1174~1179, Dec. 2001
- [5] Min Chen, Dehong Xu, and Mikihiro Matsui, "Study on magnetizing inductance of high frequency transformer in the two-transistor forward converter" Proceedings of The PCC 2002, vol. 2, pp. 597~602, 2002
- [6] Jovanovic M.M, Zhang M.T., and Lee F.C., "Evaluation of Synchronous-Rectification Efficiency Improvement Limits in Forward Converters", IEEE Transaction on Industrial Electronics, vol. 42, No.4, pp. 387~395, Aug 1995
- [7] Eiji Sakai, Seiji Nakamura, Hiroshi Sakamoto, and Koosuke Harada, "MOSFET synchronous rectifier with saturable transformer commutation for high frequency converters" Power Electronics Specialists Conference PESC 1993, pp. 1024~1030, Jun 1993
- [8] Xie Xuefei, Liu J.C.P., and Poon F.N.K., Pong B.M.H., "Two methods to drive synchronous rectifiers during dead time in forward topologies", Proceedings of The APEC 2000, pp. 993~999, 2000
- [9] Eiji Sakai and Koosuk Harada, "Synchronous rectifier for low voltage switching converter", Proceedings of The INTELEC 1995, pp. 471~475, Nov 1995