

Adaptive Linear Combiner로 구성된 Phase Locked Loop 시스템의 특성분석

배병열*, 한병문*
*명지대학교

Performance Analysis of Phase-Locked Loop system composed of Adaptive Linear Combiner

B.Y Bae and B.M Han
Myongji University

Abstract - A typical method to control the single-phase power converter system is to utilize the zero-crossing PLL. However, this method is vulnerable to the voltage disturbance and affects the performance of controller. This paper proposes a new single-phase PLL system that is composed of the adaptive linear combiner and the PI control. The operational principle was analyzed through theoretical approach and the performance was verified through simulations with MATLAB. The proposed PLL system shows rapidness and robustness in control under the voltage disturbances such as the sag, harmonics, and phase jump.

1. 서 론

전력변환 시스템에서 계통전압의 위상을 정확히 검출하는 것은 제어에 있어서 가장 기본적인 요소이다. 위상 검출에 의해 생성된 기준전류 또는 기준전압은 역률보상, 유무효전력제어, 고조파 전류보상 등을 수행하기 위해 계통 전압과 동기된다. 하지만 실제 계통의 전압은 많은 비선형 부하에 의해 발생된 고조파전류의 영향으로 고조파가 많이 함유되어있다.^[1-3] 더욱이 앞으로 전력전자기기의 보급 증가에 따라 계통 전압은 더 많은 양의 고조파를 포함하게 될 것이라는 것은 어렵지 않게 예측할 수 있다.

이러한 계통 전압의 위상검출기는 왜곡된 파형 조건, 여러 가지 이벤트 등의 계통 조건에서도 강인하고 또 빠른 제어특성이 요구된다. 그렇지 않으면 전력변환 시스템의 기준전류 또는 기준전압이 계통 위상과 오차가 커지며, 고조파에 의해 오염되기 때문이다. 이러한 이유로 왜곡된 전원조건하에서의 전력변환 시스템 제어에 대해 많은 연구가 수행되어왔다. 하지만 왜곡된 전원의 위상검출 문제를 다룬 연구는 극히 드물다.

안정된 전원조건에서 계통 전압의 위상을 검출하는 방법으로는 단상 방식 전력변환 시스템에 적용 가능한 방법은 zero-crossing PLL(Phase Locked Loop)과 단상을 d-q 축으로 확장하여 3상 개념의 PLL을 수행하는 방법 등이 있다. 전자는 아날로그 방식으로 원신호의 영점을 검출하여 위상을 검출하는 방식이고 후자는 단상을 3상 개념으로 확장하여 위상 검출을 수행하는 방식이다. 그러나 이 두가지방식의 경우 왜곡된 전원의 고조파 영향을 피할 수 없다.^[4-5]

본 논문에서는 delta-rule을 적용한 ALC (Adaptive Linear Combiner)와 PI제어기로 구성된 새로운 단상 PLL시스템을 제안하였다. 동작 원리를 이론적으로 분석

하였고 MATLAB 시뮬레이션을 통하여 우수성을 입증하였다.

제안하는 단상 PLL 시스템은 전압외란 - 순간전압강하, 고조파, phase-jump, 주파수 가변 등의 조건하에서도 응답이 빠르고 또한 강인한 특성을 가지므로 향후 실제 시스템 적용시 전체 시스템 성능향상이 기대된다.

2. 본 론

2.1 제안하는 단상 PLL 시스템

2.1.1 이론적 접근

이상적인 전원전압은 다음과 같이 정의된다.

$$v = V_M \sin(\omega t + \theta) \quad (1)$$

여기에서 V_M 은 전원전압의 크기이다. 식 (1)을 삼각함수의 합의 정리에 의하여 다음과 같이 전개된다.

$$v = V_M \cos(\theta) \sin(\omega t) + V_M \sin(\theta) \cos(\omega t) \quad (2)$$

식(2)는 sine과 cosine성분으로 나누어지는데 그것들의 크기는 원신호 v 의 피크값인 V_M 과 θ 에 의해 결정된다. 식 (2)를 일반적인 형태로 다시 표현하면 다음과 같다.

$$V_M \sin(\omega t + \phi) = V_M \cos(\theta) \sin(\omega t + \theta^*) + V_M \sin(\theta) \cos(\omega t + \theta^*) \quad (3)$$

식(3)은 원 신호의 위상을 모르더라도 직교하는 두성분인 sine과 cosine의 크기를 적절히 조절하면 원신호인 $V_M \sin(\omega t + \phi)$ 를 생성해 낼 수 있음을 보인다. 이를 위해 neural network의 기본 모듈인 ALC(Adaptive Linear Combiner)에 적용하였다.^[6]

2.1.2 delta-rule을 적용한 ALC

Delta-rule을 적용한 ALC를 그림 1에 도시하였다.

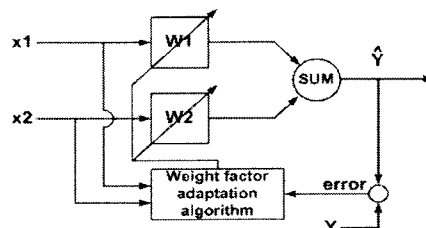


그림 1. Delta-rule을 적용한 ALC
Fig. 1. ALC in using delta-rule

식 (3)을 ALC에 적용하면 식 (4), (5)로 표현된다.

$$\hat{Y} = WX \quad (4)$$

여기서 \hat{Y} 은 추정된 값이며, 이를 위한 weighting factor, W벡터와 X벡터는 다음과 같다.

$$W = [W_1 \cos \theta \quad W_1 \sin \theta] \\ X = [\sin(\omega t) \quad \cos(\omega t)] \quad (5)$$

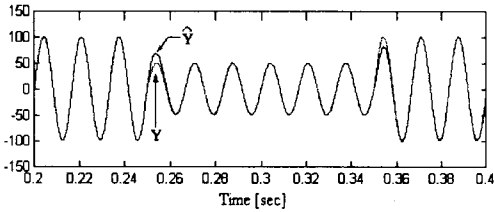
식 (5)에서 W벡터의 첫 번째 원소는 편의상 W1, 두 번째 원소는 W2로 정의하였으며, X벡터의 첫 번째 원소는 X1, 그리고 두 번째 원소는 X2로 정의하였다.

마지막으로 weighting factor, W벡터의 적용에는 delta-rule이 적용되었고 그 식은 다음과 같다.

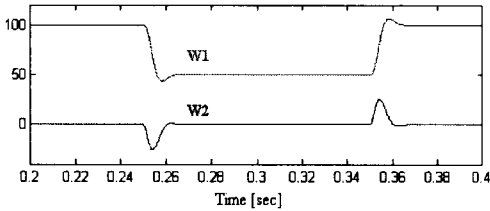
$$W(k+1) = W(k) + \alpha \frac{X(k)e(k)}{X(k)^T X(k)} \quad (6)$$

식 (6)에서 α 는 $0 < \alpha < 2$ 의 범위를 갖는 값으로 delta-rule ALC 시스템의 안정도와 추종속도 또는 bandwidth와 관련된 값이다.

이렇게 구성된 ALC를 시험하기 위해 $100\sin(\omega t)$ 을 입력으로 시뮬레이션을 실시하였다. 그림 2는 원 신호를 입력의 50% 크기변화시 추종하는 모습을 보인다.



(a) 원 신호 Y와 추종치 \hat{Y}



(b) W1과 W2

그림 2. ALC에 의한 원신호 추종

Fig. 2. Tracking original signal by ALC

2.1.3 제안하는 새로운 단상 PLL 기법

전 절에서 알 수 있듯이 weighting factor 성분들은 각각 sine과 cosine 파형의 크기에 해당한다. 식 (6)을 다시 나타내었다.

$$V_M \sin(\omega t + \phi) = V_M \cos(\theta) \sin(\omega t + \theta^*) \\ + V_M \sin(\theta) \cos(\omega t + \theta^*) \\ = V_{M \sin} \sin(\omega t + \theta^*) + V_{M \cos} \cos(\omega t + \theta^*) \quad (7)$$

식 (7)에서 X벡터인 단위 sine과 단위 cosine의 위상을 제어하여 $V_{M \cos}$ 을 0으로 수렴시키면 같은 식의 X1만 남게 되어 X1의 위상은 원 신호의 위상과 같아진다. 이러한 원리를 적용하기 위해 delta-rule을 적용한 ALC에 PI 제어기를 추가한 형태의 전체 구성을 그림 3에 나타내었

다.

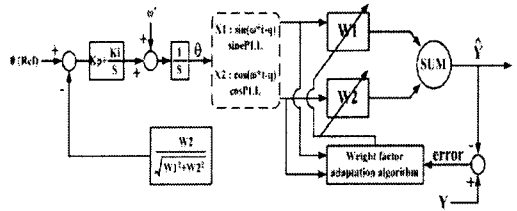


그림 3. delta-rule ALC를 적용한 단상 PLL 시스템
Fig. 3. single-phase PLL system composed of ALC

cosine의 크기인 W2를 0으로 수렴시키는 방법으로 추종 신호의 크기에 해당하는 $\sqrt{W1^2 + W2^2}$ 과 W2의 비를 이용하여 X 벡터의 위상을 변화시키는 방법을 이용하였다. 이렇게 하면 PI 제어기의 제어 이득은 전원전압인 Y 신호의 크기와 무관하게 된다.

2.2 시뮬레이션

전 절에서 구현한 시스템을 다음과 같은 조건에서 Matlab을 이용하여 시뮬레이션을 실시하였다. 이 조건들은 실제 시스템이 적용되는 계통에서 일어날 수 있는 여러 가지 이벤트조건에서도 위상검출이 원활히 수행 되는 지 평가하기 위함이다. 표 1과 같이 시뮬레이션 시나리오를 작성하였다.

표 1. 시뮬레이션 시나리오

Table. 1. Simulation scenario

전원신호 기본파	100[Vpeak]	
Event	크기	시간[sec]
Sag	30[%]	0.104 ~ 0.154
Harmonics	1st : 100[%] 3rd : 30[%] 7th : 50[%]	0.2 ~ 0.25
Phase-jump	20[deg]	0.35
Frequency variation	60 to 65[Hz]	0.45

그림 4와 5에서 검출된 위상으로 다시 생성한 sine은 전압신호와 비교를 위해 편의상 100배를 취하였다.

그림 4는 표 1의 시뮬레이션 시나리오 중 Sag와 Harmonics에 대해 시뮬레이션한 결과이다. 그림 4(a), (b)는 30% sag시 위상검출 결과를 보인다. sag는 0.104초에 시작하여 0.154에 끝나게 되는데 이 때의 최대 위상오차는 0.0476[rad]으로 2.7[deg]에 해당된다. 이 값은 제안하는 PLL 시스템을 적용한 제어시스템이 0.0001[sec]의 제어주기를 갖을 때 한 주기 delay에 해당하는 위상값이다. 그림 4(c), (d)는 고조파 발생시 위상검출 결과를 보인다. 이 때 전압 신호의 기본파 위상과 검출된 위상의 오차는 0.04[rad]으로 2.29[deg]에 해당된다. 이 값은 30% sag시의 오차보다 작은 값에 해당된다.

그림 5는 표 1 시뮬레이션 시나리오중 phase-jump와 주파수 가변시에 대해서 시뮬레이션한 결과이다. 그림 5(a), (b)는 20[deg]의 phase-jump시 위상검출 결과를 보인다. 이 때 전압 신호의 위상을 2주기 이내에 추종한다. 마지막으로 그림 5의 (c), (d)는 전압신호의 주파수가 60[Hz]에서 65[Hz]로 step변화시 위상 추종을 보인다. 이 때에도 전압신호 위상을 2주기 이내에 추종한다.

3. 결 론

본 논문에서는 delta-rule을 적용한 Adaptive Linear Combiner와 PI제어기로 구성된 새로운 Adaptive Phase Locked Loop 단상 시스템을 제안하였다.

제한한 시스템의 성능을 검증하기 위해 시뮬레이션 툴인 Matlab을 이용하여 4가지 이벤트 조건에서 성능을 평가하였다. 그리고 시뮬레이션 결과로부터 제안한 시스템은 전원의 sag, 고조파, phase-jump, 그리고 주파수가변 등 악조건에서도 강인하고 우수한 성능을 나타냄을 입증하였다.

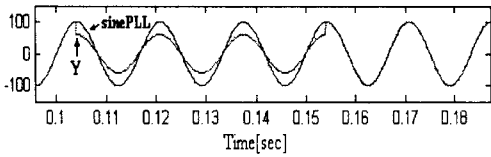
제안하는 Adaptive Linear Combiner 구조의 단상 PLL 시스템은 지하철의 전력변환 시스템 뿐만 아니라 단상 능동전력필터 등 단상 방식의 실 시스템 적용시 전체 시스템의 성능향상이 기대된다.

감사의 글

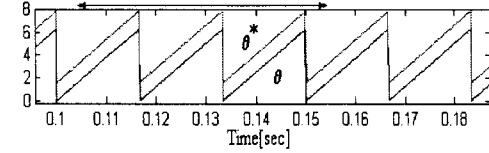
본 연구는 과학기술부 및 한국과학재단의 ERC프로그램을 통한 지원으로 이루어졌으며 이에 감사를 드립니다.

[참 고 문 헌]

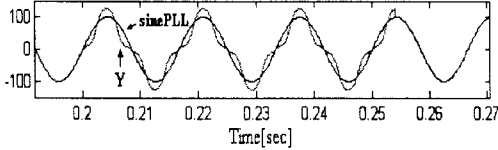
- [1] E.B. Makram, R.B. Haines, A.A. Girgis, "Effect of harmonic distortion in reactive power measurement," IEEE Trans. on Ind. Appl., Vol.28, No.4, pp. 782-787, 1992.
- [2] C.J. Melhorn, T.D. Davis, G.E. Beam, "Voltage sags; Their impact on the utility and industrial customers," IEEE Trans. on Ind, Appl., Vol.34, No.3, pp. 549-558, 1998.
- [3] G. Yalcinkaya, M.H.J. Bollen. P.A. Crossley, "Characterization of voltage sags in industrial distribution systems," in Conf. Rec. IEEE-IAS, pp. 2197-2204, 1997.
- [4] V.Kaura, V.Blasko, "Operation of a phase locked loop system under distorted utility conditions," IEEE Trans. on Ind. Appl., Vol.33, No.1, pp.58-63, 1997.
- [5] S.J Lee, J.K K, S.K Sul, "New phase detecting method for Power Conversion Systems Considering Distorted Conditions in Power System," in Conf. Rec. IEEE-IAS, Vol.4, pp. 2167-2172, 1997.
- [6] Widrow, B., Lehr, M.A., "30 Years of Adaptive Neural Networks: Perceptron, Madaline, and Backpropagation," Proc. IEEE , Vol.78, pp. 1415 - 1442 1990.



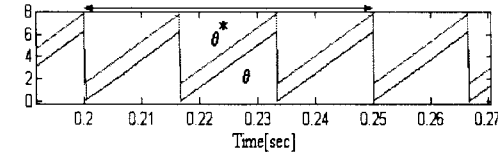
(a) Sag 발생시 전압신호 Y와 생성된 기준 sinePLL



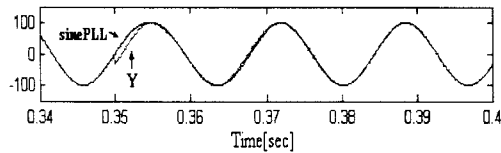
(b) Sag 발생시 전압신호 위상과 검출된 위상



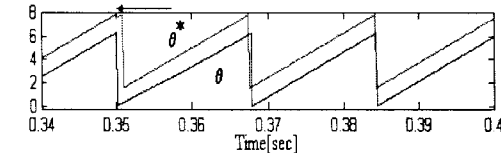
(c) 왜곡된 전압신호 Y와 생성된 기준 sine



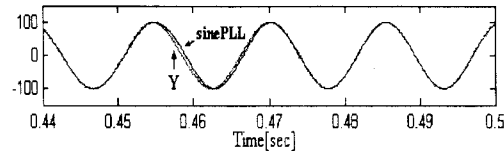
(d) 전압신호 기본파성분의 위상과 검출된 위상
그림 4. 전압 강하 및 전압 고조파시 시뮬레이션 결과
Fig. 4. Simulation results in voltage sag and voltage harmonics



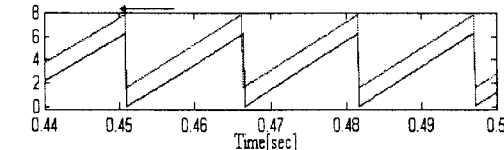
(a) 전압 phase-jump시 신호 Y와 생성된 기준 sine



(b) 전압 phase-jump시 신호의 위상과 검출된 위상



(c) 전압 주파수 가변시 신호 Y와 생성된 기준 sine



(d) 전압주파수 가변시 신호 위상과 검출된 위상
그림 5. Phase-jump 및 주파수 가변시 시뮬레이션 결과
Fig. 5. Simulation results in voltage phase-jump and frequency variation