

## 새로운 PFC IC 특성시험을 위한 1kW급 직류전원용 테스트베드 개발

정 인화, 김 형우, 김 상철, 김 남균, 김 은동, 김 종수  
한국전기연구원

### Development of 1kW Testbed for Novel PFC IC

In-Wha Jeong, Hyoung-Woo Kim, Sang-Cheol Kim, Nam-Kyun Kim, Eun-Dong Kim, Jong-Soo Kim  
Korea Electrotechnology Research Institute

**Abstract** - 본 논문은 시스템 파워 모듈에 적용하기 위해 CMOS 공정을 통해서 제작된 PFC IC와 성능 검증을 위한 1kW급 직류전원용 테스트베드의 개발에 대해서 기술하고 있다.

#### 1. 서 론

일반적인 스위칭모드 전원장치들은 입력단에 다이오드 정류회로와 전해 캐패시터를 사용하게 되며 이때 발생되는 펄스성 입력 전류는 전원장치의 역률을 크게 낮추게 된다. 이러한 역률개선을 목적으로 개발된 Power Factor Correction(PFC) IC는 회로의 무효전력량 규제와 대기전력 저감을 강조하는 국제적인 추세에 맞물리어 그 사용이 크게 증가되고 있으며 여러 반도체 회사에서는 앞선 기능을 가진 다양한 종류의 PFC IC 개발에 몰두하고 있는 실정이다.

현재 한국전기연구원을 중심으로 개발되고 있는 시스템 파워 모듈은 가전 및 산업용 기기의 전원장치에 사용되고 있는 지능형 파워 모듈에 역률개선과 대기전력 저감 기능을 갖는 PFC IC를 접목시킨 차세대 파워 모듈을 의미한다. 본 논문에서는 시스템 파워 모듈에 적용하기 위해서 CMOS 공정을 통해서 제작된 평균전류 모드 방식의 PFC IC와 특성시험을 위한 1kW급 직류전원용 테스트베드의 개발에 대해서 설명하고 있다.

#### 2. 본 론

##### 2.1 평균전류 모드 PFC IC

평균전류 모드 PFC IC는 입력 전류를 정현파가 되도록 제어하기 위하여 부스트 인덕터 전류의 평균값이 정현파 모양을 따라가도록 제어하는 PFC IC로서 제어를 위해서 출력 전압 오차증폭기 이외에 인덕터 전류의 오차증폭기가 필요하다. 비록 평균전류 모드 방식의 PFC IC의 핀수가 증가하고 가격이 상승하는 단점이 있지만 인덕터 전류가 정현파 모양이 되도록 제어하므로 역률개선 특성이 우수하기 때문에 본 연구에서는 Austria Micro Systems(AMS)사의  $0.8\mu\text{m}$  50V CMOS 공정을 적용하여 평균전류 모드 방식의 PFC IC 1차 시제품을 제작하였다. 일반적으로 CMOS 공정은 bipolar 공정에 비해 동작 전류가 현저하게 낮고 다양한 보호 및 제어 기능 구현이 쉽기 때문에 PFC IC의 주변 부품수를 줄일 수 있으며 이와 더불어 구동되는 전원장치의 안정성을 크게 높일 수 있다.

PFC IC 제작을 위한 회로도 및 layout은 Cadence 사의 Spectre 및 Virtuoso Layout Editor를 사용하여 설계되었으며 최대 내전압은 50V, 구동전압은 20V이다.

그림 1은 AMS사의  $0.8\mu\text{m}$  50V CMOS 공정을 통해 제작된 PFC IC를 나타내고 있다.

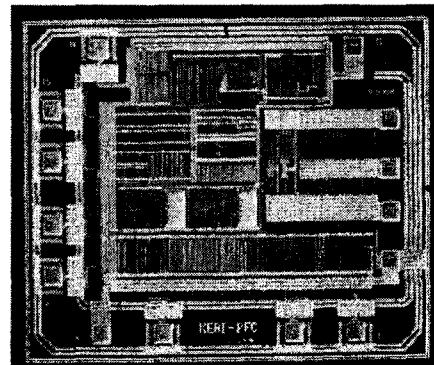


그림 1. CMOS 공정을 적용한 PFC IC 1차 시제품

제작된 PFC IC의 면적은  $5\text{mm}^2$ 이고 유효 핀수는 14핀이며 외부 실장을 위해서 DIP 16 패키징 방식을 적용하였다.

##### 2.2 1kW급 직류전원용 테스트베드

제작된 PFC IC 1차 시제품의 특성을 평가하기 위해서 1kW급 직류전원용 테스트베드를 구성하였으며 풀브릿지 영전압 위상천이 컨버터 방식을 적용하였다.

그림 2는 개발된 풀브릿지 영전압 위상천이 컨버터 방식의 1kW급 직류전원용 테스트베드를 보여주고 있다. 먼저, 입력단을 살펴보면 PFC IC 1차 시제품이 실장된 입력 PFC 모듈과 브릿지 정류기, DC link-용 전해 캐패시터로 구성되어 있으며 4개의 600V 40A급 IGBT로 이루어진 풀브릿지 스위칭 회로는 2차 탭 변압기를 통해서 출력 다이오드와 출력 필터부에 연결된다.

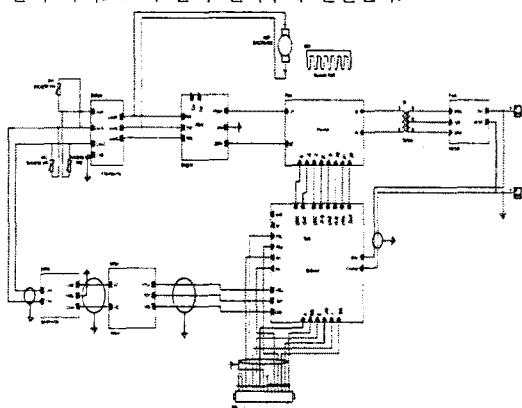


그림 2. PFC IC 특성 평가를 위한 1kW급 직류전원용 테스트베드 구성도

### 2.2.1 회로 구성 및 설계

PFC IC 1차 시제품의 동작 특성을 평가하기 위해서 개발된 1kW급 직류전원용 테스트베드의 설계 조건은 다음과 같다.

입력 전압 : 220Vac ±15%

출력 전압 : 80 ~ 300Vdc

출력 용량 : 1kW

예상 효율 : 94%

스위칭 주파수 : 57kHz

위의 설계 조건에 의해서 계산된 출력 전류와 부하 저항값은 다음과 같다.

$$I_0 = \frac{P_{out}}{V_0} = 3.33A \quad (1)$$

$$R_L = \frac{V_0}{I_0} = 90\Omega \quad (2)$$

이때, 직류전원용 테스트베드의 출력 범위가 넓기 때문에 출력 인터터는 불연속 모드에서 동작하게 되고 무엇보다도 스위칭 주파수에서 출력측 필터 캐패시터의 임피던스는 부하 임피던스 보다 훨씬 작아야 출력이 원활해 진다. 출력측 필터 캐패시터의 최대 임피던스를 부하 임피던스의 0.1%로 설정하면 다음과 같이 필터 캐패시터가 선정될 수 있다.

$$C_f \geq \frac{1}{4\pi \cdot f_s \cdot 0.001 \cdot R_L} \approx 15\mu F \quad (3)$$

출력 인터터 설계는 다음의 입출력 조건을 고려하여 선정되는데 먼저, 입력 DC link 전압의 최소값과 최대값은 각각 250V와 370V이고 출력 전압의 허용 리플은 0.6%, 출력측 필터 캐패시터는 22μF, 출력 전압은 300V, 출력 전류는 3.33A, 최소 드ュ티비가 0.65일 때, 필요한 최소 출력 인터터는 다음과 같다.

$$L_f \geq \frac{(1 - D_{min}^2) \cdot V_0}{64 \cdot \Delta V_0 \cdot C_f \cdot D_{min} \cdot f_s^2} \approx 32\mu H \quad (4)$$

다음으로 1kW급 직류전원용 테스트베드의 제어보드 회로를 살펴보면, 주요 소자는 공진형 위상천이 제어기 UC3879와 절연 피드백 발생기 UC3901, 전류 센서 LA25-P, 보조 전원용 DC/DC 컨버터 PS1R5-1215, IGBT 게이트 구동을 위한 전류 증폭용 MOSFET인 IRFZ14와 IRF9Z24로 구성되어 있으며 이중에서 공진형 위상천이 제어기 UC3879는 풀브릿지 컨버터의 출력을 제어하기 위한 IGBT 게이트 구동기능과 컨버터 보호기능을 제공해 준다.

### 2.2.2 시뮬레이션 및 제작 결과

그림 3은 1kW급 직류전원용 테스트베드의 PSpice 모델을 보여주고 있다. 시뮬레이션의 정확성을 높이기 위해서 다이오드와 IGBT, 변압기 코어의 모델링은 제조사에서 제공하는 파라미터를 적용하여 최적화하였으며 특히, 페라이트 코어의 재질에 따른 비선형 자화 특성과 설계된 공극, 권선비 등을 비교하여 시뮬레이션 과정에서 사용되는 변압기의 누설 인터터스가 실제값에 근접하도록 구현하였다.

그림 4는 DC link 입력 전압과 테스트베드의 출력 전압이 모두 300V이고 스위칭 주파수가 57kHz일 때, 왼쪽 레그 하단에 위치한 IGBT의 게이트 전압, 드레인과 소스 사이의 양단 전압, IGBT에 흐르는 전류 파형

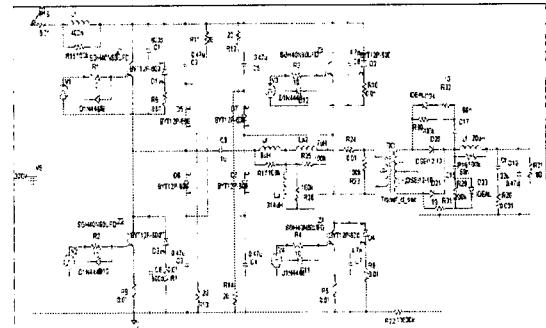


그림 3. 1kW급 직류전원용 테스트베드의 PSpice 모델

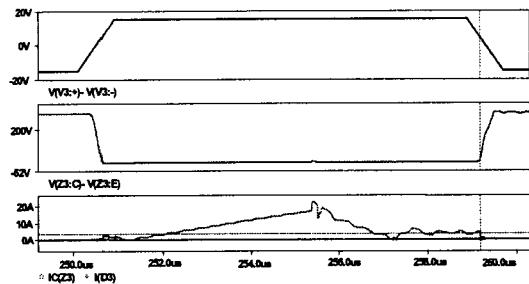


그림 4. IGBT 게이트 전압, 드레인과 소스 사이의 양단 전압, 도통 전류 파형

을 나타내고 있다. 그림에서 보듯 IGBT의 턴온과 턴오프시 영전압 스위칭이 잘 이루어지고 있으며 스위칭 순간에 IGBT 양단에 인가되는 전압 또한 최소값으로 제한되고 있음을 확인할 수 있다.

그림 5-6은 PFC IC 1차 시제품의 특성을 평가하기 위해서 개발된 1kW급 직류전원용 테스트베드의 외관과 내부 모습을 보여주고 있다.

### 3. 결 론

본 논문은 시스템 파워 모듈에 적용하기 위해 CMOS 공정을 통해서 제작된 PFC IC와 특성 평가를 위한 1kW급 직류전원용 테스트베드의 개발에 대해서 기술하고 있다. 앞으로 입력단에 PFC IC를 포함하지 않고 인터터나 캐패시터 등과 같은 필터용 수동소자만을 사용하였을 경우의 입력 출력 특성을 확인한 후, PFC IC 1차 시제품을 포함한 입력 PFC 모듈을 부착하여 제작된 PFC IC 1차 시제품의 동작 특성에 대한 평가와 분석을 진행할 예정이다.

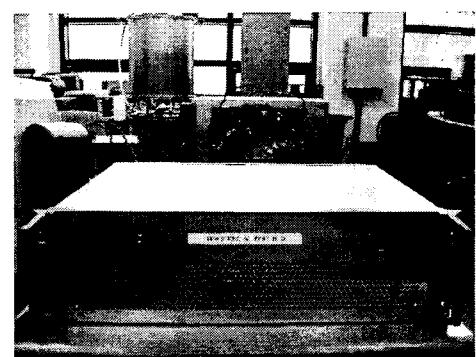


그림 5. 1kW급 직류전원용 테스트베드 외관 모습

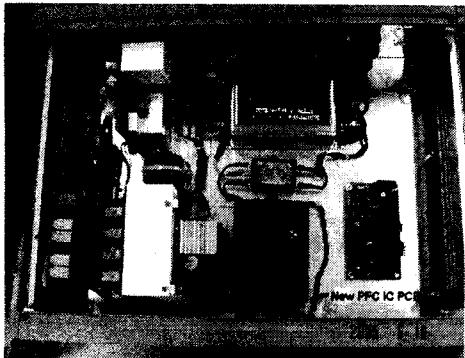


그림 6. 1kW급 직류전원용 테스트베드 내부 모습

#### [참 고 문 헌]

- [1] Bo Feng and Dehong Xu, "1kW PFC Converter With Compound Active-Clamping", IEEE Trans. on Power Electronics, Vol. 20, No. 2, 2005
- [2] 최항석, "대기전력 저감을 위한 전력용 반도체 기술", 전력전자학회지, 제10권 제1호, pp. 22-29, 2005