

아크전압을 고려한 비대칭전류차단 합성시험 해석

이용한
한국전기연구원

An Analysis Of Asymmetrical Breaking Synthetic Test Considering Arc Voltages of Circuit Breakers

Yong-Han Lee

Korea Electrotechnology Research Institute

Abstract - 차단기 합성시험은 직접시험과의 등가성을 유지하는 것이 가장 중요한데, 합성시험에서의 전류원 전압은 직접시험에 비해 매우 낮기 때문에 보조차단기 및 피시험 차단기의 아크전압에 의해 마지막 전류루프가 심하게 왜곡될 수 있다. 특히, 비대칭전류차단시험(T100a)에서는 마지막 전류루프의 특성이 차단기 성능 평가에 매우 중요한데, 아크전압에 의한 마지막 전류루프의 왜곡이 심하면 합성시험의 등가성이 결여되어 적절치 못한 시험결과를 초래할 수 있다. 따라서 본 논문에서는 아크전압을 고려한 비대칭전류차단 합성시험 특성을 해석함으로써, 적절한 방법에 의해 아크전압에 의한 왜곡을 보상하여 합성시험의 등가성을 유지할 수 있는 기반을 마련하였다.

1. 서 론

초고압 차단기의 단락시험을 직접시험으로 수행하기 위해서는 수십 GVA 이상의 대용량 단락시험설비가 요구되는데, 이러한 단락시험설비를 구비하는 것은 매우 비효율적인 뿐 아니라 실질적으로 거의 불가능하다. 따라서 직접시험과의 등가성을 유지할 수 있는 합성시험설비를 이용하여 초고압 차단기의 단락시험을 수행하는데, 이러한 합성시험의 유용성은 직접시험과의 등가성을 확보함으로써 유지될 수 있다.

합성시험은 피시험품에서 요구되는 전류 스트레스 및 전압 스트레스를 각각 별개의 전원으로부터 공급하고 이들 간의 적절한 시간적 협조를 제어함으로써 전류 및 전압 스트레스를 동일 전원으로부터 공급하는 직접시험과의 등가성을 유지해야 한다. 그런데, 전류 스트레스를 공급하는 전원(전류원)의 전압은 통상 직접시험에서의 전원 전압에 비해 매우 낮기 때문에, 피시험 차단기(이하 TCB) 및 보조차단기(이하 ACB)의 아크전압에 의해 시험전류가 심하게 왜곡될 수 있으며, 이러한 아크전압에 의한 시험전류의 왜곡이 심하면 합성시험의 등가성이 결여되어 적절치 못한 시험결과를 초래할 수 있다.

특히, 비대칭전류차단시험(T100a)에서는 마지막 전류루프의 특성이 차단기 성능 평가에 매우 중요한 요인으로 작용하는데, IEC Standards에서는 마지막 전류루프의 형상지수인 파고값과 지속시간을 이용하여 적절한 유효 시험범위를 규정하고 있다.[1][2]

따라서 본 논문에서는 아크전압을 고려한 합성시험회로의 특성을 해석함으로써, 적절한 방법에 의해 아크전압에 의한 왜곡을 보상 또는 보정하여 합성시험의 등가성을 유지할 수 있는 기반을 제공하였다.

2. 본 론

2.1 차단기 아크전압 모델

차단기 내부의 아크현상은 매우 복잡할 뿐 아니라 차단기 종류에 따라서도 아주 다양한 형태의 동특성을 갖

게 된다. 이러한 차단기 내부의 아크현상은 차단기의 차단성능에 매우 지대한 영향을 끼치는데, 특히 전류영점(차단시점) 직전후의 특성은 복잡한 비선형적 특성을 나타내며 차단성능에 직접적이고 중대한 영향을 끼치게 된다. 그러나 마지막 전류루프의 형상을 나타내는 파고값과 지속시간은, 매우 복잡하고 비선형적인 전류영점 부근에서의 아크 특성보다는 상당히 안정적인 형태로 나타나는 대전류 영역에서의 아크 특성의 영향을 훨씬 크게 받으므로, 본 논문에서는 대전류 영역에서의 안정적인 아크전압 모델을 사용하고자 한다.

대전류 영역에서의 아크전압 특성을 확실적으로 표현하거나 규정할 수는 없지만, 상수 또는 선형으로 증가하는 직선으로 나타낼 수 있으며[3], 이러한 간이 모델은 아크전압에 의한 마지막 전류루프의 왜곡현상을 검토하기 위해 충분한 것으로 사료되어 본 논문에서는 그림 1과 같이 직선 상승 후 전류 차단시점까지 상수로 지속되는 간이 모델에 의해 차단기 아크전압을 표현하였으며, 순수 가변저항으로 가정하였다.

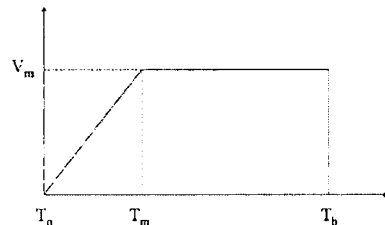


그림 1 차단기 아크전압 모델

2.2 합성시험회로 모델

합성시험회로는 전류 스트레스를 공급하는 전류원 회로와 전압 스트레스를 공급하는 전압원 회로로 구성되며, 대표적인 시험방법으로는 전압주입법과 전류주입법의 2가지가 있는데, 직접시험과의 등가성이 우수한 전류주입법이 일반적으로 널리 사용되고 있다. 본 논문에서는 전류주입법에 의한 합성시험회로를 대상으로 하였으며, 그림 2에 모델 회로를 도시하였다.

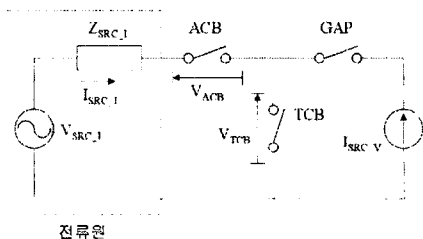


그림 2 전류주입 합성시험회로

2.3 모델 회로의 정식화

그림 2의 모델 회로에서, 피시험 차단기 및 보조차단기에 흐르는 전류는 이들 차단기의 아크전압에 의한 왜형전류에 의해 왜곡되고 이로 인해 전류영점이 변동되는데, 순수 저항으로 가정된 차단기 아크전압은 통전전류와 동상이므로 통전전류의 극성에 따라 아크전압의 극성도 변하게 된다. 따라서 모델 회로를 직접 정식화하는 것은 매우 복잡하므로, 본 논문에서는 모델 회로를 다음과 같이 적절한 형태로 등가화하여 정식화하였다.

2.3.1 합성시험회로의 등가회로

그림 2의 모델 회로에서 전류원 부분을 전류전원을 포함하는 회로로 바꾸고, 각 차단기의 아크전압을 전압전원으로 표현하면 그림 3과 같이 등가화시킬 수 있다.

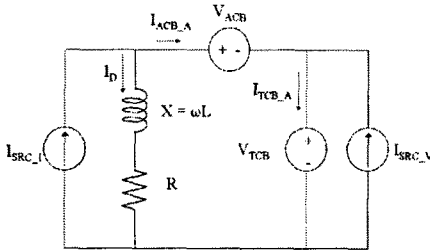


그림 3 모델 등가회로

2.3.2 정식화를 위한 기호 정의

그림 3의 모델 등가회로를 정식화하기 위해 각 변수들에 대한 기호를 다음과 같이 정의하였다.

- $V_{SRC_I} = V_m \sin(\omega t + \theta)$: 전류원 전원 전압
- $Z_{SRC_I} = R + \omega L$: 전류원 회로 임피던스
- $Q = X/R$: 전류원 회로 Q-factor
- $\phi = \tan^{-1} Q$: 전류원 회로 위상각
- $I_{SRC_I} = I_m \{ \sin(\omega t + \theta - \phi) - \sin(\theta - \phi) e^{-\omega t / Q} \}$: 아크전압을 무시한 전류원 전류 ($I_m = V_m / |Z_{SRC_I}|$)
- $I_{SRC_V} = I_{mv} \sin(\omega_{inv}(t - T_{inv}))$, $t \geq T_{inv}$: 전압원전류
- ω_{inv} , T_{inv} : 전압원전류 각주파수 및 주입시점
- V_{TCB} , V_{ACB} : TCB 및 ACB 아크전압
- $V_{ARC} = V_{TCB} + V_{ACB}$: 전체 아크전압
- T_{TCB_0} , T_{ACB_0} : TCB 및 ACB 개극시점
- $T_{OPEN} = \min\{T_{TCB_0}, T_{ACB_0}\}$
- T_{TCB_M} , T_{ACB_M} : TCB 및 ACB 아크전압 포화시점
- $T_{TCB_{MIN}}$, $T_{ACB_{MIN}}$: TCB 및 ACB 최소 아크시간
- T_{TCB_B} , T_{ACB_B} : TCB 및 ACB 차단시점
- I_{TCB} , I_{ACB} : TCB 및 ACB 통전전류
- $i_{OPEN} = I_{SRC_I}(t = T_{OPEN})$
- I_{TCB_D} , I_{ACB_D} : TCB 및 ACB 아크 왜곡전류
- $I_{ARC} = I_D = I_{TCB_D} + I_{ACB_D}$: 전체 아크 왜곡전류
- I_{TCB_A} , I_{ACB_A} : TCB 및 ACB 실제 통전전류

2.3.3 모델회로의 정식화

합성 아크전압 V_{ARC} 는 TCB 및 ACB 아크전압의 합이 되는데, 일반적으로 각 차단기의 개극시점과 포화시점이 다르므로 비교적 복잡한 형태가 되나, 시구간을 적절히 구분하면 각 구간마다 상수 또는 선형증가 직선으로 표현된다. 또한 V_{ARC} 는 I_{ACB_A} 와 항상 극성이 같으므로, 임의의 시구간에서 I_{ACB_A} 이 영점을 통과하여 극성이 반전되면 V_{ARC} 의 극성도 반전되어 V_{ARC} 의 불연속점이 발생하게 된다. 그러나 V_{ARC} 가 연속적으로 상수

또는 선형으로 증가하는 시구간 내에서 V_{ARC} 는

$$V_{ARC} = A_k + B_k \cdot (t - T_k), \quad T_k \leq t \leq T_{k+1} \quad (1)$$

으로 나타낼 수 있으며, 이 구간 내에서 I_{ARC} 와 V_{ARC} 간에는 다음 관계식이 성립한다.

$$R \cdot I_{ARC} + L \frac{dI_{ARC}}{dt} = V_{ARC} = A_k + B_k \cdot t \quad (2)$$

식 (2)로부터 아크 왜곡전류 I_{ARC} 는

$$I_{ARC}(t) = \frac{A_k}{R} - \frac{B_k L}{R^2} + \frac{B_k}{R} \cdot (t - T_k) + e^{-\frac{R}{L}(t-T_k)} \left\{ I_k - \frac{A_k}{R} + \frac{B_k L}{R^2} \right\}, \quad T_k \leq t \leq T_{k+1}$$

$$I_k = I_{ARC}(T_k)$$

와 같이 되고, 각 차단기에 흐르는 실제 전류 I_{TCB_A} 와 I_{ACB_A} 는 각각 다음 식에 의해 구할 수 있다.

$$I_{ACB_A} = I_{SRC_I} - I_{ARC} \quad (4)$$

$$I_{TCB_A} = I_{ACB_A} + I_{SRC_V} \quad (5)$$

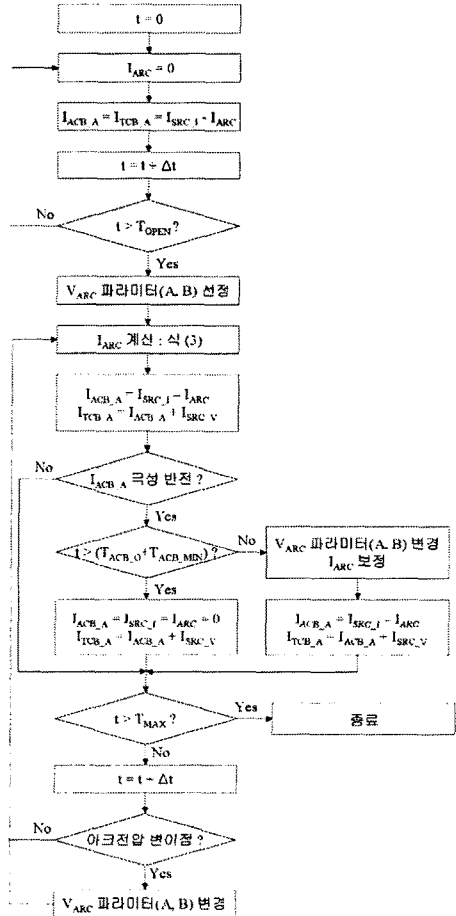


그림 4 해석 흐름도

따라서 본 논문에서는 아크전압이 연속되는 각 구간에 대해 해석적 해를 구함으로써 전체 특성을 해석하였으며, 통전전류가 반전되면 아크전압도 반전되는 불연속점이 발생하는 구간에서는 선형보간법을 이용하여 불연속 특성을 보상하였다. 즉, 실제전류의 극성반전 미소구간에서 선형보간법을 이용하여 근사영점시간을 계산하고, 근사영점시간에서 아크전압을 반전시킨 후, 상기 식들을 이용하여 아크 왜곡전류와 실제 전류를 계산하였다.

2.4 해석 순서

그림 4에 해석 흐름도를 나타내었다.

2.5 해석 예

본 논문에서 제시한 해석적 방법의 유용성을 검토하기 위해 적용한 예는 다음과 같다.

2.5.1 해석 조건

해석에 사용된 전류원회로 및 전압원회로의 특성을 표 1에 나타내었으며, TCB 및 ACB 특성은 표 2에 나타내었다.

표 1 전류원 및 전압원 회로 조건

	전류원회로	전압원회로
주파수 (Hz)	60	600
전압 (kV)	22	-
전류 (kA)	50	5
Q-Factor	30	-
주입시간 (μs)	-	400

표 2 TCB 및 ACB 모델

	TCB	ACB
%DC (%)	45	-
V _m (kV)	5	5
T _m (ms)	5	5

2.5.2 해석 결과

표 3과 표 4에 아크전압을 무시한 예상 파라미터와 아크전압에 의해 왜곡된 실제 파라미터들을 비교한 예를 나타내었으며, 그림 5와 그림 6에 각각에 대한 전류 파형을 도시하였다.

표 3 예제 1 (예상 아크시간 : 18.68 ms)

		예상 값	실제 값
아크시간 (ms)		18.68	17.54
아크에너지 (MJ)		14.91	12.44
Last Loop	Peak (kA)	57.4	54.2
	Duration (ms)	7.7	8.0

표 4 예제 2 (예상 아크시간 : 11.35 ms)

		예상 값	실제 값
아크시간 (ms)		11.35	9.93
아크에너지 (MJ)		9.49	7.23
Last Loop	Peak (kA)	85.5	78.5
	Duration (ms)	9.9	8.4

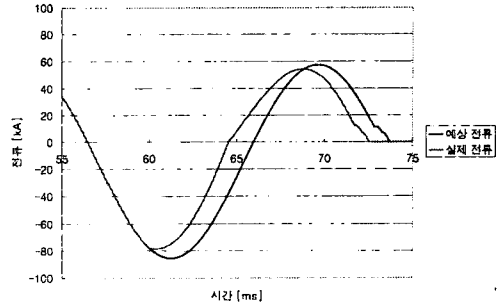


그림 5 예제 1의 예상전류 및 실제전류

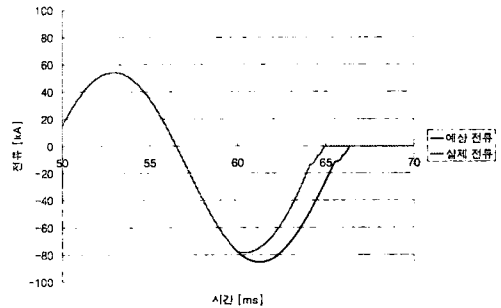


그림 6 예제 2의 예상전류 및 실제전류

3. 결 론

차단기의 합성시험에서 보조차단기 및 피시험차단기의 아크전압에 의한 시험결과와 왜곡을 검토할 수 있는 해석적 모델을 제시하고, 제시된 모델의 정식화를 수행하였으며, 간단한 예를 통해 해석의 필요성과 중요성을 살펴보았다.

합성시험의 시험결과 및 시험품질은, 간단한 예에서 알 수 있듯이 보조차단기 및 피시험차단기의 아크전압 뿐만 아니라, 차단기의 개극시간과 아크시간에 의해서도 크나큰 영향을 받을 수 있다. 따라서 합성시험의 등가성을 확보하여 시험결과와 적합성을 유지하고 신뢰성을 높이기 위해서는 아크전압에 의한 영향을 예측하고 이를 보정할 수 있는 능력이 확보되어야 한다. 이를 위해서는 본 논문에서 제시한 아크전압 모델의 타당성에 대한 검토가 후속되어야 하며, 실증을 통한 검증이 계속되어야 할 것이다.

[참 고 문 헌]

- [1] IEC 62271-100, "High-voltage alternating-current circuit breakers", 2003. 5.
- [2] IEC TR 62271-308, "Guide for asymmetrical short-circuit breaking test duty T100a", 2002. 8.
- [3] L. van der Sluis, B.L. Sheng, "The Influence of the arc voltage in synthetic test circuit", IEEE Trans. on Power Delivery, Vol. 10, No. 1, pp. 274-279, Jan. 1995
- [4] IEC 60427, "Synthetic testing of high-voltage alternating-current circuit breakers", 2000. 4.