

**전력용 변압기 보호를 위한 IED**

\*박철원 · \*\*신명철

\*원주대학 전기과 · \*\*성균관대학교 정보통신공학부

**Intelligent Electronic Device for Power Transformer Protection**

Chul-Won Park\* · Myong-Chul Shin\*\*

\*Wonju National College · \*\*Sung Kyun Kwan University

**Abstract** - This paper proposes a hardware of IED for power transformer protection that is well constructed using DSP chip and MPU chip. The performance of the adaptive relaying algorithm, by real-time testing in a prototype of it, has been verified. And test results indicate the proposed relaying of the IED was proven to be faster and more reliable.

- Isolated RS485 serial transceiver
- 내장 Aux. relay, Fault annunciation LEDs

**1. 서 론**

변압기의 철심재료기술 향상과 계통의 고압화와 지중화에 따른 계전신호의 특성변화로 인하여 현재 사용되는 제2고조파 억제방식의 비율차동계전방식의 오·부동작 가능성이 제기 되었다. 종래의 RDR을 대체할 전압-전류 추이와 자속-차전류 기술기 특성을 이용한 보호계전기법이 개발되었다[1]. 최근 산업자원부의 차세대 성장동력산업에 전력 IT가 추가되었고, 이들 중점 과제 중 디지털 기반의 미래형 변전시스템 구축을 위한 전력시스템 보호 제어는 시스템 내 고장발생 시 전력설비, 인체 등을 보호하고, 정전사고로 인한 막대한 경제 및 사회적 피해를 최소화하는 기능으로 현대의 첨단 정보화시대에 있어서 그 중요성이 더욱 크다. 디지털기반의 미래형 변전소 자동화(SAS)의 핵심이 바로 통합보호제어장치(IED)의 개발이라고 할 수 있다[2,3].

이에 본 연구에서는 전력용 변압기용 IED를 설계하여 제작하였으며, 제안된 적응형 알고리즘의 성능을 실시간 시험을 통하여 검증하였다. 먼저, 변압기에 대한 모델링 [4]을 바탕으로, 변압기가 포함된 전력계통을 WatATP 99로 시뮬레이션을 수행하였다. 수집된 여러 가지 여자 돌입과 내부고장 데이터를 시뮬레이터[5]에서 재생하여 설계 제작된 IED 시제품에 인가함으로써 제안된 알고리즘 [6]의 성능을 평가하였다.

**2. 하드웨어 설계**

**2.1 Hardware 사양**

- MPU : 32 bit floating point DSP, 8 bit RISC CPU
- A/D converter : 16 bit resolution
- D/A converter : 16 bit resolution
- Analog Input channel : 11 channel
- Analog Output channel : 8 channel
- Digital Output channel : Relay Out 16 접점 channel
- Digital Input channel : Relay Out 16 접점 channels
- Sampling rate : 12 S/C 이상
- User Interface MMI : Wide temperature character Module LCD, Function keypad, LED
- Accuracy :  $\pm 5\%$  이내
- DI/DO 입출력부 : Opto-isolated

**2.2 Hardware 개요**

그림 1은 전력용 변압기용 IED의 블록다이어그램이다. 연산처리와 관리를 하는 DSP부와 MCU부, 사용자 인터페이스에 의한 정보입력과 표시기능을 처리하는 MMI부, 상태입력신호를 가공 처리하는 DI입력부, 제어출력신호를 발생하는 DO출력부, 프로그램 및 데이터의 저장을 위한 Memory부, 아날로그 신호의 변성기부와 LPF, 16bit 11ch의 A/D Converter 및 16bit 8ch D/A Converter 등으로 구성되는 아날로그 신호처리부, 그리고 동작전원을 공급하기 위한 전원부 등으로 구성된다.

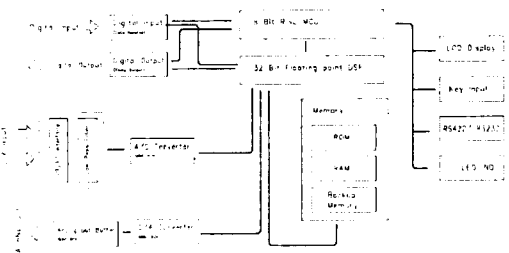


그림 1 장치의 블록다이어그램

**2.2.1 DSP Module 블록다이어그램**

그림 2는 보호계전기기능과 각종 고장처리의 데이터 수집과 관리기능을 처리하기 위한 DSP Module의 블록다이어그램이다. Hi Speed RAM Bank Memory 모듈을 사용하여 많은 양의 정보를 고속으로 저장 할 수 있다. Analog input 및 Analog output는 MUX를 사용하지 않았기 때문에 Analog input인 경우는 입력 신호의 지연이 없는 파형의 입력이 가능하다.

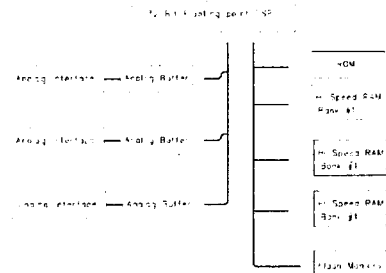


그림 2 DSP Module 블록다이어그램

**2.2.2 통신 및 I/O처리부 블록다이어그램**

현장 설치되어 운영되는 모든 상황을 중앙감시반에서 원격으로 감시·제어되기 위해서는 디지털 데이터 통신

에 관한 기능 모듈이 탑재되어 있어야 한다. 본 논문에서는 중앙 시스템과의 인터페이스를 위한 통신의 물리계층으로 표준규약인 RS485를, 현장 유지보수용 터미널과의 인터페이스를 위한 물리계층으로 표준규약인 RS232를 채택하였다. 이와 같이 통신 감시 혹은 제어를 위해서 I/O처리부로 명명되는 추가적인 H/W가 탑재되며 외부 노이즈나 서지 등에 의해서 발생할 수 있는 오동작을 방지하기 위해서 Optic-isolation 구조를 채택하였다. 그림 3은 통신 및 I/O처리부의 블록다이어그램이다.

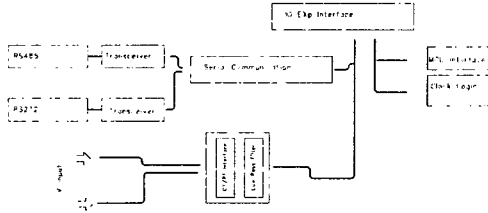


그림 3 통신 및 I/O 처리부 블록다이어그램

### 2.2.3 Analog 입력처리부 블록다이어그램

전기량 계측 및 보호요소를 위해서 계통의 아날로그 입력신호로 전류와 전압을 받아드리게 된다. 여기서 실제 계통의 전압과 전류신호는 대전류, 고전압의 형태이므로 외부에 CT와 PT를 통해서 장치가 처리하기에 적절한 크기로 변성하여 입력받게 된다. 변성기를 거친 입력신호는 저역통과필터(LPF)와 AMP에 의한 안정으로 신호처리가 되어 비로소 A/D 변환기로 인가되어진다. 그림 4는 아날로그 입력처리부의 블록다이어그램이다.

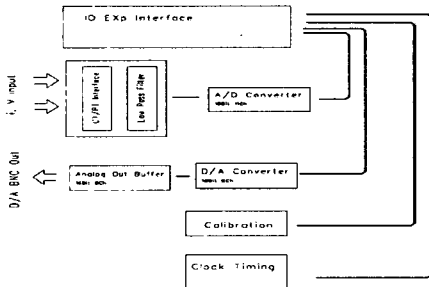


그림 4 Analog 입력부 블록다이어그램

### 2.2.4 MMI부 블록다이어그램

원격으로 운전이 가능함과 동시에 현장에서 직접 조작이 가능하도록 별도의 MMI부를 갖추고 있다. MMI부는 Character Module LCD와 annunciation LED 등의 표시장치와 Function Key의 조작 버튼으로 구성된다. 그림 5는 MMI부의 블록다이어그램이다.

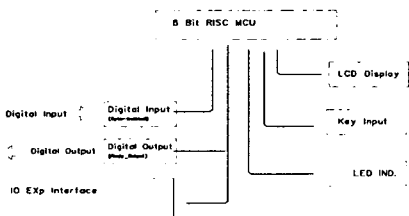
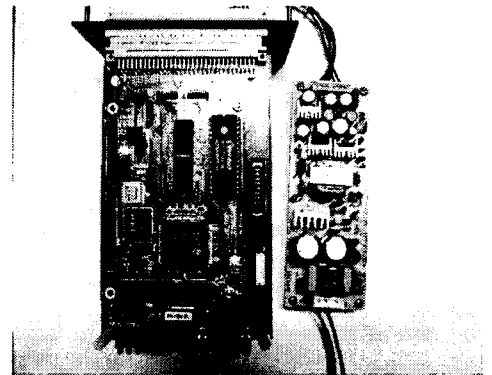
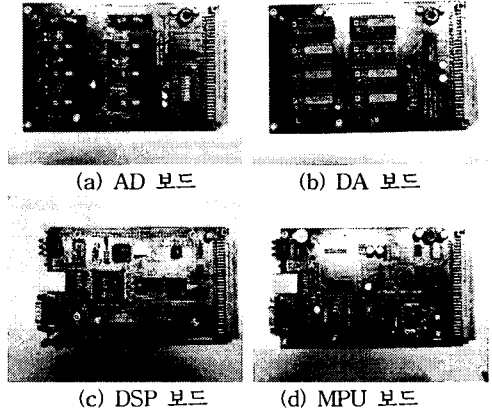


그림 5 MMI부 블록다이어그램

### 2.2.5 IED prototype

그림 6은 시제품 IED의 주요 보드이다.



(e) 시제품 IED 시스템  
그림 6 시제품 IED의 주요 보드

## 3. 실시간 시험

### 3.1 여자돌입 경우

그림 7은 1차측 전압 a상 위상각 0도일 경우, 44.448[ms]에서 가압된 경우에 대한 시뮬레이터 화면이다. 그림 8은 Target IED의 DAC의 오실로스코프로 측정된 1차측 3상 전류 신호이다. Trip 신호가 발생되지 않는 것을 알 수 있다.

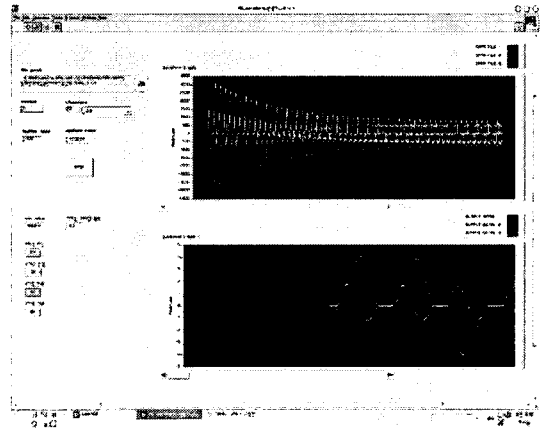
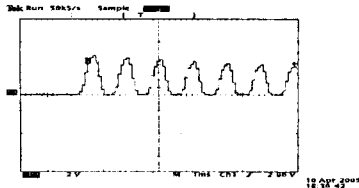
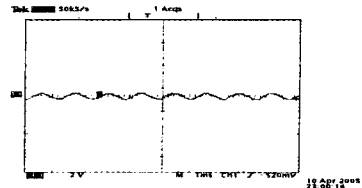


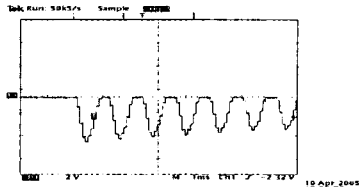
그림 7 시뮬레이터 화면(여자돌입 0도)



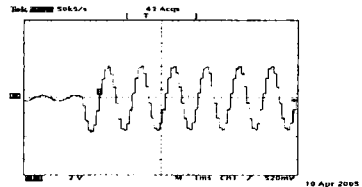
(a) 1차측 a상 전류



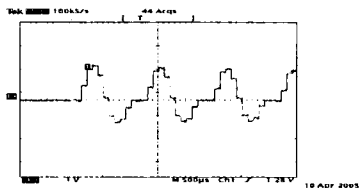
(b) 1차측 b상 전류



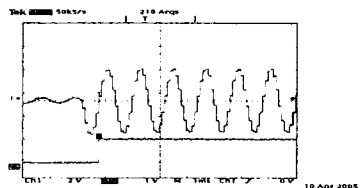
(b) 1차측 b상 전류



(c) 1차측 c상 전류



(c) 1차측 c상 전류  
그림 8 1차측 3상 전류



(d) 1차측 c상 전류와 트립 신호  
그림 10 1차측 3상 전류와 트립신호

### 3.2 권선 단락고장의 경우

그림 9는 1차측 전압 b상 권선 중 05:85:05권선위치에서 51.393[ms]시점에서 권선 단락고장이 발생된 경우의 시뮬레이터 화면이다. 그림 10은 Target IED의 DAC에서 오실로스코프에서 측정된 1차측 3상의 전류 신호와 트립신호이다. 고장발생 후, 약 반주기(8.33[ms])에서 고장이 검출되어 트립신호가 발생되는 것을 알 수 있다.

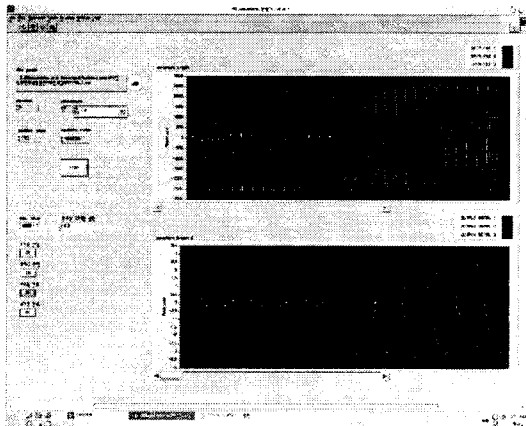
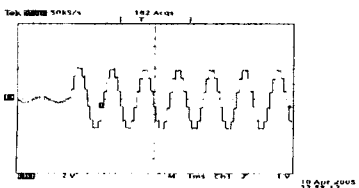


그림 9 시뮬레이터 화면(권선 단락고장)



(a) 1차측 a상 전류

### 4. 결 론

본 논문에서는 디지털 기반 SAS용 변압기 IED를 설계하여 제작하였다. 주보호 및 후비보호 기능 구현 뿐만 아니라, 특이한 여자돌입 및 내부고장 시에도 트립오동작을 하지 않는 적응형 알고리즘을 디지털 시뮬레이터를 이용하여 IED 시작품에서 실시간 시험을 수행하였다. 제안된 알고리즘은, 시험 결과 고장검출이 더 신속해지고 신뢰성이 개선되었음을 입증하였다.

### [참 고 문 헌]

- [1] C.W. Park, M.C. Shin, J.H. Kim, "Fuzzy Logic- Based Relaying for Large Power Transformer Protection", *IEEE Trans. on PWRD.*, Vol.18, No.3, pp.718~724, July 2003.
- [2] 유상봉 외 8인 공저, "보호계전 시스템의 실무활용기술", 도서출판 기다리, pp.258~271, 2002.3.
- [3] 최중웅, "차세대 성장동력산업의 전력IT 기술", 2004년도 전력기술부문회 춘계학술대회 Special Session 발표자료집, 2004.5.
- [4] Patrick Bastard, Pierre Bertrand, Michel Meunier, "A Transformer Model for Winding Fault Studies", *IEEE Trans. on PWRD.*, Vol.9, No.2, pp.690~699, April 1994.
- [5] 박철원, 신명철 외 2인, "DSP TMS320C32를 이용한 디지털 계전기 시험을 위한 시뮬레이터", 대한전기학회 교육위원회 학술논문집, pp.120~122, 2004. 7.
- [6] 박철원, 신명철, "전압-전류 추이와 지속-차전류 기술기 특성을 이용한 변압기 보호계전기법의 성능 개선", 대한전기학회 논문지, Vol.53A, No.7, pp.382~388, 2004.

### 감사의 글

본 연구는 2003~2004년도 산업자원부 전력산업연구개발사업 전력선행연구에 의하여 이루어진 연구로서, 관계부처에 감사드립니다.