

플립칩 연결부 구성요소들이 전송특성에 미치는 영향

이재훈, 황보훈, 나완수, 주진호, 정승부
 성균관대학교 전기전자 및 컴퓨터공학과

Effects of Flip-chip interconnect elements on the transmission characteristics

Jaehoon Lee, Hoon Hwangbo, Wansoo Nah, Jinho Joo, Seungboojung
 Electrical and Computer Engineering, Sungkyunkwan University

Abstract - In this paper, we analyzed the effect of flip chip interconnect which is a part of FC-BGA package on the transmission characteristics of interconnect. We designed simple interconnect model and analyzed the change of the transmission characteristics as the size of each component change. And we provided design guide of interconnect which shows more enhanced results.

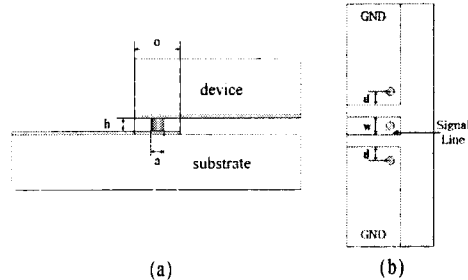


그림 1. 기본 flip chip 구성도
 (a) 전송선과 bump의 형상
 (b) 해석된 구조의 형변

1. 서 론

기존의 wire-bonding 패키지로는 최근 개발되는 반도체의 성능에 대처할 수 없어, 보다 고속의 성능을 지원할 수 있는 multi pin 패키지가 요구되고 있다. 그 요구에 대한 대응으로 개발된 FC-BGA package는 고속이라는 장점이외에도 최근 추세인 소형/경량화에도 적합한 이점들을 가지고 있어, 주목받고 있는 패키지 기술이다.

본 논문에서는 고속 전송을 위한 고주파 대역에서의 전송특성 개선에 도움이 될 수 있도록 패키지의 일부분인 플립칩과 기판의 연결부, 각 구성요소의 변화가 연결부 전송특성에 어떠한 영향을 미치는지를 3D 해석Tool을 이용하여 분석하였다.

2. 본 론

2.1 해석방법

BGA 패키지 기술의 일부인 칩과 기판의 연결부(interconnect)의 각 요소의 변화가 전송특성에 미치는 영향을 알아보기 위해 간단한 플립칩 연결모델을 HFSS를 이용하여 설계/해석하였다. 그 형태는 그림 1과 같이 구성되어 있으며, 모델의 전송선이 CPW로 구성된 것은 ground via의 제거 및 정합의 편이성등의 이점이 존재하기 때문이다. 기판은 10 mil 두께의 산화 알루미늄(유선율: 9.4)로 이루어져 있고, 위쪽의 실리콘 다이오스와 지름 65 μ m인 solder bump들로 연결되어 있다.

연결부 bump의 높이(h)와 지름(a), 컨덕터 오버랩의 길이(o), 전송선의 넓이(w), 그리고 접지의 끝단으로부터 bump의 중심까지의 길이(d)를 변수로 선정하여 기본모델에서 각 요소가 표 1에 따라 변화되었을 때의 전송특성을 해석, 그 결과를 그래프로 나타내고, 분석하였다.

2.2 해석결과/분석

해석을 통한 결과는 그림 2부터 그림 6까지의 그래프에 나타내었다.

그림 2의 그래프는 기본모델을 중심으로 연결부 bump

표 1. 각 구성요소들의 변화 (단위: μ m)

Bump diameter (a)	Bump height (h)	Conductor overlap (o)	Bump distance (d)	CPW width (w)
30	40	150	50	150
60	80	187.5	100	175
90(baise)	120(baise)	225(baise)	150(baise)	200(baise)
120	160	262.5	200	225
150	200	300	250	250

3개의 지름을 표 1의 (a)와 같이 변화시키며 해석을 실시하여 얻은 결과이다. 그래프에서 보여주듯이 bump 지름이 30 μ m일 경우가 가장 좋은 특성을 보이며, 지름이 커질수록 전송특성이 점점 나빠진다. 이 결과를 토대로 bump의 지름이 작아질수록 연결부의 전송특성이 개선되어질 수 있음을 알 수 있다. 그리고 이러한 효과는 10GHz이상부터 주파수가 증가할수록 커지나 10GHz미만에서는 거의 영향을 미치지 않음을 그래프에서 알 수 있다.

표 1의 (h)에 따라 변화된 bump 높이가 연결부의 전송특성에 미치는 영향은 그림 3의 그래프에 나타나있다. 그리고 그 양상은 bump의 지름에 의한 변화와 반대형태를 보인다. 즉, bump의 높이가 해석치 중 가장 낮은 40 μ m에서 전송특성이 가장 나쁘고, 높이가 높아짐에 따라 전송특성이 점점 개선되어 200 μ m에서 가장 좋은 전송특성을 나타내는 것이다. 이러한 결과는 연결부의 전송특성 개선을 위해서는 bump의 높이를 증가시키는 것이 좋다는 것을 의미한다. 또한, 이 효과 역시 10GHz 미만에서는 그 효과가 거의 없으나 주파수 증가에 따라 점점 더 커짐을 그래프에서 확인할 수 있다.

그림 4는 기판의 전송선과 다이오스의 전송선의 겹쳐진 길이가 전송특성에 미치는 영향을 보여주는데 이 경우에는 앞의 두 요소와는 달리 5GHz부터 그 효과가 나

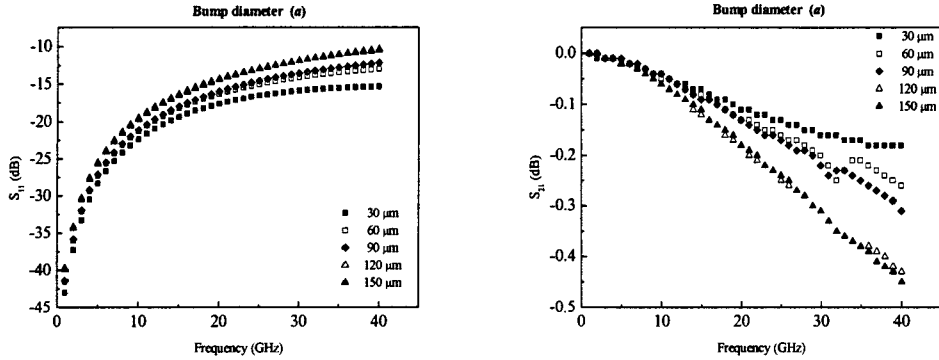


그림 2. Bump 지름변화에 따른 연결부 전송특성 변화

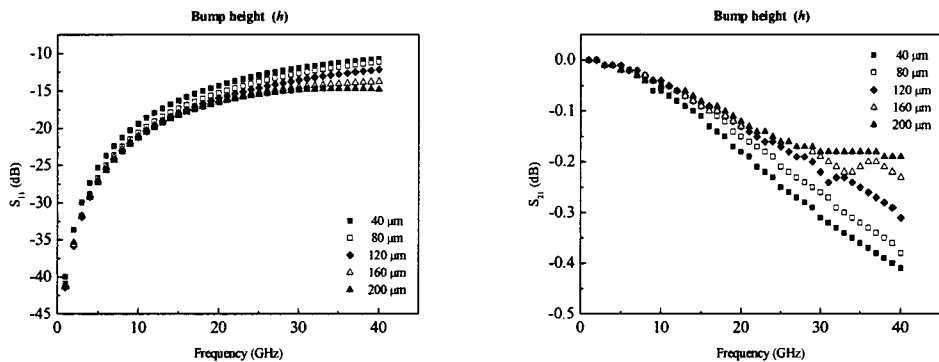


그림 3. Bump 높이변화에 따른 연결부 전송특성 변화

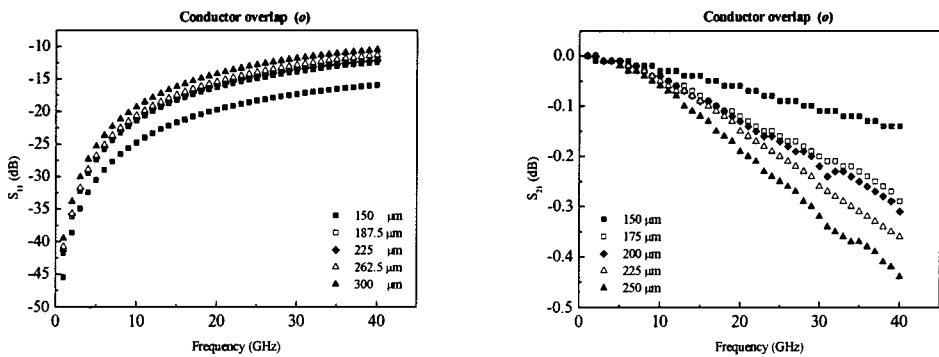


그림 4. 전송선 겹침 길이에 따른 연결부 전송특성 변화

타나기 시작한다. 또한 표 1의 conductor overlap 최소값인 150 μm 에서 가장 좋은 전송특성을 보이며, 길이가 증가함에 따라 그 전송특성이 악화되어 250 μm 에 이르러서는 가장 나쁜 특성을 보여주므로 길이를 최소화하는 것이 전송특성 개선에 도움이 될 것으로 판단된다.

그림 5는 그림 1 (b)에서 d로 표시된 CPW 전송선 양쪽에 존재하는 접지의 전송선 쪽 끝단으로부터 접지 위에 위치하는 bump의 중심까지의 거리와 전송특성의 상관관계를 나타낸 것이다. 이 결과에서는 기본모델의 너비인 150 μm 에서 가장 좋은 특성을 보여주고 있다. 50 μm 에서 150 μm 까지는 거리가 증가함에 따라 전송특성이 개선되는 양상을 보이나, 150 μm 이상에서는 거리의 증가가 오히려 전송특성을 악화시킨다. 즉, 이 요소는 앞의

요소들과는 달리 최적의 값을 가지고 있는 요소로 볼 수 있다. 그러므로 다른 요소들이 최적화된 상태에서 이 요소의 최적값을 찾아내는 것이 효과적이다. 그렇지만 15GHz 이상에서부터 그 효과가 조금씩 보이기 시작하고 주파수가 증가함에 따른 효과의 증대폭도 앞의 요소들보다 매우 적은 단점이 있다.

마지막으로 설명될 그림 6은 그림 1 (b)에서 w로 표현된 CPW 전송선의 너비를 변화시키며 해석한 것이다. 이 요소는 200 μm 까지는 너비가 증가함에 따라 전송특성이 개선되나 200 μm 를 너비가 증가할수록 전체적인 전송특성이 떨어진다. 다시 말해 이것도 bump distance에 의한 효과와 같이 최적의 값이 존재하는 요소인 것이다. 하지만 이 요소는 거의 모든 주파수대에 그 효과가 미치

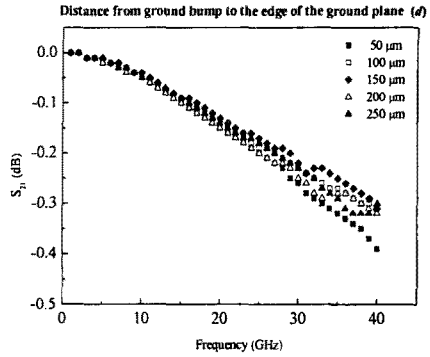
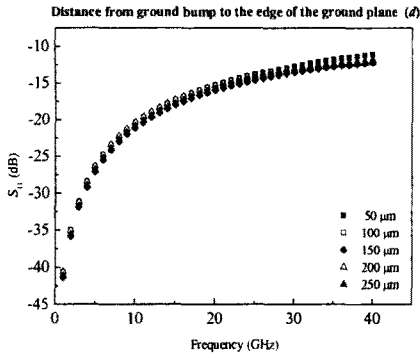


그림 5. 접지 끝단으로부터 bump 중심까지 거리 변화에 따른 연결부 전송특성 변화

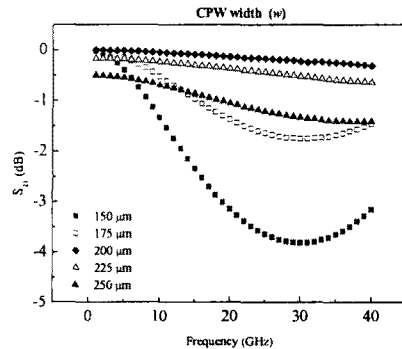
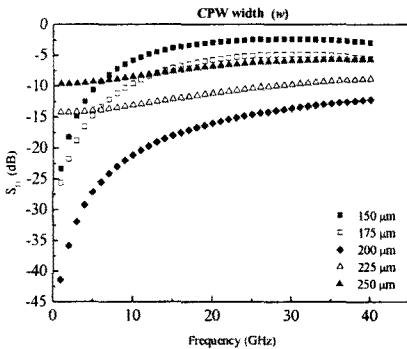


그림 6. CPW 넓이 변화에 따른 연결부 전송특성 변화

고 너비의 변화에 따른 전송특성의 변화폭이 상당하므로, 설계시 가장 주의하여야할 요소로 판단된다.

3. 결 론

해석결과/분석의 내용은

- (1) bump의 지름은 작을수록 전송특성개선에 도움이 되며, 그 효과는 10GHz 이후 영역에서 나타난다.
- (2) bump의 높이는 높을수록 특성개선에 도움이 되며, 그 효과는 10GHz 이후 영역에서 나타난다.
- (3) CPW 전송선의 overlap 길이는 짧을수록 특성개선에 도움이 되며, 그 효과는 5GHz 이후의 영역에서 나타난다.
- (4) 접지 끝단에서 bump 중심까지의 거리는 위 두 요소와 달리 특성개선을 위한 최적 길이가 존재하며, 그 효과는 15GHz 이후의 영역에서 나타나지만, 다른 요소에 비해 미미하다.
- (5) CPW 넓이는 5 요소 중 전송특성에 가장 큰 영향을 미치며, 최적 길이가 존재한다. 그리고 그 효과는 전 영역에 걸쳐 나타난다.

요약/정리될 수 있다.

또한, 앞으로의 계획은 실제로 위와 같은 연결부를 제작하고, 측정하여 위의 결과와의 비교/분석을 진행하는 것이다.

감사의 글

본 연구는 지자체 주도 연구개발 지원 사업인 차세대 마이크로 전자 및 반도체 패키지의 공정 기술 및 신뢰성 기술 확보 사업을 통해 이루어졌으며 이에 감사드립니다.

[참 고 문 헌]

- [1] Daniela Staiculescu, Albert Sutono, and Joy Laskar, "Wideband Scalable Electrical Model for Microwave/Millimeter Wave Flip Chip Interconnects", IEEE Transactions on Advanced Packaging, Vol.24, No.3, p253~259, August 2001
- [2] F. M. De Paola, V. Aliberti, B. Rajaei, N. Rinaldi and J. N. Burghartz, "A Scalable Physical Model for Coplanar Waveguide Transition in Flip-Chip Applications", PROC. 24th International Conference on Microelectronics (MIEL 2004), Vol.1, p345-348, May 2004