

AC PDP의 저온에서 어드레스 방전 지연 시간 개선에 관한 연구

김지용, 김선, 이석현, 이정해*, 김준업**

인하대학교, *홍익대학교, **세종대학교

A Study on the Improvement of the Low Temperature Address Discharge Time Lag of High-Xe Content AC PDP

Ji-yong Kim, Sun Kim, Seok-Hyun Lee, Jeong-hae Lee*, Jun-yeop Kim**

Inha University, *Hongik University, **Sejong University

Abstract - ADS(Address Display Period Separation) driving method has been considered to be the most appropriate driving technique for AC PDP. ADS driving method is composed of reset, address, sustain and erase period. Therefore, a long time should be allocated to an address period, which results in a reduction of brightness. To realize a high luminance and high picture quality, it is necessary to high speed addressing. However, address discharge time lag increases as the temperature decreases, which can cause the misfiring and low picture quality.

In this paper, the electric field effect and priming particle effect are investigated in order to reduce the address discharge time lag at low temperature. Address discharge time lag was reduced effectively when the priming particles are provided.

1. 서 론

현대사회는 급속히 정보화 사회로 접어들고 있으며, 정보 전달의 양적인 면에서도 대량화가 되어 가고 있다. 따라서 인간이 정보를 쉽게 접할 수 있는 디스플레이의 역할이 갈수록 증대되고 있다. 현재 가장 널리 이용되고 있는 Cathode Ray Tube(CRT)는 대형화와 경량화, 평판화 등에 대한 한계로 인하여 이를 대체할 만한 새로운 디스플레이 소자에 대한 연구가 활발히 진행중이다. 다가오는 21세기 디지털 시대를 맞이하여 TV, 컴퓨터, 인터넷의 기술을 조합한 차세대 디스플레이 중 플라즈마 디스플레이 패널(PDP)은 기체 방전시 생기는 플라즈마로부터 나오는 빛을 이용하여 문자 또는 그래픽을 표시하는 소자로서 다른 평판디스플레이 소자에 비해 40인치급 이상의 대형화가 용이하고, 고해상도, 넓은 시야각, 장수명, 박형화, 경량화 등 여러 가지 이점을 가지고 있어 차세대 평판디스플레이로서 주목을 받고 있다.[1]

현재 플라즈마 디스플레이의 구동방식으로 대부분 채택되고 있는 ADS(Address and Display period Separated) 방식은 어드레스 구간이 길기 때문에 서스테인 구간이 줄어들어 휘도의 저하를 일으킨다. 따라서 고속 어드레싱으로 어드레스 구간에 할당된 시간을 줄이고 이 단축된 시간을 서스테인 구간이나 서보 필드 추가에 사용함으로써 휘도 향상 및 동화 의사 유파 노이즈 저감을 통한 화질 개선이 가능하다. 어드레스 구간을 축소시키기 위해서는 어드레스 방전 지연 시간(T_d)을 줄일 필요가 있다. 그러나 저온 하에서는 어드레스 방전 지연 시간의 급격한 증가로 인해 오방전이 발생하는 문제가 발생하고 있지만 이에 대한 연구는 거의 전무한 실정이다. 그래서 본 논문에서는 저온 하에서 PDP의 방전지연 시간이 증가하는 현상을 실험을 통해서 확인하였고 지연 시간을 단축하기 위해 어드레스 전압을 상승 시킨 경우와

프라이밍 입자공급의 경우를 비교하였다.

2. 본 론

2.1 실험장치 및 방법

2.1.1 실험 장치

그림 1은 본 실험에 사용된 장치의 개략도이다. 실험에는 7인치 VGA급 테스트 패널(Ne+Xe10%)을 사용하였고, 패널의 사양은 표 1에 나타내었다.

Pulse Generator인 Time-98과 여러 대의 전원 공급기, Digital Oscilloscope(TDS304B, Tektronix), Cooling Device(acetec), 광파형 측정기인 Photo Detector(C6386-01, Hamamatsu) 그리고 구동 회로를 이용하여 실험을 진행하였다.

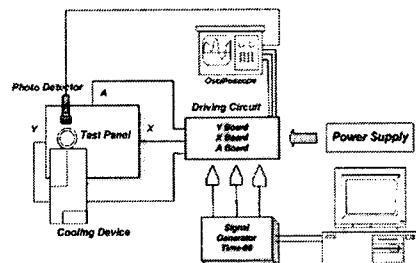


그림 1. 실험 장치의 개략도

Specifications of a 7.5-inch AC PDP	
Pixel pitch	1.08mm
Thickness of MgO	5000Å
Barrier rib height	125um
ITO gap	65um
ITO width	322.5um
Bus width	90um
Gas mixture	Ne-Xe10%, 500torr

표 1. 7.5인치 테스트 패널 사양

2.1.2 구동 방법

본 실험에서는 AC PDP 구동 방법으로 ADS(Address Display Separated) 패형을 사용하였고 그림 2와 같이 reset, address, sustain, erase 구간으로 나눠져 있다.

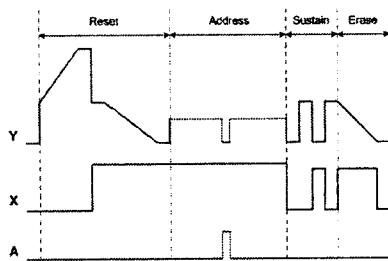


그림 2. 실험에 사용된 구동파형의 개략도

본 논문에서 방전 지연시간의 측정은 방전 전류대신에 어드레스 방전 시의 출력되는 광을 Photo Detector로 측정하였다. 그림 3은 인가되는 전압의 파형과 방전으로 출력되는 광파형을 그림으로 표시한 것으로서 어드레스 필즈가 상승하는 부분의 90%지점에서 광파형의 상승부분 90% 지점까지의 시간을 방전 지연시간으로 정의하였다. 아울러 측정은 각 변수별로 300회씩 sampling하여 시간에 따른 방전 횟수를 통계적으로 도시하였다.

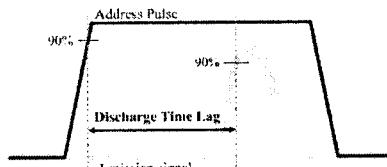


그림 3. 방전지연시간의 정의

2.2 실험 결과

2.2.1 저온에서의 방전 지연시간

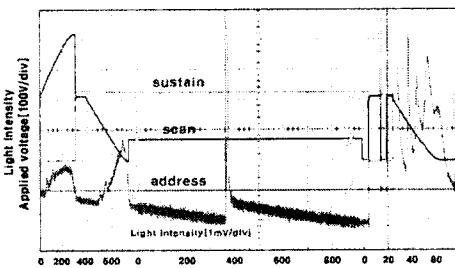


그림 4. 상온에서 1sub-field의 방전시 광파형

그림 4는 일반적인 ADS 구동방식에서 방전 광파형을 나타내고 있다. 리셋구간은 모든 셀들을 초기화하는 구간이며 약방전으로 scan전극에는 음의 벽전하가 서서히 쌓이게 하고 address전극에는 양의 벽전하가 쌓이도록 해서 작은 어드레스 전압 상승으로도 어드레스 방전이 일어날 수 있도록 벽전하를 형성하는 역할을 한다.

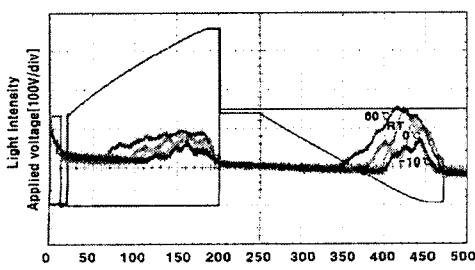


그림 5. 온도별 리셋시 방전 광파형의 변화

그림5는 온도별 리셋구간의 광파형 변화를 나타내었다. 그림에서와 같이 저온으로 내려갈수록 광파형이 약해지고 방전 개시전압도 높아지는 것을 볼 수가 있다. 광파형이 약해졌다는 것은 그만큼 방전이 줄어들어서 벽전하의 양도 줄어들었다는 것을 의미한다. 리셋구간은 약방전을 통해 scan 전극에는 음의 벽전하를 쌓이게 하고 address 전극에는 양의 벽전하를 쌓이게 해서 어드레스 방전이 잘 일어나도록 하는 역할을 하는데 벽전하를 형성시키는 약방전이 저온으로 갈수록 약해서 어드레스 방전에도 영향을 주리라 예상을 할 수가 있다.

그림 6은 온도에 따른 어드레스 방전 광파형을 보여주고 있는데 리셋구간의 약방전 광파형으로 예상한 바와 같이 저온일수록 방전 광파형의 강도가 상온에 비해 약해지면서 방전지연시간이 길어지고 불안정한 것을 알 수 있다.

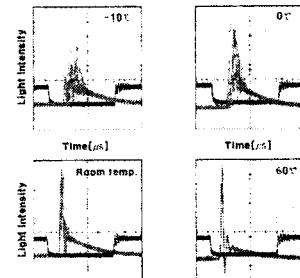


그림 6. 온도별 어드레스 방전 광파형

외부에서 전압을 인가하는 시점에서 실제로 방전이 시작되기까지 소요되는 시간을 방전 지연시간(Discharge time lag : T_d)이라 하고 이 시간은 방전 형성 지연시간 (Formative time lag : T_f)과 통계적 지연시간(Statistical time lag : T_s)으로 구성된다. 즉 $T_d = T_f + T_s$ 이다.[2]

실험에서는 방전 지연 시간을 측정하기 위해 어드레스 방전시 300개의 적외선(IR)광을 측정하여 최소값을 형성지연시간(T_f), 최대값과 최소값의 차이를 통계적 지연시간(T_s)으로 각각 정의하였다. 그림 7(a)는 온도별 광发展历程 값을 300개 샘플링값의 분포 그래프로 나타내었다.

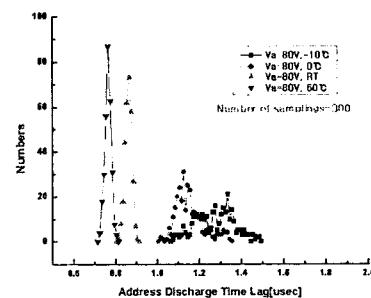


그림 7(a). 온도별 방전 지연시간의 분포도

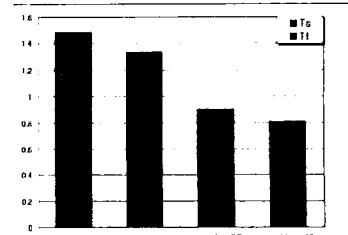


그림 7(b). 온도별 방전 지연시간[μs]

그림 7(b)는 그림 7(a)의 결과로 방전 지연시간을 나타냈는데 저온으로 갈수록 방전 지연 시간이 늘어나는 것을 볼 수가 있는데 특히 T_s 가 T_d 에 비해 더 많이 늘어나는 것을 알 수가 있다. 저온에서는 리셋구간의 약방전 감소와 함께 어드레스 방전에도 방전 지연시간이 늘어남이 실험결과로 확인이 되었다.

2.2.2 저온에서의 방전 지연시간 개선 방안

우선 어드레스 방전을 개선시키기 위한 방안으로 어드레스 전압 상승 없이 경사형 소거 펄스 기울기 변화와 리셋전압 변화로 저온에서 리셋구간의 방전시 벽전하 양을 조절해서 어드레스 방전 지연시간을 줄이고자 하였다.[3]

그림 8(a)는 리셋구간에서 리셋전압의 변화에 따른 어드레스 방전 지연시간을 나타냈는데 리셋전압이 상승함에 따라 스캔전극에 더 많은 음의 벽전하가 쌓여서 방전 지연시간이 감소했지만 상온에서의 지연시간보다는 큰 결과가 나왔다.

그림 8(b)에서는 경사형 소거펄스의 기울기를 증가 시키면서 방전 지연시간을 측정하였다. 경사형 소거 펄스의 기울기가 증가되면 더 강한 방전이 발생하여 스캔 전극에 더 많은 양의 벽전하가 쌓이게 된다. 그에 따라 리셋시 방전 지연시간은 감소하게 되며 리셋 방전에 의해 축적되는 어드레스 전극 상의 벽전하는 더욱 많이 쌓이게 되어 어드레스 방전이 잘 되게 한다. 경사형 소거펄스의 기울기 조절로 방전 지연시간은 줄어 들었지만 그 리 큰 효과는 보지 못했다.

이 실험에서는 저온에서 리셋구간의 약방전의 감소로 벽전하량이 줄어서 어드레스 방전에 큰 영향을 주리라 가정하고 리셋전압상승과 경사형 소거 펄스 기울기를 조정해서 벽전하 양을 증가 시켜 보았지만 효과적으로 어드레스 방전 지연시간을 줄이지는 못했다.

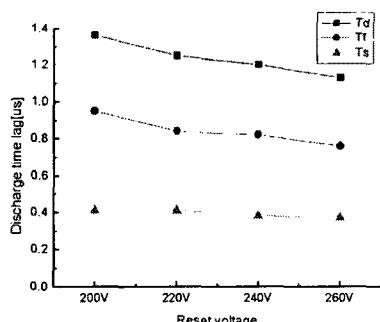


그림 8(a) 리셋 전압별 방전 지연시간(-10°C)

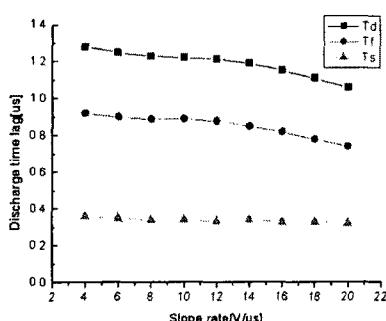


그림 8(b) 경사형 소거펄스의 기울기에 따른 방전 지연시간(-10°C)

2.2.3 전계효과와 프라이밍효과의 비교

방전 지연 시간 중의 형성 지연 시간은 전계의 세기에 주로 영향을 받고, 통계적 지연 시간은 프라이밍 입자에 의해 영향을 주로 받기 때문에 본 논문에서는 어드레스 방전 시간에 영향을 주는 상기 두 가지 인자의 영향으로 저온에서 효과적인 방전 지연 시간 감소 요인을 찾아보았다. 전계의 세기는 어드레스 전압에 인가하는 전압을 조절하였고 프라이밍 효과를 주기 위해서 어드레싱하고자 하는 셀의 인접한 수평셀에 프라이밍 방전을 5us 전에 일으켜서 프라이밍 입자를 제공해주었다.[4]

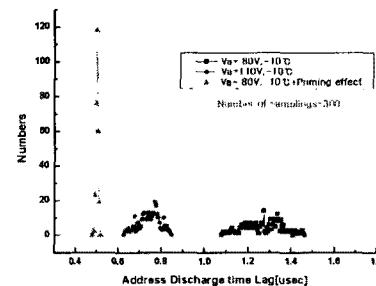


그림 9(a) 전계효과와 프라이밍효과 분포도

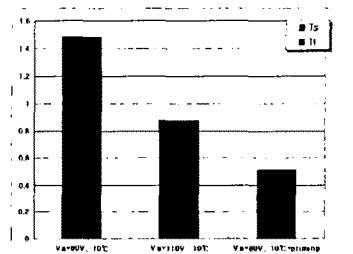


그림 9(b) 전계효과와 프라이밍효과의 비교

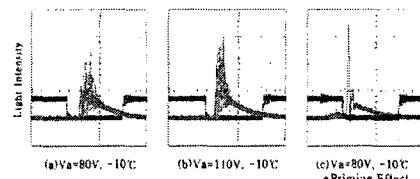


그림 9(c) 전계효과와 프라이밍효과에서 어드레스 광파형 변화

그림 9에 전계효과와 프라이밍효과의 실험결과를 나타내었다. 전체적인 방전지연시간은 프라이밍 입자를 공급할 때가 전계효과보다 더 많이 감소하였고 특히 저온 하에서 매우 커진 T_s 는 프라이밍효과로 상당히 감소한 것을 알 수가 있다. 그림(c)의 광파형을 보더라도 전계효과로는 저온 하의 불안한 어드레스방전이 약간 개선되었지만 프라이밍 효과는 저온에서도 상온과 같은 방전 광파형을 보여주게 되었다.

3. 결 론

고속 어드레싱은 어드레스 구간을 감소시키기 때문에 더욱 더 좋은 화질의 PDP를 설계할 수 있게 한다. 하지만 저온 하에서는 급격하게 어드레스 방전 지연 시간이 늘어나기 때문에 어드레스 오방전으로 인한 화질 저하를 조례하게 된다. 저온일수록 방전 지연 시간이 길어지는 이유로는 MgO 특성 변화 또는 다른 요소의 변화로 추측할 수 있지만 아직 정확하게 규명되지 않은 문제라서 정확한 해답을 내리기는 힘들다.

저온에서 급격하게 길어지는 방전 지연 시간은 전계 효과와 프라이밍 입자의 공급을 비교 했을 때 프라이밍 입자 공급의 경우는 저온에서도 안정적인 어드레싱이 가능하도록 하였고 특히 저온에서 크게 늘어난 통계적 지연 시간(T_s)을 매우 효과적으로 줄여줬음을 보여주었다.

[참 고 문 헌]

- [1] Larry F. Weber, "The Promise of Plasma Display for HDTV", Society for Information Display(SID), vol 16, no. 12, pp 16-20, 2000
- [2] A. Seguin, L. Tessier, H. Doyeux, S. salavin, "Measurement of Addressing speed in Plasma Display Device", IDW'99, pp699~702
- [3] J.H. Ryu, H.J. Lee, D.H. Kim, C.H. Park, "Experiment Observation and Modified Driving Method to Improve the High-Temperature Misfiring in AC PDP", IEEE TRANSACTION ON ELECTRON DEVICES, VOL.51, NO.12, DECEMBER 2004
- [4]C.J.S. Kim, J.H. Yang, T.J. Kim, K.W. Wang, "Comparison of Electric Field and Priming Particle Effects on Address Discharge Time Lag and Addressing Characteristics of High-Xe content AC PDP" IEEE TRANSACTIONS ON PLASMA SCIENCE, VOL.31, NO.5, OCTOBER 2003