

트렌치 구조를 이용한 GaN 쇼트키 장벽 다이오드

최영환, 하민우, 이승철, 한민구
 서울대학교 공과대학 전기컴퓨터 공학부

GaN Schottky Barrier Diode Employing a Trench Structure

Young-Hwan Choi, Min-Woo Ha, Seung-Chul Lee and Min-Koo Han
 School of Electrical Engineering, Seoul National University

Abstract - 트렌치 애노드 콘택을 설계하여 순방향 전압 강하를 감소시키는 GaN 쇼트키 장벽 다이오드를 제안하였다. 애노드 내부에 트렌치를 설계하여 제안된 소자의 표면 애노드 콘택은 메탈 일 함수(metal work function)가 높은 Pt와 형성되며, 트렌치 애노드 콘택은 메탈 일 함수가 낮은 Au와 형성된다. 제안된 소자의 전기적 특성을 검증하기 위하여 2차원 수치 해석 시뮬레이션을 수행하였고, AlGaIn/GaN 헤테로 접합 구조 위에 제작 및 측정하였다. 제안된 소자는 복잡한 공정 추가 없이 제작되며 100 A/cm²에서의 순방향 전압 강하는 0.73 V로 기존 소자의 1.25 V보다 우수한 특성을 보였다. 제안된 소자의 온 저항은 1.58 mΩcm²로 기존 소자의 온 저항 8.20 mΩcm² 보다 낮은 장점을 가진다.

후 메사 격리 공정을 수행하였으며 트렌치 구조(280 nm)는 이 때 형성된다. 오믹(ohmic) 콘택 (Ti/Al/Ni/Au, 20 nm/80 nm/20 nm/100 nm)을 전자-빔 증착 공정으로 형성하고 880°C에서 30초간 어닐링 공정을 하였다. 애노드 쇼트키 콘택 (Pt/Mo/Ti/Au, 5 nm/20 nm/20 nm/350 nm)을 전자-빔 증착 공정으로 형성하고 SiO₂ 300 nm를 ICP-CVD 공정을 통해 passivation하였다.

1. 서 론

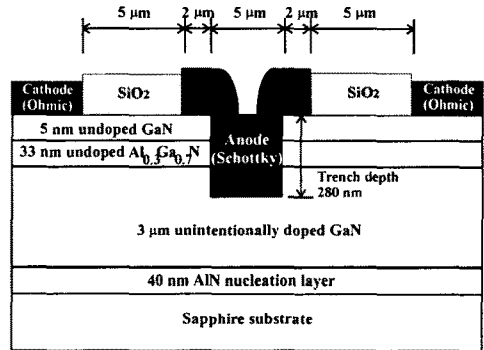
3.4 eV의 넓은 밴드-갭 특성을 갖는 GaN은 고온, 고전력, 고주파수, 고전압 부분의 응용분야의 소자 제작에 적합한 물질로 최근 각광을 받고 있다 [1-3]. GaN 쇼트키 장벽 다이오드가 GaN 다이오드에서 가장 널리 사용되는 것은 도펀트 활성화(dopant activation) 문제로 P 도핑 공정이 어렵기 때문이다 [4]. 지금까지 P+ 임플란트 공정 [5-6] 혹은 메탈 전계 plate [7-8]를 이용한 다양한 GaN 쇼트키 장벽 다이오드 등이 연구되어 왔으며, 소자의 항복 전압을 크게 향상시키는 결과를 가져왔다. 넓은 액티브 영역과 높은 직렬 저항에 의해 이들 소자의 순방향 전압 강하는 100 A/cm²에서 3 V에서 5 V로 높게 보고되고 있으며 추가적인 공정이 필요한 단점도 가지고 있다 [5-8]. 스위칭 다이오드에서의 순방향 전압 강하 특성은 중요한 역할을 하는데 순방향 전압 강하가 낮을수록 전력 소모가 억제 되기 때문이다. 최근 0.1 V의 낮은 순방향 전압 강하 특성을 가진 GaN 기반 전계 효과 다이오드가 발표되었으나 그루브된 구조 위에 선택적으로 에피층을 성장시키는 복잡한 공정이 필요한 단점을 가진다 [9].

본 논문은 트렌치를 설계하여 추가적인 공정없이 순방향 전압 강하를 감소시키는 GaN 쇼트키 장벽 다이오드를 제안하였다. 제안된 소자의 전기적 특성을 검증하기 위하여 ISE-TCAD [10]를 이용한 2차원 수치 해석 시뮬레이션을 수행하였으며, AlGaIn/GaN 헤테로 접합 구조 위에 소자를 성공적으로 제작하고 측정하였다.

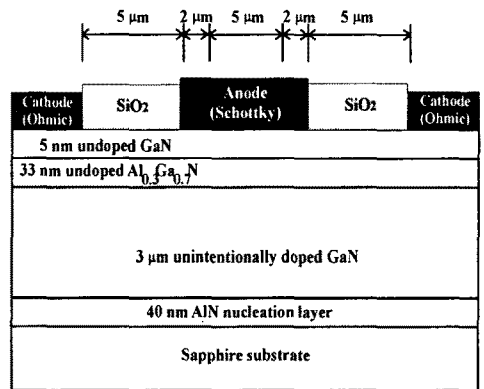
2. 본 론

2.1 소자의 구조 및 동작 원리

그림 1은 제안된 소자의 단면도이다. 먼저 사파이어 기판 위에 격자 불일치를 감소시키는 역할의 AlN를 40 nm 성장시킨 후, 비의도 도핑(unintentionally doped) GaN 버퍼층 3 μm, 도핑되지 않은 AlGaIn 장벽층 33 nm와 GaN 캡(5 nm)을 순서대로 성장시켰다. 그



(a)



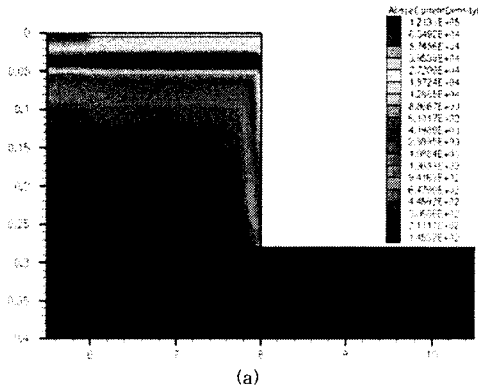
(b)

그림 1. 소자의 단면도 (a) 제안된 소자 (b) 기존 소자

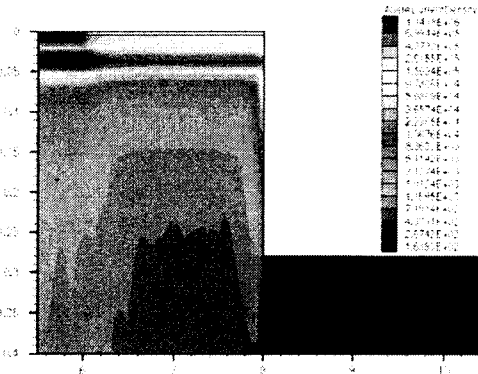
제안된 소자의 애노드 쇼트키 콘택은 전자-빔 증착 공정에 의해 소자의 표면과 트렌치 측면에 형성된다. 표면 애노드의 쇼트키 콘택 금속은 Pt (메탈 일 함수 5.7 eV)로 트렌치 애노드의 쇼트키 콘택 금속은 Au (메탈 일 함수 5.3 eV)로 형성된다. 낮은 쇼트키 장벽 높이를 가진 트렌치 콘택은 낮은 애노드 전압에서도 전류가 흐르게 된다. 그러므로 제안된 소자의 순방향 전압 강하가

감소한다. 제안된 소자의 애노드 표면 컨택은 역방향 바이어스시에 항복 전압을 견디는 역할을 한다.

그림 2는 제안된 소자의 시뮬레이션 전류 흐름도이다. 애노드 전압이 낮을 경우 전류는 트렌치 애노드 쇼트키 컨택과 채널 사이에 흐르게 된다. 애노드 전압이 증가하여 표면 애노드 쇼트키 컨택의 유효 장벽 높이보다 높아지면 제안된 소자의 전류는 채널에서 표면 애노드 쇼트키 컨택과 트렌치 애노드 쇼트키 컨택으로 흐르게 된다.



(a)



(b)

그림 2. 제안된 소자의 시뮬레이션 전자 전류 흐름도
(a) 애노드 전압 1.0 V (b) 애노드 전압 3.0 V

그림 3은 제안된 소자의 애노드 전압이 1 V 일 때 트렌치 측면에서의 시뮬레이션 전자 전류이다. AlGaIn 장벽층과 GaN 버퍼층의 경계면에서 전류 밀도가 가장 높다. C-plane 위 AlGaIn과 GaN의 spontaneous 분극화와 piezoelectric 효과로 인하여 AlGaIn/GaN 경계면에 높은 전자 밀도를 가지는 채널이 형성됨을 알 수 있다. 제안된 소자가 턴-온(turn-on)되면 고농도의 전자 채널에서 트렌치 쇼트키 컨택으로 전류가 흐르게 된다.

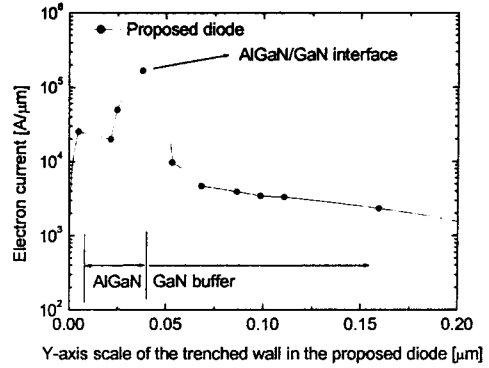


그림 3. 제안된 소자의 트렌치 측면에서의 시뮬레이션 전자 전류

그림 4은 기존 소자와 제안된 소자의 시뮬레이션 전류-전압 특성이다. 트렌치 쇼트키 컨택 금속의 낮은 메탈 일 함수로 인한 낮은 쇼트키 장벽 높이에 의해 제안된 소자는 기존 소자보다 낮은 애노드 전압에서 동작하게 되고, 애노드 전압의 증가에 따라 표면 쇼트키 컨택에서도 전류가 흐르게 된다. 전체적인 애노드 전류를 비교해 볼 때 제안된 소자의 순방향 전압 강하는 기존 소자의 순방향 전압 강하에 비해 감소한다. 항복 전압 열화를 막기 위해 높은 메탈 일 함수를 가지는 애노드 표면 컨택은 반드시 설계 되어야 한다.

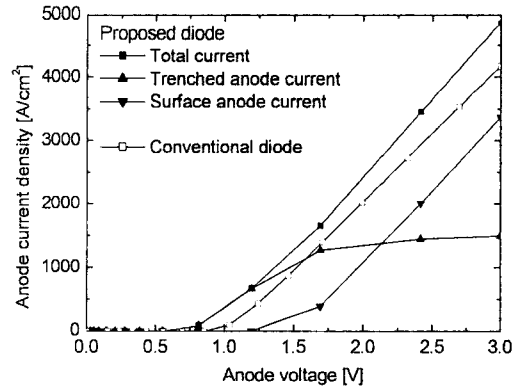


그림 4. 제안된 소자와 기존 소자의 전류-전압 특성 곡선

2.2 실험 결과

그림 5는 측정된 순방향 전류-전압 특성에서 얻어낸 제안된 소자의 이상 지수 (n)이다. 제안된 소자의 이상 지수는 애노드 전압이 0.4 V일 때 1.40이다.

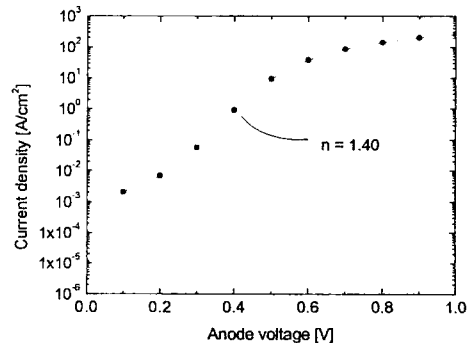


그림 5. 제안된 소자의 이상 지수

제안된 소자와 기존 소자의 전류 전압 특성 곡선이 그림 6에 나타나 있다. 제안된 소자가 기존 소자 보다 낮은 애노드 전압에서 턴-온되는 것을 볼 수 있다. 제안된 소자의 100 A/cm²에서의 순방향 전압 강하는 0.73 V로 기존 소자의 1.25 V에 비해 낮다. 애노드 전압 1 V에서의 온-저항은 제안된 소자의 경우 1.58 mΩcm²로 기존 소자의 8.20 mΩcm²보다 낮게 측정 되었다. 제안된 소자의 온-저항은 지금까지 발표된 문헌의 값 [5-8]보다 낮은 장점을 가진다. 제안된 소자의 figure of merit, (V_{RB})²/R_{ON}은 16.2 MWcm⁻² 이다.

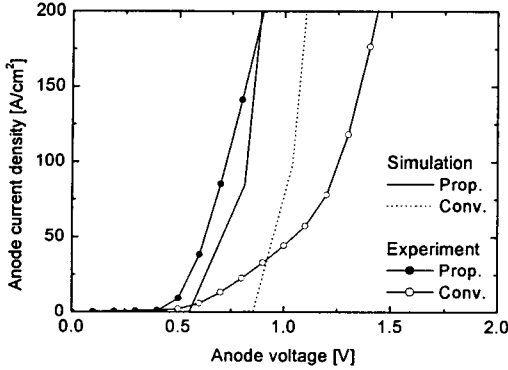


그림 6. 제안된 소자와 기존 소자의 측정된 전류-전압 특성 곡선

3. 결 론

복잡한 공정 추가 없이 순방향 전압 강하와 전력 손실을 감소시키기 위해 트렌치 구조가 설계된 새로운 GaN 쇼트키 장벽 다이오드가 제안되었으며 성공적으로 제작 및 측정 되었다. 제안된 소자의 애노드 쇼트키 콘택은 표면 콘택과 트렌치 콘택으로 이루어지며, 전자-빔 증착 공정과 트렌치 공정에 의해 표면 쇼트키 콘택의 금속은 Pt, 트렌치 쇼트키 콘택의 금속은 Au로 이루어진다. Pt와 Au의 메탈 일 함수 차이 (Pt : 5.7 eV, Au : 5.3 eV)에 의해 각 콘택의 쇼트키 장벽 높이가 달라지게 되며, 낮은 쇼트키 장벽 높이를 가진 트렌치 콘택은 낮은 애노드 전압에서도 전류가 흐르게 된다. 그러므로 제안된 소자의 순방향 전압 강하가 감소하며 전력 소모 또한 감소하게 된다. 제안된 소자의 100 A/cm²에서의 순방향 전압 강하는 0.73 V, 기존 소자의 순방향 전압 강하는 1.25 V로 측정되었으며, 제안된 소자의 온 저항은 1.58 mΩcm²로 측정 되었으며 기존 소자의 온 저항인 8.20 mΩcm² 보다 우수한 특성을 보였다.

[참 고 문 헌]

- [1] A. Chini, D. Buttari, R. Coffie, S. Heikman, S. Keller, and U. K. Mishra, *Electron. Lett.*, 40, 73-7, 2004
- [2] Min-Woo Ha, Seung-Chul Lee, Jin-Cherl Her, Kwang-Seok Seo and Min-Koo Han, *International Conference on Solid State Devices and Materials*, 264-265, 2004
- [3] Seung-Chul Lee, Min-Woo Ha, Jin-Cherl Her, Soo-Seong Kim, Ji-Yong Lim, Kwang-Seok Seo and Min-Koo Han, *17th International Symposium on Power Semiconductor Devices & IC's*, 247-250, 2005
- [4] I. D. Goepfert, E. F. Schubert, A. Osinsky, and P. E. Norris, *Electron. Lett.*, 35, 1109-1110, 1999
- [5] A. P. Zhang, G. Dang, F. Ren, J. Han, A. Y. Polyakov, N. B. Smirnov, A. V. Govorkov, J. M. Redwing, H. Cho, and S. J. Pearton, *Appl. Phys. Lett.*, 76, 3816-3818, 2000
- [6] Gerard T. Dang, Anping P. Zhang, Fan Ren, Xianan A. Cao, Stephen J. Pearton, Hyun Cho, Jung Han, Jenn-Inn

- Chyi, C.-M. Lee, C.-C. Chuo, S. N. George Chu, and Robert G. Wilson, *IEEE Trans. Electron Devices*, 47, 692-696, 2000
- [7] Seung-Chul Lee, Jin-Cherl Her, Soo-Seong Kim, Min-Woo Ha, Kwang-Seok Seo, Yearn-Ik Choi, and Min-Koo Han, *16th International Symposium on Power Semiconductor Devices & ICs*, 319-322, 2004
- [8] Z. Z. Bandic, P. M. Bridger, E. C. Piquette, T. C. McGill, R. P. Vaudo, V. M. Phanse, and J. M. Redwing, *Appl. Phys. Lett.*, 74, 1266-1268, 1999
- [9] S. Yoshida, N. Ikeda, J. Li, T. Wada, and H. Takehara, *16th International Symposium on Power Semiconductor Devices & ICs*, 323-326, 2004
- [8] ISE-TCAD, User's manual 8.0