

고속 DIO시스템의 하드웨어 설계 및 제작

조규상*, 이준용**
 동양대학교 컴퓨터학부*, IT전자공학부**

Design and Implementation of a Fast DIO System Hardware

Gyu Sang Cho*, Jong Woon Lee**
 School of Computer Sci.&Eng.*, School of IT & Electronics Eng.**, Dongyang Univ.

Abstract

High speed PC-based digital I/O system hardware, PCI-bus master and slave set is developed, which features are distributed structure, input/output function interchangeability by switch setting, high speed 20Mbps to update 1000 points in less than 1 ms, etc.

1. 서 론

최근 PC의 급속한 발전으로 안정적이고 성능이 좋아짐에 따라 산업현장에서 PC를 주 제어기로 사용되는 PC-based 제어 시스템이 많이 사용되고 있다. PC-based 제어 시스템이 산업현장에 적용됨으로써 실시간 제어성, 개발의 편리성, 신뢰성, 확장성 등의 측면에서 많은 장점으로 인해 투자비용 및 유지보수 비용의 절감 효과를 얻을 수 있다[1].

PC에 I/O카드를 장착할 때에 좁은 PC의 슬롯에 많은 I/O 카드를 장착해야 하는 어려움이 있다. 이런 단점들을 극복하기 위한 방법으로 USB를 사용할 수 있다[2]. 이 구조는 USB 포트당 4개의 슬레이브를 연결하도록 설계되어 있다. 최대 64 포인트까지 사용가능 구조라서 포인트 수가 많아지면 더 많은 USB 장치를 통한 연결이 필요한 단점이 발생한다. 이런 구조적인 단점을 개선하기 위해 마스터 장치와 슬레이브 장치 간의 통신 속도가 매우 빠른 구조를 가지며 Ethernet 케이블을 사용하여 분산형으로 모든 마스터와 슬레이브들을 연결하는 방식의 시스템이 개발되었다[3]. 이 방식도 역시 USB를 사용했다. USB는 간편하게 사용할 수 있는 장점이 있지만 복잡한 작업 환경에서 포트가 갑작스럽게 빠지는 심각한 문제가 발생할 수 있고, 매번 케이블의 연결시마다 디바이스의 설정을 다시 하는 불편함이 있고, USB가 제공하는 속도 이하로 동작해야 하는 단점을 갖고 있다. 동적자는 인터페이스 부분만 PCI방식으로 대체된 같은 방식의 구조로 설계된 구성된 시스템을 발표하였는데 매우 빠르게 동작하고, 정해진 주기마다 접근시간의 변동없이 안정적으로 동작하며, 분산배치가 가능한 구조를 발표하였다[4].

본 연구에서는 연구[4]의 방식과 결선 방식과 같은 방식을 사용하면서, 매우 빠른 속도로 입출력이 가능한 시스템을 설계 및 제작한다. 연구[3],[4]에서의 슬레이브는 입출력의 비트 수(포인트 수)가 고정되어 있어서 서로 다른 하드웨어를 설계제작 하도록 되어 있는 구조적인 단점이 있다. 본 연구에서는 한 종류의 슬레이브 하드웨어를 여러 입출력 방식(입출력 비트의 지정)을 사용할 수 있는 방식을 갖는 시스템을 설계 및 제작하였다.

2. 본 론

2.1 시스템의 개요

시스템은 마스터 장치와 슬레이브 장치로 구성된다. 마스터 장치는 PCI 인터페이스를 통해서 PC의 슬롯에 장착된다. 슬레이브는 마스터에 연결 케이블을 통해서 연결하고 슬레이브에서 다른 슬레이브로 연결하는 방식을 사용한다. 마스터 장치에는 마스터 칩(G9001)이 장착되어 있는데 이 칩 한 개당 최대 64개의 슬레이브 장치를 연결할 수 있다. 이 칩은 마스터 장치에 두 개 장착된다. 그러므로 최대 2x64=128개의 슬레이브 장치를 연결해서 사용할 수 있다. Half-duplex 방식의 RS-485통신 방식을 사용하며, 통신 속도는 최대 20Mbps까지 지원된다. 64개 슬레이브가 연결되어 있을 때 전송 사이클 시간(transier cycle time)은 1msec이하가 된다. 한 개의 마스터 칩에서는 256포트까지 지원하므로 2,048비트가 사용될 수 있다.

슬레이브 장치에는 G9002칩이 장착된다. 이 칩은 DIO(Digital I/O)기능을 할 수 있다. DIO는 4포트(1포트=8bit)가 지원되는데 목적에 따라서 입력 또는 출력으로 선택적으로 사용된다. 본 연구에서 개발한 슬레이브의 경우는 입력 전용으로 2포트, 출력 전용으로 2포트, 상위-입력 1포트 하위-출력 1포트, 상위-출력 1포트 하위-입력 1포트를 사용하는 방식으로 DIP스위치의 선택에 의하여 4가지 방식으로 사용가능하다.

본 시스템의 결선 방식은 마스터-슬레이브로 연결하고 슬레이브-슬레이브로 연결하는 방식이다(그림 1). 이 방식은 다른 방식에 비해 사용하기 유리한 장점이 있다. 기존의 병렬 I/O 방식은 응답이 빠른 장점이 있으나 배선이 많아서 마스터와 슬레이브 간의 연결이 길어질 경우 많은 배선을 해야 하는 결정적인 단점이 있다. 기존의 직렬 I/O방식은 거리가 멀어도 직렬 통신을 이용하므로 선의 수가 적어서 배선에 유리한 점이 있지만 호스트에서 모든 통신 연산의 부담을 가지므로 속도 면에서 불리하다. 본 연구의 방식은 직렬-병렬 변환기능과 통신을 관장하는 전용 칩을 사용하여 마스터 입장에서 메모리처럼 보여서 통신을 위한 연산의 부담을 갖지 않는다. 이 결선 방식은 매 슬레이브 장치마다 마스터 장치로 직접 연결하는 기존의 방식에 비하여 전체 배선의 길이가 짧아지고 슬레이브 장치를 원하는 위치에 배치할 수 있기

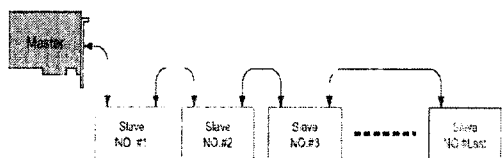


그림 1 마스터와 슬레이브의 결선 방식 때문에 비용의 절감과 공간 배치가 있어서 장점이 있다.

2.3 마스터 장치

2.3.1 마스터 장치의 구성

마스터 장치에는 슬레이브를 연결하여 사용한다. 이 마스터 장치에 장착된 두 개의 G9001은 장치 한개 당 최대 64개의 슬레이브 장치를 동시에 제어하는 것이 가능하다. 두 개의 칩에서 한쪽의 칩에 의한 마스터와 슬레이브 간의 관계를 ring0이라고 칭하고 다른 한쪽의 것을 ring1이라고 한다. PCI 통신을 위해 PLX9030(PLX technology사) 칩을 사용한다. 그림 2는 마스터 장치의 H/W 구성도이다.

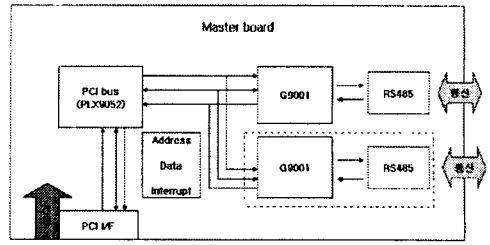


그림 2 마스터 장치의 H/W 구성도

표 2 명령어 코드표

Command	기능
0000h	NOP
0100h	Reset the software
0200h	Resets the transmitting FIFO
0300h	Resets the receiving FIFO
1000h	모든 슬레이브에 대해 시스템 통신
1100h	배제된 슬레이브를 제외한 모든 슬레이브에 대해 시스템 통신
1200h-123Fh	해당하는 비트에 지정된 장치와만 통신 0001 0010 00## #####(#ID비트지정)
3000h	I/O통신 시작
3100h	I/O통신 종료
4000h	Data 통신 시작
4100h	Data 통신 종료

2.3.2 마스터 장치의 메모리 맵

마스터 장치에는 슬레이브 장치를 제어하기 위한 각종의 정보들이 메모리에 기록되는데 슬레이브에 대한 정보를 마스터 장치에서 갖게 됨으로써 매우 빠르게 슬레이브에 대한 정보를 취급할 수 있게 된다. 슬레이브 장치는 자체로 정보를 보유하지 않고 입출력의 단순 기능만을 담당하는 방식을 사용한다. 그러므로 많은 정보가 마스터 장치의 메모리에 기록된다. 다음의 표2는 이러한 기능들을 요약한 것이다.

표 1 마스터 장치의 메모리 맵

Address	쓰기	읽기
000-001	Command	status
002-003	Invalid	Interrupt status
004-005	I/O buffer	I/O buffer
006-007	Data sending FIFO	Data receiving FIFO
008-077	not specified	not specified
078-0B7	Device Info. 디바이스당 8bit. 0번에서 63까지 사용	Device Info. 디바이스당 8bit. 0번에서 63까지 사용
0B8-0BF	I/O 통신에러 플래그 디바이스당 1bit사용	I/O 통신에러 플래그 디바이스당 1bit사용
0C0-0FF	Input port change I nterrupt settings 디바이스당 4bit사용	Input port change I nterrupt settings 디바이스당 4bit사용
100-1FF	I/O port data 디바이스당 4바이트. 디바이스의 타입에 따라 입력/출력으로 사용	I/O port data 디바이스당 4바이트. 디바이스의 타입에 따라 입력/출력으로 사용

2.3.3 커맨드 및 상태코드

마스터 장치와 슬레이브 장치를 제어하기 위한 커맨드들은 마스터 장치의 000-001h번지까지의 16비트 크기의 명령어 데이터를 기록하면 해당하는 명령이 실행된다. 그 후에 그 번지에는 Status 비트 값들이 기록된다.

커맨드들은 리셋의 기능, 슬레이브에 대한 시스템 통신, I/O 통신의 시작과 종료, Data 통신의 시작과 종료 기능 등으로 구성된다. 표2는 명령어의 코드값과 그에 해당하는 기능을 나타낸 것이다.

그림 3은 명령을 수행하고 난 후에 000h-001h에 기록되는 명령 수행에 대한 결과를 나타내는 상태코드이다.

그림 4는 인터럽트에 대한 상태코드표이다. 002h-003h에 저장되는 코드로써 인터럽트의 상황을 나타낸다.

15	14	13	12	11	10	9	8
0	DBSY	RBSY	SBSY	0	RDBB	TDBB	REF
7	6	5	4	3	2	1	0
0	CAER	ERAE	EDTE	EIOE	IOPC	BRKF	CEND

그림 3 상태 코드비트

15	14	13	12	11	10	9	8
CAE3	CAE2	CAE1	CAE0	ERA3	ERA2	ERA1	ERA0
7	6	5	4	3	2	1	0
LNRV	0	EDN5	EDN4	EDN3	EDN2	EDN1	EDN0

그림 4 상태 코드비트

2.3.4 슬레이브 장치 정보 영역

마스터 장치는 0-63까지의 모든 슬레이브를 순회하며 통신한다. 슬레이브의 응답에 따라 마스터 장치의 연결 확인, 디바이스 타입, I/O 포트에 대한 설정상태 등을 주기적으로 갱신한다.

타입을 나타내기 위한 셋팅은 다음과 같이 4가지 방식이 가능하다.

표 3 타입번호와 입출력의 기능

타입번호	코드값	입출력 기능
Type 0	0x80	상위-출력, 하위-출력
Type 1	0x81	상위-출력, 하위-입력
Type 2	0x82	상위-입력, 하위-출력
Type 3	0x83	상위-입력, 하위-입력

그림 5에서의 정보 형식에 따라서 마스터 장치에 슬레이브들이 연결되면 078h-0B7h까지의 메모리 번지에서 해당 메모리 어드레스에 다음과 같은 값들이 기록된다.

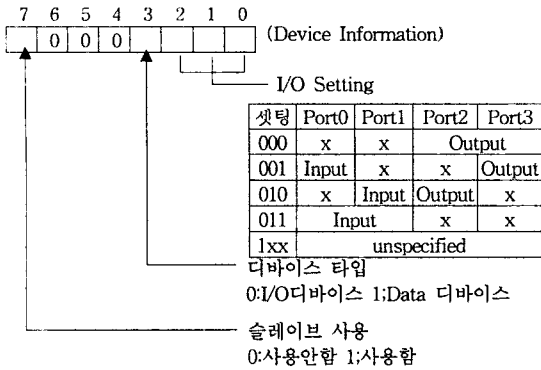


그림 5 슬레이브 다바이스 정보

2.4 슬레이브 장치

2.4.1 슬레이브 장치 구성

DIO 슬레이브 장치는 동작 방식은 4가지 모드로 구성된다. 모드의 선택을 위한 DIP 스위치를 편리하게 선택할 수 있도록 한다. 입출력을 위한 데이터는 4포트(1포트=1바이트=8포인트)가 할당되어 있다. 출력 전용으로 2포트, 입력 전용으로 2포트, 상위출력-하위입력을 각각 1포트, 상위입력 하위출력 각각 1포트씩 사용할 수 있도록 설계한다. G9002이 칩이 이런 기능의 제어를 위해서 사용된다. 그림 6,7,8은 이 장치를 위한 H/W 구성도이다.

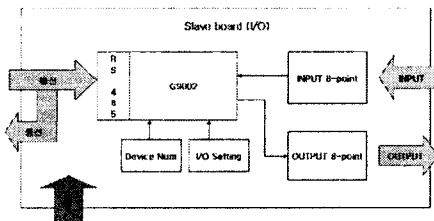


그림 6 슬레이브 장치 : 입력-출력 각 1포트

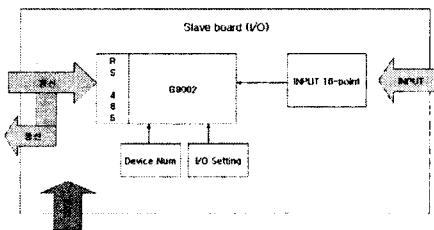


그림 7 슬레이브 장치 : 입력전용 2포트

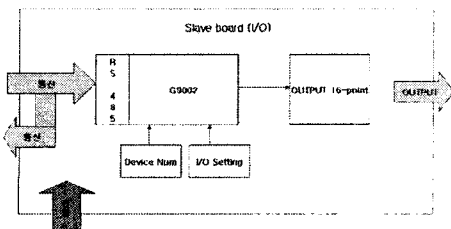


그림 8 슬레이브 장치 : 출력전용 2포트

2.4.2 슬레이브 타입 셋팅

슬레이브 타입을 나타내기 위한 셋팅은 다음과 같이 4가지 방식이 가능하다. Port중의 일부만 사용한다. 슬레이브마다 고유한 ID번호를 지정하기 위한 DIP 스위치가 사용된다. ID번호의 범위는 0번에서 63번까지

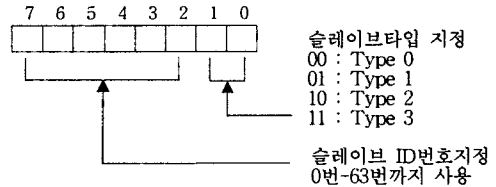


그림 9 슬레이브 ID 및 타입 지정

사용한다. 링0과 링1의 ID번호는 같은 형식의 번호를 사용하므로 각각 0-63번까지 동일한 번호를 사용한다. 각 링은 서로 구분을 위하여 다른 주소를 사용한다. ring0의 경우는 0x00020000번지를 사용하고 ring1의 경우는 0x00028000번지를 사용한다.

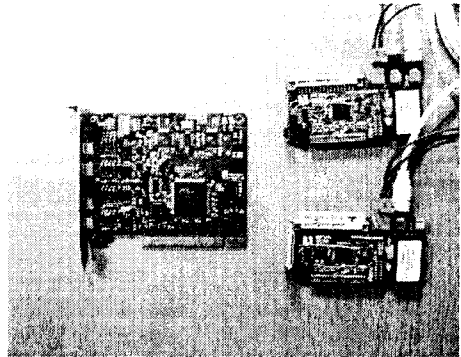


그림 10 제작된 마스터와 슬레이브 장치

3. 결 론

본 연구에서는 PCI 인터페이스 방식을 사용하는 마스터 장치와 그와 분산형 구조로 배치가 가능한 결선방식을 사용하는 고속으로 입출력을 하는 PC-based I/O 시스템을 설계하고 제작하는 연구를 수행하였다. 본 시스템은 마스터 장치의 메모리에 슬레이브의 입출력과 속성 정보 등을 가짐으로써 매우 빠른 입출력이 가능하게 되었고, 구조가 간편하게 되었다. 슬레이브의 포트를 입력과 출력으로 선택적으로 사용할 수 있는 구조로 설계되었기 때문에 슬레이브를 효율적으로 사용할 수 있게 되어서 실제 비용을 절감하고 사용자의 편의성을 높였다.

[참 고 문 헌]

- [1] 박한구 외 1명, "제철공정에 PC-based 제어 시스템 적용 기술", Rolling 2001 : 제4회 압연심포지움, C65, 2001.
- [2] 이종운 외 1명, "USB 인터페이스를 갖는 산업용 IO제어기의 개발", 2001년도 대한전기학회 하계학술대회 논문집 D권, pp2362-2364, 2001.
- [3] 조규상 외 1명, "USB방식의 분산형 I/O 제어 시스템의 개발", 2004년도 대한전자공학회 하계종합학술대회 논문집 V권, pp. 1477-1480, 2004.
- [4] 조규상 외 1명, "PCI 방식의 HSIO(High Speed I/O)시스템의 개발", 2004년도 전기학회 하계학술대회 논문집 D권, pp.2628-2630, 2004.