

## [T-06]

# SOI 특성 분석을 위한 Pseudo-MOSFET 측정용 소자 제작에 있어 식각공정이 미치는 영향과 대책

권경욱, 이종현, 이봉희\*, 배영호\*\*

경북대학교 전기전자컴퓨터공학부, \* 포항1대학 정보통신공학부

\*\*위덕대학교 정보통신공학부

SOI(Silicon On Insulator) Wafer의 특성을 분석함에 있어서, Pseudo-MOSFET<sup>(1)</sup> 분석법이 현재 가장 일반적으로 사용되고 있다. 이러한 Pseudo-MOSFET의 제작을 위하여 표면실리콘층의 식각 공정이 필요하며 공정의 간편성으로 주로 RIE(Reactive Ion Etching)를 사용하고 있다. 하지만, RIE 공정 도중에 발생하는 Plasma에 의해서 SOI 층이 손상을 받게 되고 이 영향으로 소자의 특성이 열화될 가능성이 있다. 이러한 특성의 열화를 확인하기 위하여 소자 제작을 위한 표면 실리콘층의 식각을 RIE 공정과 TMAH 용액을 이용한 습식 식각을 각각 행하여 그 특성을 비교한 결과 건식 식각된 시편에서 계면상태 밀도의 증가, 이동도의 감소 등 특성 열화 현상이 현저히 나타났다. 이러한 RIE 공정 중 발생하는 손상을 제거하기 위하여 저온 열처리를 행하였으며 그 결과 400°C N<sub>2</sub> 분위기에서 4시간 동안 열처리를 하여 습식 식각된 시편과 동일한 특성을 가지게 할 수 있었다.

### [참고문헌]

1. Cristoloveanu, S.; Munteanu, D.; Liu, M.S.T.: "A review of the pseudo-MOS transistor in SOI wafers: operation, parameter extraction, and applications", Electron Devices, IEEE Transactions on, Volume: 47, Issue: 5, May 2000, Pages:1018-1027