

무정전전원장치에 적합한 주파수 제한기와 안티 와인드업을 가지는 PLL 방식

지준근*, 김효성**, 설승기***, 김경환†

*순천향대학교 정보기술공학부, **천안공업대학 제어계측공학과

***서울대학교 전기컴퓨터공학부, †(주)이화전기 기술연구소

PLL Strategy Having Frequency Limiter and Anti-windup Suitable to UPS

Jun-Keun Ji*, Hyo-sung Kim**, Seung-Ki Sul***, Kyung-Hwan Kim†

*Division of Information Technology Engineering, Soonchunhyang University

**Department of Control Engineering, Cheonan National Technical College

***School of Electrical Engineering and Computer Science, Seoul National University

†EWAH Technologies Information Company

ABSTRACT

본 논문에서는 전력 품질 기기의 제어에 있어서 필수적 요소라고 할 수 있는 전원각을 찾는 방법 중에서 PLL(Phase Locked Loop)에 관하여 기존의 방식들을 먼저 알아보고, 정상분을 추출하여 이용하는 기존의 PLL 방식을 무정전전원장치에 적합한 형태로 개선한 주파수를 제한한 PLL 방식을 제안하였다. 제안된 PLL 방식은 기존의 PI 제어기에 주파수 제한기(limiter)와 안티 와인드업(anti-windup)을 추가하였다. 이것의 기본적인 동작 원리는 기존의 방법들과 같지만, 차이점은 주파수 제한기의 삽입으로 인하여 주파수 변동률을 일정한 범위 내에서 제한할 수 있다는 것이다. 기존의 PLL 방법과 본 논문에서 제안된 주파수를 제한한 PLL 방법의 차이를 알아보기 위하여 동적 전압 보상기로 전압을 보상하는 시뮬레이션을 하였고, 결과적으로 제안된 주파수를 제한한 PLL 방법이 기존의 PLL 방법보다 UPS에 적합함을 입증하였다.

1. 서 론

무정전 전원 장치(UPS : Uninterruptible Power Supplies)는 전력 계통에 정전이 발생할 경우 부하에 연속적인 전원을 공급해주는 기기이다. 이러한 무정전 전원 장치는 1970년대 대형 컴퓨터 시스템에 안정된 전력을 공급하기 위하여 처음 시장에 등장했다. 1980년대 이후 디지털 시스템의 발달과 함께 UPS의 중요성은 더욱 커지게 되었고, 제어 기술, 용량 및 운용 방법에 있어서도 급격한 발달이 이루어지게 되었다. 최근에는 UPS의 본래 목적인

전력 공급 기능 외에 공급자 및 수용가 양측에 영향을 주는 전력 품질 관리(Power Quality Conditioning) 기능을 가지고 있는 UPS에 관한 연구도 활발히 이루어지고 있다.

일반적인 전력 품질 기기나 UPS의 운전에서 전원단의 각 정보를 알아내는 것은 중요하다. 특히 UPS의 경우 정전 모드에서 복전 모드로 전환될 경우 전원단과 위상의 정확한 동기가 이루어지지 않으면, 사고로 이어질 수 있다. 따라서 전원단의 각 정보를 추출하는 것은 필수적이며 일반적으로 PLL을 이용하여 전원단의 각 정보를 추출한다. 이러한 PLL은 3상, 단상 PLL등으로 나눌 수 있으며 구현 방법에 있어서도 다양한 방법이 존재한다.

본 논문에서는 전력 품질 기기의 제어에 있어서 필수적 요소라고 할 수 있는 전원각을 찾는 방법 중에서 PLL에 관하여 기존의 방식들을 알아보고, UPS 시스템에 적용하기에 적합한 새로운 PLL 방식을 제안하며, 컴퓨터 시뮬레이션을 통한 기존의 방식과의 비교를 통해서 제안된 새로운 PLL 방식의 우수성을 입증한다.

2. 기존의 전원각 정보 추출 기술

2.1 영전압 교차 방법(Zero crossing method)

영전압 교차 방법은 전원 전압의 영전압 교차점(zero crossing point)을 찾아내어 PLL을 이용하여 위상각을 검출하는 방법이다. 그림 1은 이와 같은 영전압 교차점을 이용한 PLL의 개념도를 나타낸다. 이와 같은 방법은 간단하고 단순하지만, 전원 전압의 왜곡이 왜곡될 경우 정확한 각 추종을 하지 못한다. 예를 들어 전원전압이 불평형 될 경우 잘못된 영전압 교차점에서의 검출, 노이즈나 전원 전압의 왜곡으로 인한 한 주기내에서의 다수의 검출, 각 상의 위상차에 대한 고려의 미비 등이 그 문제점이다.

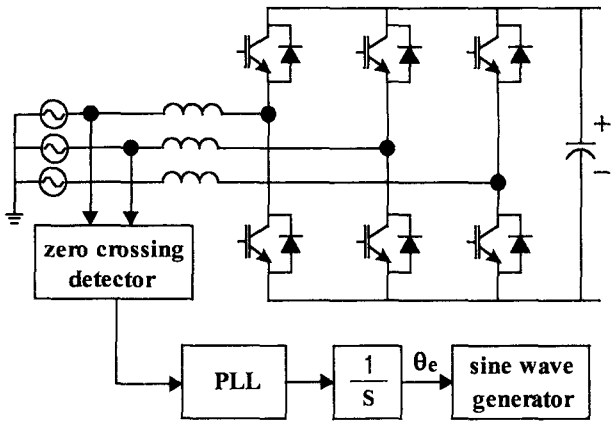


그림 1 영전압 교차점 PLL 방법
Fig. 1 Zero crossing PLL strategy

2.2 기존의 동기 좌표계 PLL 방법^[1]

앞에서 살펴본 영전압 교차점 방법의 문제점을 해결하기 위하여 동기 좌표계를 이용하는 PLL이 제안되었다. 이 방법은 동기 좌표계 축에서 제어기를 이용하여 각정보를 수정해나가는 방법으로써 구현이 간단하고 신뢰도가 비교적 높다.

전원 전압이 각 주파수 ω 를 가진 평형 3상 정현파 전압이라면, a상 전압을 기준각으로 하여 3상 전원 전압을 다음 식과 같이 표현할 수 있다.

$$\begin{aligned} e_a &= -E \sin \omega t \\ e_b &= -E \sin\left(\omega t - \frac{2\pi}{3}\right) \\ e_c &= -E \sin\left(\omega t + \frac{2\pi}{3}\right). \end{aligned} \quad (1)$$

여기서 'E'는 상전압의 최고치이다.

그러므로 전원 전압은 d-q 정지 좌표계에서 다음과 같이 표현되고,

$$\begin{aligned} e_d^s &= -E \sin \omega t \\ e_q^s &= E \cos \omega t \end{aligned} \quad (2)$$

비슷하게, d-q 동기 좌표계에서는 다음과 같이 표현된다.

$$\begin{aligned} e_d^e &= 0 \\ e_q^e &= E \end{aligned} \quad (3)$$

그림 2에 제어각 θ 와 전원 전압과의 관계가 표현되어 있다.

전력 변환 장치의 제어기가 바라보는 위상 제어각은 그림 2에서 보는 바와 같이 a상 전압이 양에서 음으로 바뀌는 순간을 영으로 기준하였다. 그러므로 전원 상전압 혹은 선간 전압이 영점을 통과하는 시점을 관찰함으로써 위상각을 구할 수 있

다. 제어 위상각을 구하는 다른 방법은 식 (2)를 이용하는 것이다. 식 (2)로부터 제어기의 위상각은

$$\theta = \tan^{-1}\left(\frac{-e_d^s}{e_q^s}\right) \quad (4)$$

로 계산할 수 있다. 이 두 가지 방법은 전원 전압에 잡음(noise)이 존재하는 경우에는 제어각이 급변하게 되어 시스템이 불안정하게 되므로 이에 대한 대책이 필요하다.

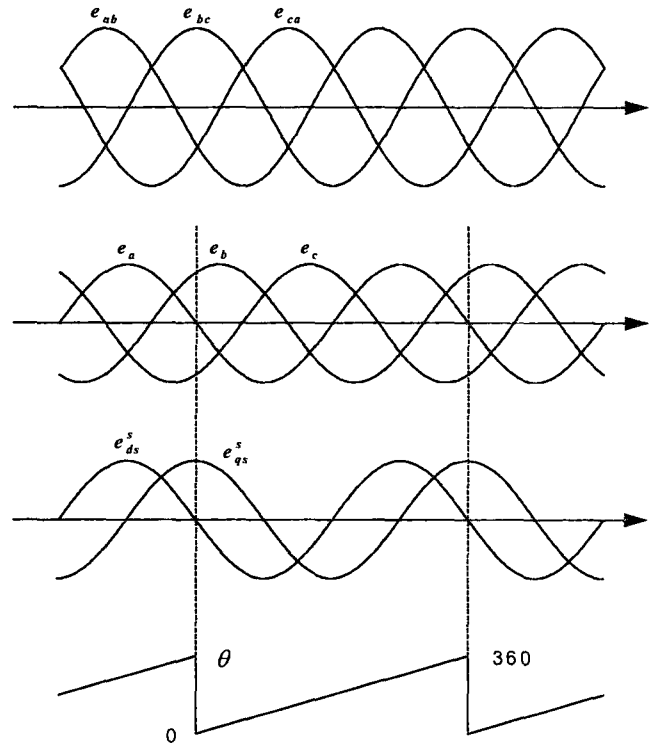


그림 2 위상각과 전원 전압의 관계
Fig. 2 Relation between phase angle and source voltage

제어기에서 계산된 동기 좌표계 d축 전원 전압은 제어 위상각(θ)이 실제 위상각(θ^*)과 일치할 경우에는 영이 되고, 제어 위상각이 실제 위상각보다 뒤질 경우에는 음의 값을 그리고 제어 위상각이 실제 위상각보다 앞설 경우에는 양의 값을 가진다. 제어 위상각에서 측정된 동기 좌표계 d축 전원 전압은

$$e_d^e = -E \sin(\theta^* - \theta) \quad (5)$$

이 되고, 각 오차가 작은 경우에는

$$e_d^e \approx -E(\theta^* - \theta) \quad (6)$$

이 된다.

그러므로 동기 좌표계 d축 전원전압이 영이 되도록 제어 위상각을 수정해 나가면 실제위상각과 제어 위상각을 일치시킬 수 있다. 이는 그림 3과 같은 간단한 PI 제어기으로써 구현할 수 있다.

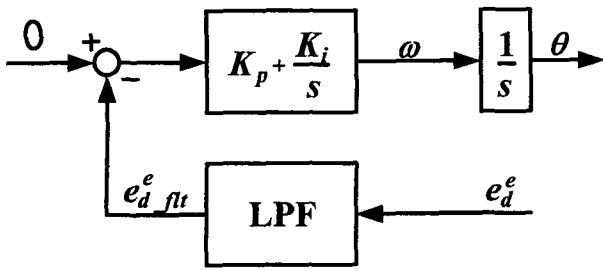


그림 3 위상각 제어기의 구조
Fig. 3 Structure of phase angle controller

2.3 정상분을 추출하여 이용하는 PLL방법^[2]

기존의 동기좌표계를 이용하는 PLL방법은 그 원리와 구현이 간단하나, 전원단 전압에 고조파가 섞여있을 경우 추출된 각 정보에 고조파 리플이 나타나게 된다. 따라서 이를 해결하기 위한 방법을 설명한다. 위상각 검출을 위한 제어기에서 전원단 전압 불평형의 영향을 제거하기 위해서는 삼상의 평형 전압인 정상분 전압을 얻어내어 위상각 제어 검출의 입력으로 이용하면 된다. 이렇게 얻어진 정상분 전압을 동기 좌표계로 변환하면 기존의 불평형된 전원전압을 동기 좌표계로 변환한 경우 동기 좌표계 d축과 q축의 전압에 나타나게 되는 전원단 주파수의 2배에 해당하는 맥동(ripple) 전압을 유발시키는 역상분 전압이 사라진다. 식 (7)은 정상분을 추출하는 방법을 나타낸 식이다.

$$\begin{bmatrix} E_{pa} \\ E_{pb} \\ E_{pc} \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 1 & a & a^2 \\ a^2 & 1 & a \\ a & a^2 & 1 \end{bmatrix} \begin{bmatrix} E_a \\ E_b \\ E_c \end{bmatrix}$$

$$= \begin{bmatrix} \frac{1}{2}E_a - \frac{1}{2\sqrt{3}j}(E_b - E_c) \\ -(E_{ap} + E_{bp}) \\ \frac{1}{2}E_c - \frac{1}{2\sqrt{3}j}(E_a - E_b) \end{bmatrix} \quad (7)$$

단, $a = \exp(j\frac{2\pi}{3})$

이와 같은 식을 실제로 구현하기 위해서는 정상분을 추출하기 위하여 디지털 시스템의 메모리를 이용하는 방법, LPF를 이용하는 방법 등이 있으나 본 절에서는 전역 통과 필터(All Pass Filter : APF)를 이용하여 구현하는 방법에 관하여 설명한다. 그림 4에 정상분을 추출하여 이용하는 PLL의 블록도를 나타내었다.

3. 제안된 주파수를 제한하는 PLL 방법

일반적으로 UPS에서의 PLL은 실제 전원의 전기각을 검출하는 것뿐 만 아니라 보상 전압의 기준 위상을 만들어주는 데에도 그 의의가 있다. 만약 전원 전압에 사고가 일어난 경우 PLL이 그 영향을 받아 출력 위상이 변해 주파수가 변동하게 된다면 그것은 주파수 변화에 민감한 부하의 경우 안 좋은 영향을 끼칠 수 있다. 따라서 출력 전압의 주파수의 변동률을 최소화 하는 것이 필요하다. 그러나 기존의 PLL은 전원 전압의 주파수가 변동할 경우 출력 전압의 주파수도 변하게 된다. 만일 기존의 PLL을 이용하여 주파수 변동의 효과를 최소화 하려면 제어기의 이득(gain)을 낮추어서 구현할 수 있다. 그러나 이와 같은 방법은 PLL의 동특성을 저하시키게 된다. 따라서 이를 개선할 필요가 있다.

그림 5는 기존의 정상분을 추출하여 이용하는 PLL을 UPS에 적합한 형태로 개선한 것이다. 이 PLL은 PI 제어기에 주파수 제한기(limiter)와 안티와인드업(anti-wind up)을 추가하였다. 이것의 기본적인 동작 원리는 기존의 방법들과 같다. 차이점은 주파수 제한기의 삽입으로 인하여 주파수 변동률을 일정한 범위 내에서 제한할 수 있다는 것이다. 여기서 사용된 안티 와인드업은 출력 제한으로 인한 제어기의 미출력분을 보상하여 제어기의 포화를 방지하는 역할을 한다.

4. 시뮬레이션 결과

이제 기존의 방법과 본 논문에서 제안된 주파수를 제한한 방법의 차이를 알아보기 위하여 다음과 같은 조건에서 동적 전압 보상기로 전압을 보상하는 시뮬레이션을 한다. 이때 동적 전압 보상기는 이상적으로 동작한다고 가정한다.

< 시뮬레이션 조건 >

- n실행 시간 : 0.0~0.6sec
- n전원 전압 Peak 값 : 310V
- n사고 발생 시간 : 0.2~0.44sec(15주기)
- n사고 조건 : 20%의 B상 sag, B상 55도, C상 -20도 phase jump

그림 6과 같이 모의 사고가 일어난 경우 동적 전압 보상기를 이용하여 보정한 부하 전압은 그림 7과 같다. 그림 8에는 보상이 일어나는 과정중의 부하 전압 주파수를 나타낸 것이다. 그림에서 보는 것처럼 보상의 시작 부분과 끝 부분에서 주파수 변동이 일어나는 것을 알 수 있다. 이러한 주파수 변동은 제한해야 할 필요가 있다. 그림 9는 개선된 PLL을 이용하여 앞장에서와 같은 조건으로 시뮬레이션을 하였을 경우를 나타내었다.

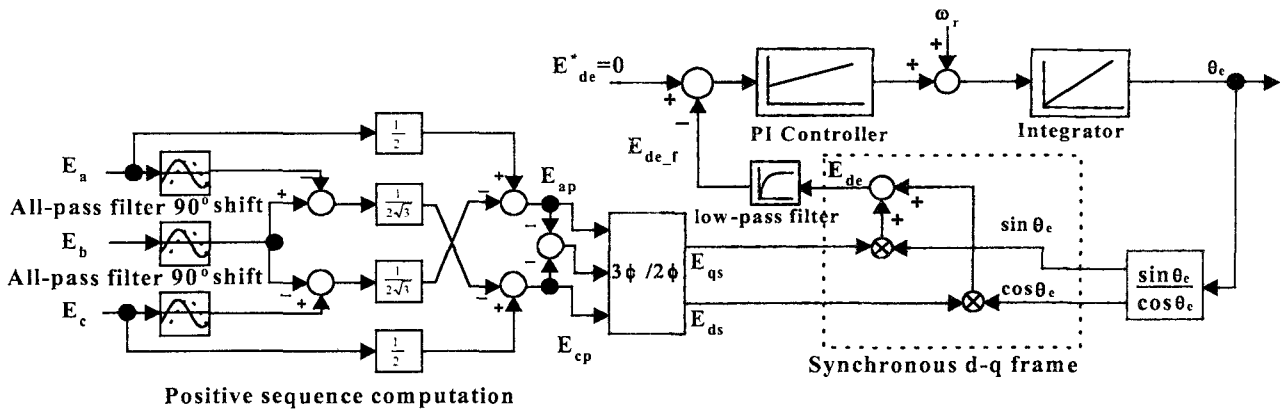


그림 4 정상분을 추출하여 이용하는 PLL 방법

Fig. 4 PLL strategy using positive sequence component

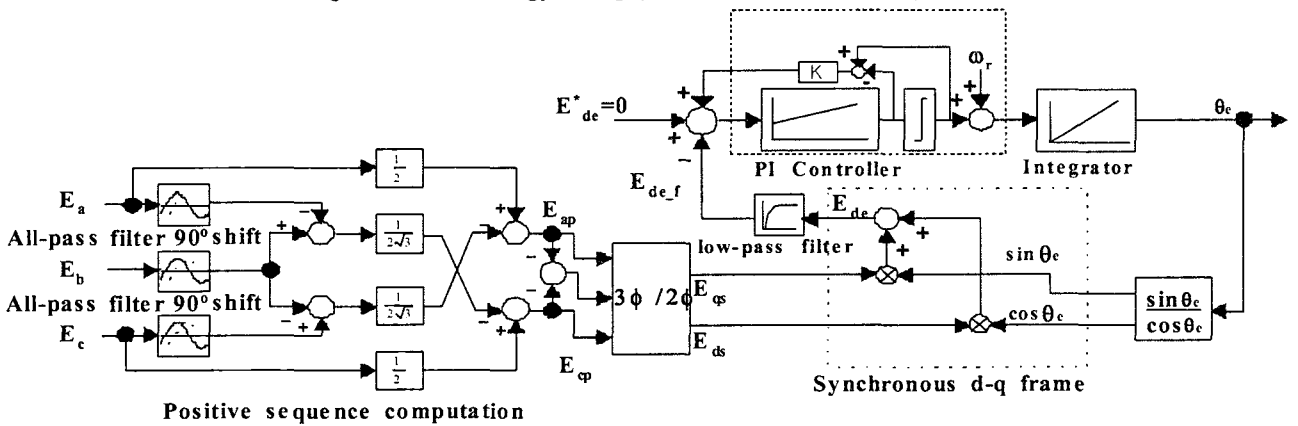


그림 5 주파수를 제한하는 제안된 PLL 방법

Fig. 5 Proposed PLL strategy limiting frequency

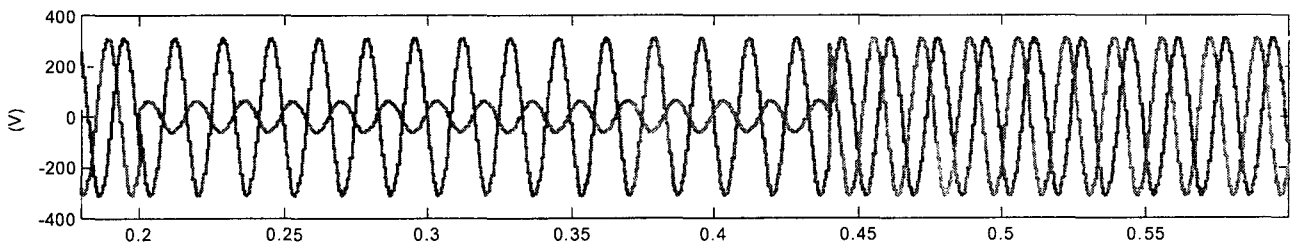


그림 6 모의 사고가 발생한 전원 전압

Fig. 6 Source voltage generating simulated fault

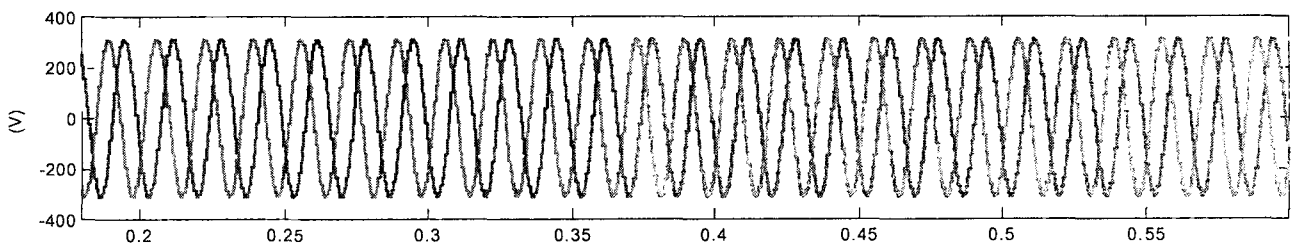


그림 7 보상된 부하 전압

Fig. 7 Compensated load voltage

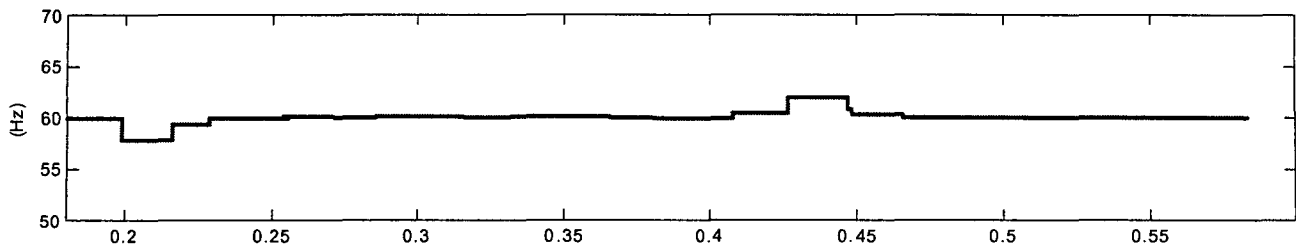


그림 8 기존의 PLL을 이용한 경우의 부하 전압의 주파수
Fig. 8 Frequency of load voltage in case of using conventional PLL

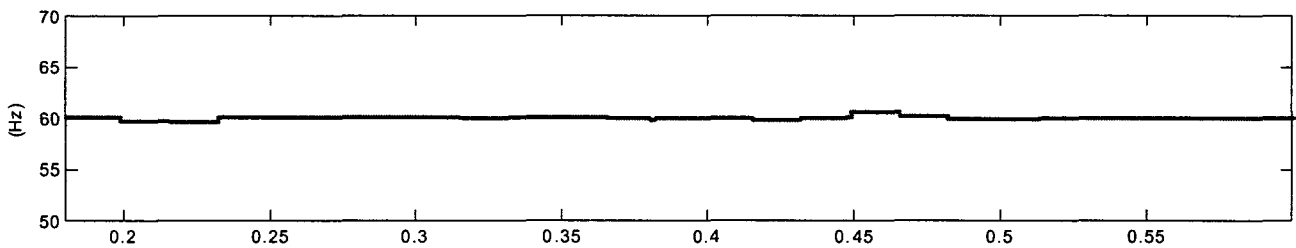


그림 9 주파수를 제한한 제안된 PLL을 이용한 경우의 부하 전압의 주파수
Fig. 9 Frequency of load voltage in case of using proposed PLL limiting frequency

그림 8에서 보는 것처럼 기존의 PLL은 보상의 시작과 끝부분에서 주파수 변동이 크게 나타나는데 비하여 그림 9의 개선된 PLL은 제한된 주파수 대역인 59.4~60.6Hz에서 주파수가 제한되어 있음을 알 수 있다. 제안된 PLL을 이용할 경우 정상 상태에서 제어기 입력이 변동하더라도 동특성이 저하되지 않아 주파수 범위가 제한된 상태에서 손실을 최소화 하며 안정된 출력 전압을 낼 수 있다. 또한 정전 모드에서 동기 투입 모드로 들어갈 경우 출력 전압이 제한된 주파수 범위 내에서 전원 전압과 동기가 맞추어 지므로 별도의 알고리즘 없이 간단히 전원 전압과 동기 시킬 수 있다. 따라서 이와 같은 PLL은 UPS에서 적합하다고 말할 수 있다.

5. 결 론

본 논문에서는 정상분을 추출하여 이용하는 기존의 PLL 방식을 무정전전원장치에 적합한 형태로 개선한 주파수를 제한한 PLL 방식을 제안하였다. 이 PLL 방식은 기존의 PI 제어기에 주파수 제한기 (limiter)와 안티 와인드업(anti-windup)을 추가하였다. 이것의 기본적인 동작 원리는 기존의 방법들과 같지만, 차이점은 주파수 제한기의 삽입으로 인하여 주파수 변동률을 일정한 범위 내에서 제한할 수 있다는 것이다. 주파수를 제한한 제안된 PLL 방식을 기존의 PLL 방식과 시뮬레이션을 통해 비교하여 무정전 전원장치에 적합함을 입증하였다.

이 논문은 한국과학재단 지정 순천향대학교 차세대BIT 무선부품연구센터(20040179)와 (주)이화전기의 연구비 지원에 의한 것입니다.

참 고 문 헌

- [1] Vikram Kaura and Vladimir Blasko, "Operation of a Phase Locked Loop System Under Distorted Utility Conditions," IEEE Tran. Ind. Applicat., vol. 33, Jan./Feb. 1997, pp.58-63.
- [2] Sang-Joon Lee, "New PLL Method and Voltage Controller of Series Compensator for Voltage Sag Compensation," PH.D Thesis. 2003.
- [3] Michael J. Ryan, and et al., "Control Topology Options for Single-Phase UPS Inverters," IEEE Tran. Ind. Applicat., vol. 33, Mar./Apr. 1997, pp.493-501.