

## 역률개선과 고효율을 위한 스위치드 릴럭턴스 전동기의 구동 시스템

윤용호, 이태원, 송상훈\*, 김연충\*\*, 원충연  
성균관대학교, 산업기술시험원, PAC TECH

### Energy-efficient C-dump Converter for SRM Drives with Power Factor correction

Yong-Ho Yoon, Tae-Won Lee, Sang-Hoon Song\*, Yuen-Chung Kim\*\*, Chung-Yuen Won  
Sungkyunkwan University, Korea Testing Laboratory\*, PAC TECH\*\*

#### ABSTRACT

Switched Reluctance Motor (SRM) offers the advantages of simple and robust motor construction, high speeds and high efficiencies over a wide operating range of torque and speed, excellent controllability. However, SRM has the disadvantages of high current harmonics, and low power factor because of a capacitor filter is inserted in the power converter and inductance of SRM is high, it has pulse waveform of current. This paper deals with an energy efficient converter fed SRM system with the reduced harmonics and improved power factor and with higher efficiency. The validity of the proposed scheme is verified via experiment. We are implemented the proposed control system using 80C196KC micro-controller.

#### 1. 서 론

SRM의 전원부에는 일반적으로 다이오드 정류기를 사용하고 정류기의 출력단에 평활용 커패시터를 사용한다. 이것은 입력전류 파형이 폭이 좁은 펄스 형태의 전류를 발생하게 된다. 이러한 펄스 형태의 전류는 많은 고조파의 성분을 포함하게 되어 제어 시스템의 오동작을 발생하게 되는 원인이 된다. 이러한 문제에 대해 유럽의 주요 15개 국가를 포함하는 유럽연합(EU)은 1996년에 고조파 규정에 대해 CE 마크취득을 의무화하였으며 국제전기표준회의(IEC)에서는 EN61000-3-2라는 규정으로 40번째 고조파까지 기본주파수의 배수에 대해 입력전류의 고조파 제한을 하고 있다.<sup>[1][2][3][4]</sup>

본 논문에서는 Energy-efficient C-dump 컨버터

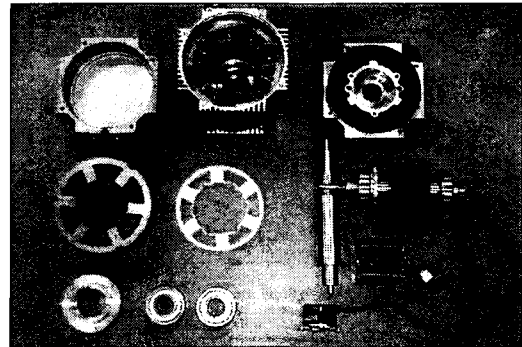


그림1. 스위치드 릴럭턴스 전동기.

의 입력 전원부에 승압형 컨버터를 연결하여 고조파성분을 저감하여 역률을 개선하고 고효율을 가지는 구동시스템에 관하여 연구하였다. SRM제어를 위해 저 가격의 원칩 80C196KC과 각도제어를 위해 EPROM을 이용하였다. 시뮬레이션과 실험을 통하여 제안된 시스템의 역률 개선과 고효율을 갖는 것을 확인하였다.

#### 2. 역률 보상 회로를 가진 Energy efficient C-dump 컨버터

종래의 SRM 전원부에는 보통 다이오드 정류기를 사용한다. 일반적으로 다이오드 정류기의 출력단에 평활용 커패시터를 사용하여 입력전압이 필터 커패시터의 충전전압의 크기를 초과할 때만 전류를 흐르게 한다. 그 결과 평균전류의 5~10배 높은 전류펄스가 발생하며 입력전류가 불연속적으로 흐르게 되어 입력측에 많은 양의 고조파 전류를 함유하게 된다. 이러한 고조파 성분은 전력 시스템의 손실을 가져오고 주변 기기의 오동작을 일으킬 수 있다.

본 논문에서는 그림2 에서 보는 바와 같이 SRM의 전원측에 역률 보상 제어회로는 EMI가 적은 일

정스위칭 방식을 채택하고 매우 적은 오차를 갖는 평균도통 전류제어방식을 사용하였다. PFC제어기는 단일 입력역률을 달성하기 위하여 입력전류를 센싱된 입력전압 파형에 강제로 추종하게 하는 방식을 사용한다.<sup>[6]</sup>

전류제어는 스위치에 흐르는 드레인전류  $I_{sense}$  를 검출하고 기준전류  $I_{ref}$  와 비교되어  $I_{sense}$ 가  $I_{ref}$  를

넘으면 비교기의 출력이 반전되고 스위치를 OFF 시킨다. 즉  $I_{sense}$ 는 기준이 되는 입력전압에 따라 흐른다. 이 전류에 의해 코일  $L$  에 에너지가 축적된다. 스위치가 OFF 함과 동시에 코일에 역기전력이 생기고 극성이 반전되어 다이오드  $D$  를 통해 출력으로  $L$  에 축적되어 있던 에너지를 방출하고 커패시터  $C$  에 의해 평활 되어 직류로 된다. 입력의 맥류가 상승하면  $I_{ref}$  도 상승하고  $I_{sense}$  가 큰 값으로 되어 비교기가 반전되기 때문에 그 만큼  $L$  에 축적되어 출력으로 전달되는 에너지도 커진다. 이와 같은 동작의 반복으로 출력에는 직류 전력이 얻어지는데, 입력측의 전류는 펄스이다라고 주기의 최대값이 정현상에 있으므로 평균값화하면 최종적으로는 입력전압파형과 같은 정현파로 된다.

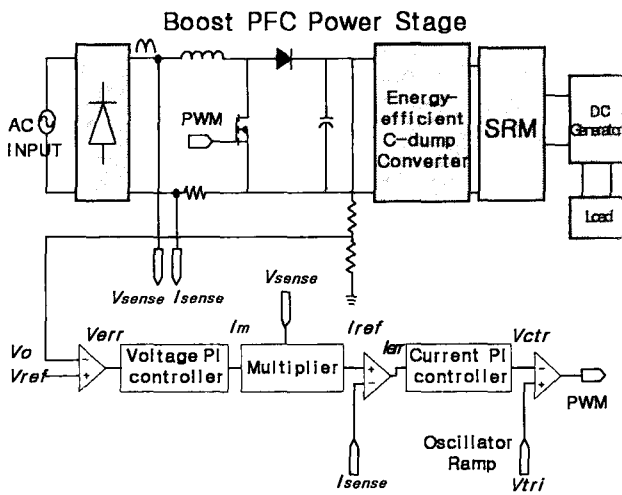


그림 2. Boost PFC 회로의 기본구성도

그림 3에 종래의 C-dump 컨버터에서 변형된 Energy efficient C-dump 컨버터를 나타내었다. 덤프 커패시터와 스위칭 소자의 전압정격은 기존의 C-dump 컨버터가 공급전압의 2배가 걸리는 것에 비해 공급전압의 1배로 감소된다. 또한 모터의 초평모드 동안에 상전류의 환류가 가능하므로 제어의 단순함을 가져온다. 컨버터는 그림4 에서 4가지의 동작모드로 이루어진다.

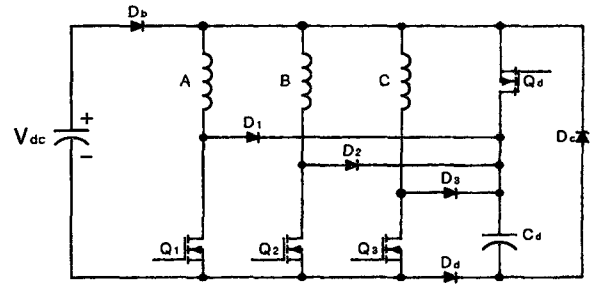
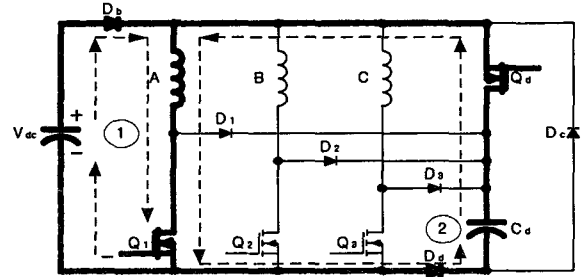
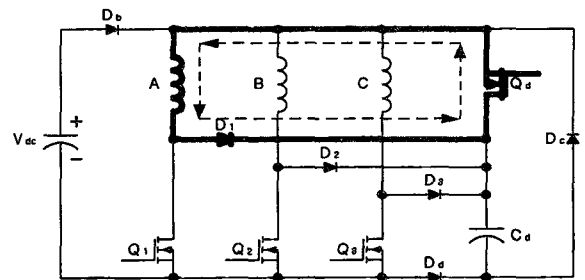


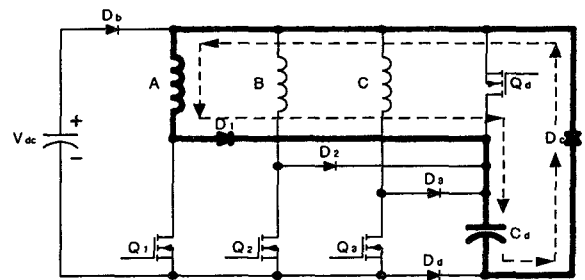
그림3. Energy efficient C-dump 컨버터.



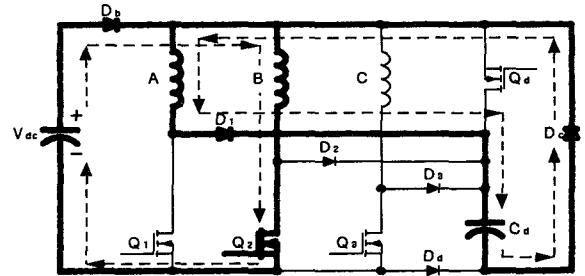
(a)



(b)



(c)



(d)

그림4. Energy efficient C-dump 컨버터의 동작모드

- (a) 전도모드
- (b) 환류모드
- (c) 전류모드-I
- (d) 전류모드-II

### 3. 시뮬레이션 결과

그림 5는 SRM 구동시스템의 입력 역률 제어를 구성한 전체적인 시스템 구성도이며 PSIM 4.1 버전을 사용하여 시뮬레이션을 하였다.

그림 6(b)에서 고조파분석 결과 저차 고조파성분을 포함하고 있으며 역률은 0.54로 측정되었다.

그림 7에서 입력전류가 입력전압의 형태를 추종함을 볼 수 있으며 저차 고조파 전류성분이 많이 줄어들었고 역률은 0.989로 측정되었다.

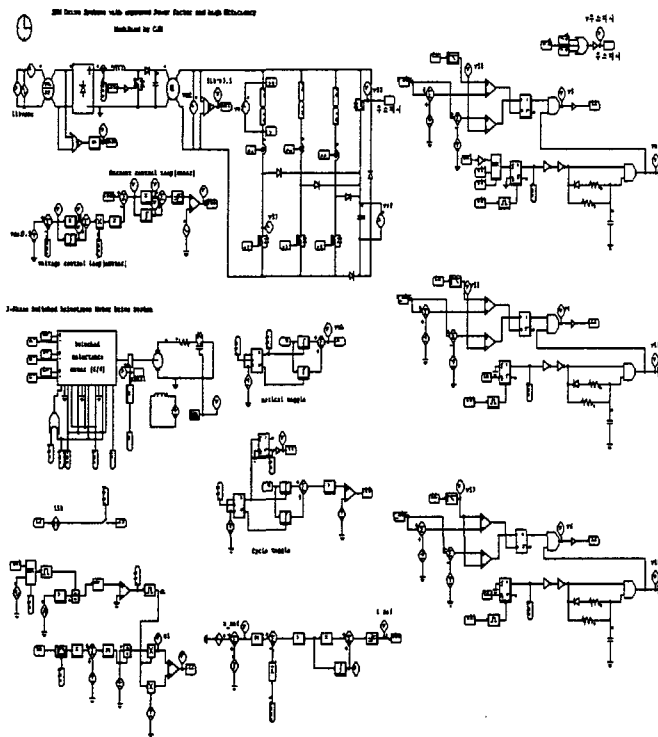


그림5. 시뮬레이션 구성도

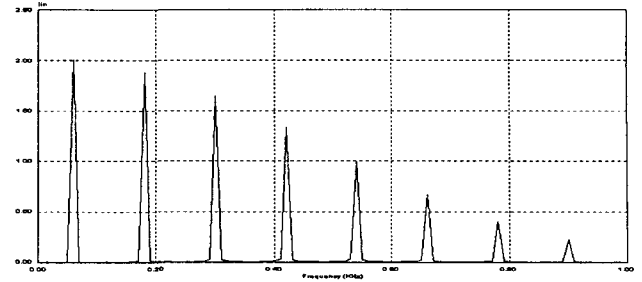
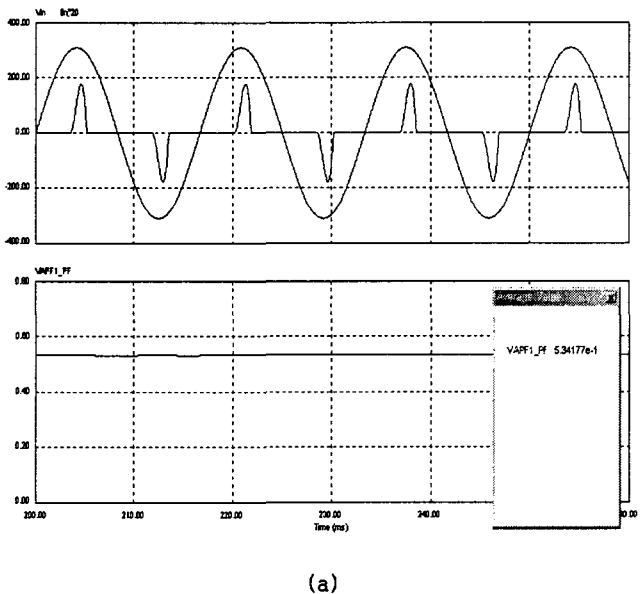


그림6. PFC를 적용하지 않은 경우의 시뮬레이션  
(a) : 입력 전압 및 전류(200V/div, 5A/div, 10ms/div)  
(b) : 선전류의 고조파분석(200Hz/div)

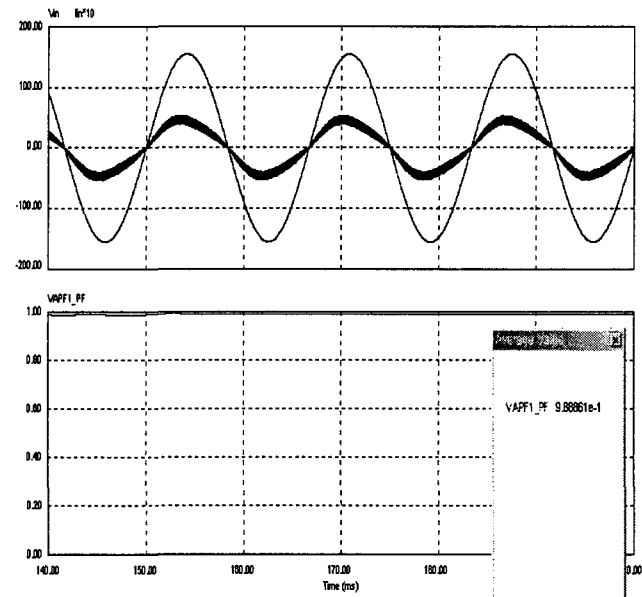


그림7. PFC회로가 있는 경우의 시뮬레이션 회로  
(a) : 입력전압 및 전류(100V/div, 10A/div, 10ms/div)  
(b) : 선전류의 고조파분석(200Hz/div)

### 4. 실험결과

본 논문에서는 750W, 6/4pole SRM과 컨버터를 연결하여 실험시스템을 구성하였다. 80C196KC를 사용하여 증분형 엔코더에서 나온 펄스로 속도를 계산하고, 엔코더 신호와 EPROM에 저장된 데이터

를 이용해 회전자 위치를 감지하고 히스테리시스 전류제어를 하였다.

역률개선을 위해 입력단에 단상 AC/DC 승압형 컨버터를 삽입하였고 역률 보상 제어회로는 UC3854N을 사용하여 센싱된 입력전압의 형태를 입력전류가 추종하도록 하였다.

승압용 컨버터에 의해 Energy efficient C-dump 컨버터로 입력되는 DC 입력전압은 310V 로 유지 된다. 이것은 공급전압의 감소에 따른 입력전류의 실효치가 상승하여 결과적으로 유효전력이 상승하게 된다.

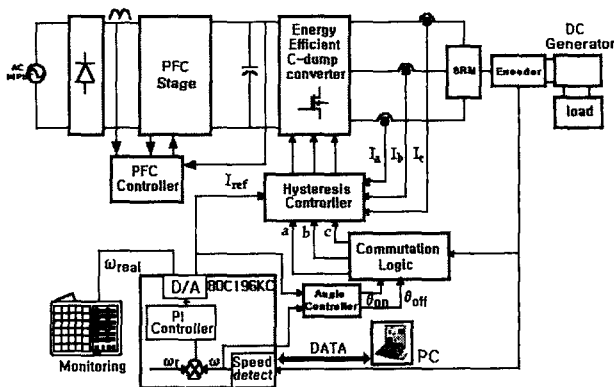


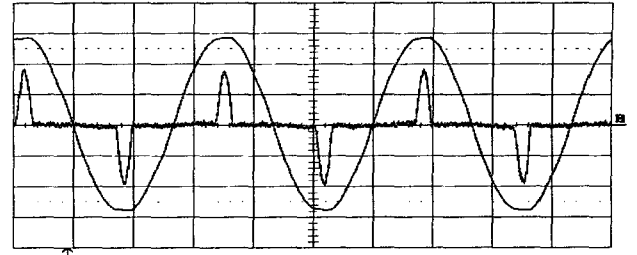
그림8. 실험 시스템의 블록도.

사용된 전동기의 상수값은 표1과 같다.

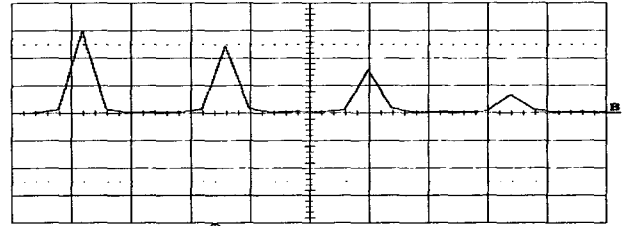
표1. 스위치드 릴럭턴스 전동기의 상수

정격 출력	750W
상	3
고정자 극수	6
회전자 극수	4
상 저항	4.2Ω
최대 인덕턴스값	645mH
최소 인덕턴스값	150mH

그림 9의 (a)는 PFC회로가 없는 경우의 펄스 형태 입력전류를 볼 수 있으며 고조파 분석결과 많은 양의 고조파 성분을 함유하고 있으며 입력역률이 0.58로 측정되었다. 반면에 PFC회로를 가진 그림 10의 (b)에서는 정현파 형태의 입력전류를 나타낸다. 고조파 분석 결과 고조파 성분이 현저히 줄어들었고 입력 역률이 0.989로 측정되었다.

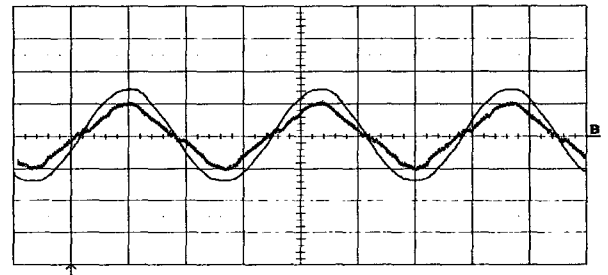


(a)

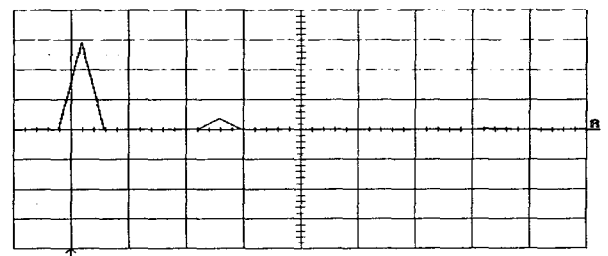


(b)

그림9. PFC회로가 없는 경우의 실험파형(1500rpm)  
(a) : 입력 전압과 전류(100V/div, 2A/div, 5ms/div)  
(b) : 선전류의 고조파 분석(50Hz/div)



(a)



(b)

그림10. PFC회로가 있는 경우의 실험파형(1500rpm)  
(a) : 입력전압 및 전류(100V/div, 5A/div, 5ms/div)  
(b) : 선전류의 고조파 분석(50Hz/div)

그림 11은 전동기 속도에 따른 입력역률의 변화를 보여준다. 두 경우 모두 부하가 증가함에 따라 역률이 개선된다. 즉, PFC회로가 있는 경우에 회로가 없는 경우 보다 약2배 가까이 역률이 보상되는 것을 볼 수 있다.

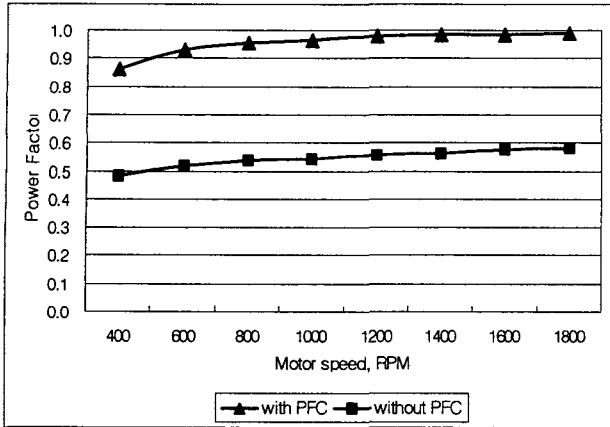


그림11. PFC 회로가 있는 경우와 없는 경우의 역률 대비 속도.

그림12는 전체시스템의 효율 대비 속도를 나타내었다. 속도가 증가함에 따라 효율도 개선됨을 볼 수 있다. 구동시스템이 낮은 효율을 가지는 이유는 DC 발전기와 SRM의 높은 상권선저항 그리고 컨버터의 스위칭소자들의 전력손실에 기인한다. 이것은 Boost PFC 회로의 스위칭 손실에 기인한다.

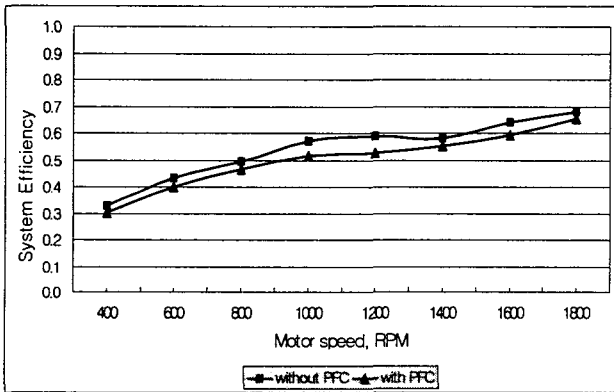


그림12. PFC 회로가 있는 경우와 없는 경우의 전체시스템의 효율 대비 속도.

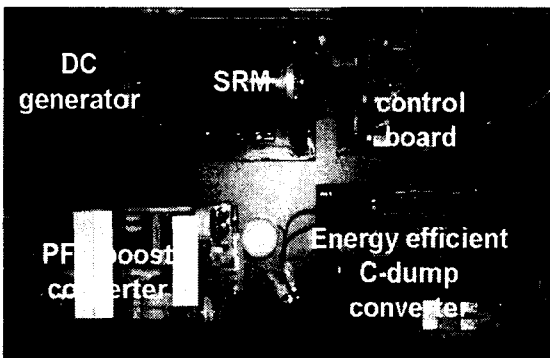


그림13. 전체 시스템.

## 5. 결 론

본 논문에서는 750W급 SRM입력단의 역률과 고조파 분석을 PFC회로가 있는 경우와 없는 경우 브릿지 정류기의 경우 1800[rpm]의 속도에서 입력역률이 58%인 것에 비해 PFC회로가 있는 경우 98%로 개선됨을 확인하였다.

PFC회로가 있는 경우와 없는 경우를 비교해 볼 때에 약 4%정도의 효율저하가 있게 된다.

본 연구는 한국과학재단 목적기초 연구 (2003-0572-000)지원으로 수행되었음

## 참 고 문 헌

- [1] T. J. E Miller, "Switched Reluctance Motors and Their Control", Oxford University press, 1993.
- [2] R.Krishnan and S.Lee, "Effect of Power Factor correction Circuit on Switched Reluctance Motor Drives for Appliances", IEEE/APEC, pp.83~89, 1994.
- [3] Y.A.Kwon, K.J.Shin, and G.H.Rim, "SRM Drive system with Improved Power Factor", IEEE/IECON, pp.541~545, 1997.
- [4] Jurgen Reinert, Stefan Schroder, "Power Factor Correction for Switched Reluctance Drives", IEEE, Vol.49, No.1, 2002.
- [5] Sayeed Mir, "Energy efficient C-dump Converters for Switched reluctance Motors", IEEE Transaction on Power Electronics vol. 12, No.5 1997. pp.912-921
- [6] Philip C. Todd, "UC3854 Controlled Power Factor Correction Circuit Design", Unitrode Application Note, 1994.