

병렬분기 인덕터를 내장한 5.5-GHz SiGe VCO

이자열, 서동우, 박찬우, 김상훈, 이상홍, 강진영, 김보우, 오승엽*

한국전자통신연구원, SiGe 팀
충남대학교*

A 5.5-GHz SiGe VCO having Parallel-Branch Inductor

J.Y Lee, S.D Suh, B.C Bae, S.H Lee, J.Y Kang, B.W.Kim, S.H Oh*

SiGe Team
Electronics and Telecommunications Research Institute
Chungnam National University*
E-mail : ljylna@etri.re.kr

본 논문에서는 Q-factor 가 개선된 병렬분기 인덕터와 이것을 내장한 5.5-GHz SiGe VCO 를 설계하고 제작하였다. 제작된 병렬분기 인덕터의 Q-factor 는 기존 인덕터보다 12 % 개선되었다. 제작된 5.5-GHz VCO 의 위상잡음은 4 MHz 오프셋 주파수에서 -110 dBc/Hz 이고, 하모닉 억압은 -23 dBc 이다. 제작된 VCO 의 출력전력은 13 ± 0.3 dBm 이고, 2.5-V 전원전압에 15 mA 의 전류를 소모한다.

I. 서론

기존의 실리콘 공정에 비해 실리콘-게르마늄 공정은 고속, 낮은 문턱전압, 저잡음의 소자를 제공하며, 또한 화합물 공정에 비해 공정단가가 저렴하다. 그래서 불과 몇 년 전부터 실리콘-게르마늄 공정을 사용한 유무선, 광통신 부품인 VCO, LNA, Mixer, PLL, preamplifier, transceiver 등 연구 및 상용 시제품이 많이 개발되어 유무선, 광통신 부품시장을 장악하고 있다[1].

실리콘 기판의 손실 때문에 실리콘 공정에서 고품질의 인덕터를 구현하기가 어렵다. 특히, 온칩(on-chip)인덕터를 사용하는 LC-tank 발진기의 위상잡음 개선정도는 인덕터의 품질(quality factor)에 많이 의존한다. 현재까지, 실리콘 인덕터의 품질을 개선하기 위해 많은 연구논문이 발표되었다[3][4].

Patrick Yue 는 인덕터의 품질을 개선하기 위해 PGS(patterned Ground Shield) 인덕터 구조를 제안하였다. PGS 인덕터는 실리콘 기판에서의 손실을 근본적으로 차단하기 위해 인덕터 밑에 빗살 무늬형의 접지면을 만든 것이다. 이렇게 하면 전기장에 의한 기판에서의 손실과 인덕터에 의해서 유도된 접지면의 와류전류(eddy current)손실을 막을 수 있다[2]. 위와 같은 방법으로 인덕터의 Q-factor 가 33% 개선되었다.

최근에는 MEMS 공정을 사용해서 실리콘 집적 인덕터의 Q-factor 를 개선하였다. MEMS 공정은 실리콘 기판을 식각해서 인덕터의 근본적인 손실을 제거하는 기술이다. 참고문헌에 의하면 2.7 GHz 에서 27 이상의 고품질(high quality factor)을 얻었다[3]. 지금까지 언급된 인덕터의 품질 개선방법은 다층공정을 사용하거나 특정한 모양이나 기판을 사용한 경우로, 그 것에 해당되는 마스크 및 공정이