

새로운 LUT 갱신방법에 의한 디지털 전치왜곡 전력증폭기 성능개선 연구

김기영, 김상희, 김종현
광운대학교 전자공학과
E-mail: godk51@kw.ac.kr

A Study on the Performance Improvement of a Digital Predistorted Power Amplifier by a New LUT Update Method

Ki-Young Kim, Sang-Hee Kim, Jong-Heon Kim
Dept. of Radio Science and Engineering
Kwangwoon University

요 약

본 논문에서는 디지털 전치왜곡 선형화기에서 LUT 갱신 과정 시 발생하는 ACLR의 변동에 따른 불안정성을 보상하기 위하여 LUT의 합성비율 조정과 입,출력 신호 비교에 의한 새로운 LUT 갱신 방법을 제안하였다. 새로운 방법을 적용한 디지털 전치왜곡기를 2140 MHz대역 35 W급 전력증폭기에 적용한 결과, 5MHz 주파수 오프셋에서 21dB의 Adjacent Channel Leakage Ratio(ACLR) 개선량과 16%의 효율을 얻었다. 또한 ACLR의 변동에 따른 디지털 전치왜곡 전력증폭기의 성능을 안정화 시켰다.

I. 서론

스펙트럼 효율은 현재의 이동통신에 있어 그 중요성이 날로 증가하고 있다. WCDMA와 같은 2.5세대와 3세대 무선통신시스템에서의 높은 Peak to Average Ratio(PAR)을 갖는 디지털 변조방식에 사용되는 전력증폭기의 설계에 있어 선형성과 효율성은 가장 중요한 고려사항이다.

실제 전력증폭기의 사용에 있어 선형성은 선형화기술을 이용하거나 효율을 감소시켜 얻어질 수 있다. 초기의 선형화 기술은 입력신호를 Back-off 시켜 선형성을 증가시킬 수 있지만, 이는 전력효율의 감소를 의미하고, 또한 부가적인 열손실을 가져오게 된다. 이러한 문제점으로 인해 최근에는 피드포워드 선형화 기술이 주로

사용되고 있다. 피드포워드 선형화기술은 높은 선형성을 제공하는 반면에 전력증폭기의 효율성과 경제성이 좋지 않다는 문제점을 가지고 있다. 이와는 반대로 디지털 전치왜곡기는 상대적으로 높은 선형성과 효율성을 제공할 수 있으며, 전력증폭기의 특성변화에도 높은 적응성을 가진다는 장점이 있다.

본 논문에서는 Intersil사에서 제공하는 디지털 전치왜곡기인 ISL5239를 이용한 적응형 디지털 전치왜곡 선형전력증폭기를 제안하였으며 ACLR 개선 시 발생하는 불안정성을 개선하기 위한 LUT 갱신방법을 제시하였다.

II. 디지털 전치왜곡기