

Flexible PCB를 이용한 내장형 캐패시터의 분석

유찬세, 김진완, 유명재, 박성대, 이우성, 이형규, 강남기

전자부품연구원

Analysis of embedded capacitor using Flexible PCB

Joshua Yoo, J.W. Kim, M.J. Yoo, S.D. Park, W.S. Lee, H.G. Lee, and N.K. Kang

Korea Electronics Technology Institute

Abstract

The number of layers in rigid PCB(printed circuit board) is restricted, so the number of components can be embedded in module is restricted also. But using flexible multilayer PCB, the layers over than 7 can be evaluated.

In this study, to verify the possibility of application of flexible multilayer PCB to RF modules, multilayered embedded capacitor is fabricated and analyzed. The characteristics of embedded capacitor is analyzed and compared to that of MLCC and LTCC capacitor.

Embedded capacitor has better electrical features than MLCC and compatible one to LTCC capacitor.

Key Words : Flexible PCB , Multilayer, embedded capacitor

기회로에서 가장 많이 사용되는 캐패시터를 내장하여 그 특성을 고찰하였다.

1. 서 론

최근 다층 PCB에 대한 연구가 활발히 진행되면서 이러한 구조내에 소자들을 내장하는 연구들이 병행하여 이루어지고 있다. 기존의 경우에는 3-4층 정도로 그 층수가 제한 되었으나 flexible PCB를 사용하면서 7개 이상의 layer구현이 가능하게 되었다. 이러한 재료들은 LTCC(Low Temperature Cofired Ceramic)에 비해 재료의 손실이 큰 단점은 있지만 공정비용이 저렴하고 패턴 구현에 대한 정밀도 및 정확도가 우수한 장점이 있다. 본 연구에서는 flexible PCB의 적용성을 검토하기 위하여 전

2. 실 험

2.1 사용 재료

Flexible PCB는 폴리 이미드 계열의 고분자 물질이 사용되었고 비교되상이 된 유전체는 저온, 즉 1000 ℃이하에서 소성가능한 세라믹을 사용하였다. 도체는 PCB에서는 동박을 사용하였고 세라믹에서

는 동시소성이 가능한 은전극이 사용되었다. 사용한 폴리머와 유전체와 도체의 특성이 각각 표1과 표2에 나타나있다.

표 1. 유전체 특성 비교

	PCB	LTCC
Er	4	7.8
tan δ (6GHz)	0.01	0.003

표 2. 도체 특성

	Cu(in PCB)	Ag(in LTCC)
Electrical conductivity (10 ⁷ S/m)	5	4

은전극의 전기전도도는 이론적으로 6.1×10⁷S/m 정도되지만 glass와 유기물 성분이 혼재함으로 인해 이보다 작게 나타났다.

2.2 시편 제작 및 측정

LTCC 캐패시터는 screen printing 방법을 이용해 패턴을 형성하고 적층하여 소결하는 공정을 통해 제작하였고 embedded 캐패시터는 동박이 붙어있는 폴리이미드에 대해 에칭공정을 이용하여 패턴을 형성한 후 적층하여 제작하였다. Capacitor에 대한 분석은 Network Analyzer(8753D, Agilent)와 probe station(cascade microtech)을 이용하여 수행하였다.

3. 결과 및 고찰

3.1 Capacitor 의 ESR(Equivalent series R)

캐패시터의 특성에는 여러 가지가 있는데 본 연구에서는 캐패시터의 손실값을 나타내는 ESR을 측정하여 비교하였다. ESR은 캐패시터의 실수 저항성분을 의미하는데 전송선로에 shunt로 캐패시터를 연결하여 공진점에서의 power 전달비를 이용하여 측정하게 된다. 그림 1에는 캐패시터의 ESR 측정 회로와 수식이 나타나있다.

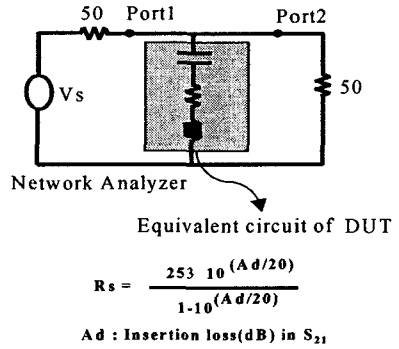


그림 1. 캐패시터의 ESR 측정 회로

3.2 제작된 embedded 캐패시터

그림 2에는 제작된 캐패시터의 모양이 나타나있다. 일반적인 정사각형의 형태로 제작하였으며 층수가 많을 때의 공정안정성을 검토하기 위해 그라운드를 포함하여 8층의 전극을 내장하여 제작하였다.

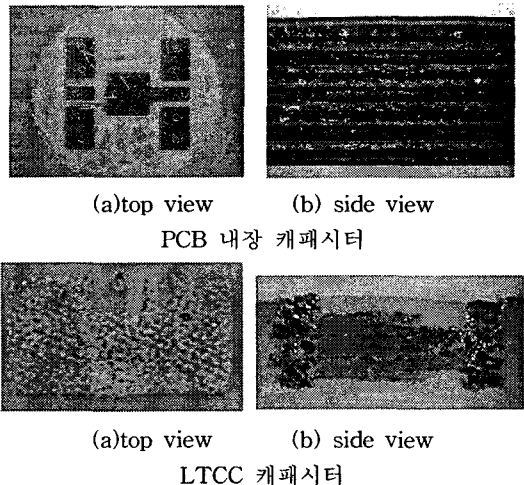


그림 2. 제작된 캐패시터의 모양

3.2 캐패시터의 특성 비교

앞서 언급한대로 PCB embedded 캐패시터와 LTCC 캐패시터, 그리고 선진사의 chip 캐패시터에 대해 캐패시터의 Q값을 결정하는 ESR을 측정하여 비교하였다. 이러한 ESR은 주로 재료의 특성, 즉 도체의 전도도 및 손실 그리고 유전체의 손실등에 의해 결정된다. 그림 3, 4, 5에는 세가지 종류의 캐패시터에 대한 ESR 측정 결과가 제시되어 있다.

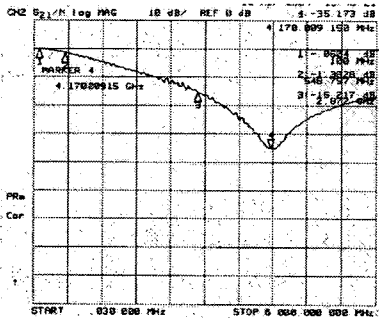


그림 3. Chip 캐패시터의 ESR 측정 결과

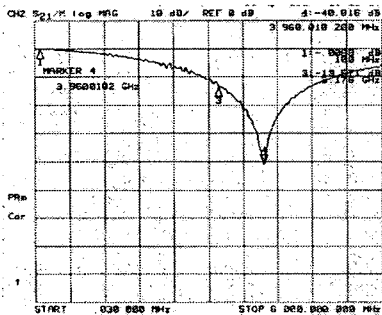


그림 4. PCB 내장 캐패시터의 ESR 측정 결과

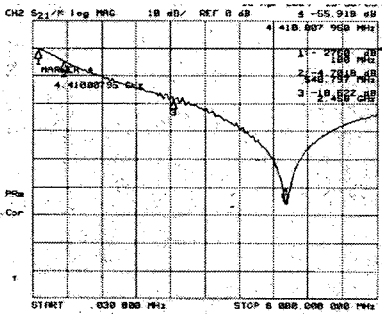


그림 5. LTCC 내장 캐패시터의 ESR 측정 결과

위의 결과들은 볼 때 S21 graph의 pole 더 sharp 하게 될수록 캐패시터쪽으로의 power 전달이 작음을 의미하고 ESR값이 작을수록 이러한 현상들이 나타나게된다. 위의 결과들을 그림 1에 나타난 수식을 이용하여 그 순수 저항값을 추출하면 표3과 같다

표 3. 캐패시터들의 ESR 비교

Type	ESR(Ω) @ 4GHz
Chip	0.447
PCB	0.23
LTCC	0.04

Chip 캐패시터의 저항값이 가장 크고 LTCC 캐패시터의 저항값이 가장 작게 나타남을 알 수 있다. Chip 캐패시터의 경우 양 단자에 니켈과 주석등을 도금하기 때문에 이들 금속들간의 계면에서 저항값들이 발생하는 것으로 생각된다. 한편 PCB의 경우 LTCC에 비해 도체의 전기전도도는 우수하나 유전체의 손실값이 수배이상 크므로 전체 손실값, 즉 ESR이 크게 나타남을 알 수 있다. 그러나 제작 공정이 LTCC에 비해 간단하고 그 정밀도가 우수한 점을 고려할 때 수 GHz 대역까지는 적용하는데 문제가 없을 것으로 판단된다.

4. 결론

Flexible PCB에 내장된 캐패시터의 ESR 특성은 Chip 보다는 우수하고 LTCC보다는 좋지 않은 특성을 나타냈는데 공정의 이는 유전체 부분의 손실이 LTCC보다 크기 때문이라고 판단된다. 그러나 공정의 안정성, 패턴 정밀도등을 고려할 때 수 GHz에 적용되는 multilayer module에 적용되기에 문제가 없을 것으로 판단된다.

참고 문헌

- [1] Kieran Delaney, IEEE Transaction on advanced packaging, vol. 22 NO. 1. p.68 February 1999
- [2] Yutaka Taguchi, 2000 Electronics Component and Technology Conference p.454 Design Handbook* ARTECH HOUSE, p45 1991