

박막 p⁺-n 접합 형성을 위한 보론 확산 시뮬레이터의 제작에 관한 연구

김재영, 김보라, 홍신남

한국항공대학교 전자·정보통신·컴퓨터공학부

A study on the design of boron diffusion simulator applicable for shallow p⁺-n junction formation

Jae-Young Kim, Bo-Ra Kim, Shin-Nam Hong

HANKUK AVIATION UNIVERSITY, School of Electronics, Telecommunication and Computer Engineering

Abstract

Shallow p⁺-n junctions were formed by low-energy ion implantation and dual-step annealing processes. The dopant implantation was performed into the crystalline substrates using BF₂ ions. The annealing was performed with a rapid thermal processor and a furnace. FA+RTA annealing sequence exhibited better junction characteristics than RTA+FA thermal cycle from the viewpoint of junction depth. A new simulator is designed to model boron diffusion in silicon, which is especially useful for analyzing the annealing process subsequent to ion implantation. The model which is used in this simulator takes into account nonequilibrium diffusion, reactions of point defects, and defect-dopant pairs considering their charge states, and the dopant inactivation by introducing a boron clustering reaction. Using a reasonable parameter values, the simulator covers not only the equilibrium diffusion conditions but also the nonequilibrium post-implantation diffusion. Using initial conditions and boundary conditions, coupled diffusion equation is solved successfully. The simulator reproduced experimental data successfully.

Key words : Diffusion, Ion implantation, RTA, Boron

1. 서 론

현재 반도체 공정 기술은 ULSI 영역으로 발전하고 있다. 접착화 기술의 발전으로 인하여 소자의 크기는 점점 감소하고 있으며, 이에 따라 스위칭 속도는 빨라지고, 전력 소비는 감소하고 있다. 그러나 고접착화로 인한 MOSFET의 채널 길이 감소에 따라 단채널 효과(Short Channel Effect)가 발생하는데, 이를 감소시키는 해결책으로 박막 접합 형성을 들 수 있다. 박막 접합을 형성하는 여러 가지 방법[1] 중에서 이온 주입 방법이 균일성, 재생성, 재어성의 모든 면에서 가장 우수하다고 알려져 있다. 이온 주입에 따른 결함을 제거하고 주입된 이온을 활성화시키기 위하여 고온 열처리를 수행하여

야 한다. 접합 깊이를 줄이고 불순물 활성화를 향상시키기 위하여 온도는 높게 하면서 열처리 시간을 줄이는 RTA(Rapid Thermal Annealing)가 주로 이용되고 있다. 그러나 대부분의 CMOS 공정에서는 후속 열처리에 FA(furnace annealing) 공정이 사용되므로 RTA와 FA를 병행하여 열처리를 수행한 박막 접합의 특성을 연구하는 것이 필요하다 [2-3]. 따라서 본 논문에서는 저에너지 이온 주입 방법과 선비정질화 방법을 통하여 박막 접합을 형성한 후 RTA를 먼저 수행하는 방법과 FA를 먼저 수행하는 방법의 비교를 통하여 박막 접합의 특성을 분석하였다. 보론의 분포는 SIMS(Secondary Ion Mass Spectroscopy)와 ASR(Automatic Spreading Resistance)을 통하여 측정하였으며, 면

저항 측정에는 4점 탐침기를 이용하였다. 박막 접합 형성 공정에서 이온 주입 과정과 열처리 과정을 모델링하여 실제의 실험 과정을 시뮬레이션하는 것이 매우 중요하다. 이온 주입 시뮬레이터는 Monte-Carlo 시뮬레이션을 이용하여 비교적 정확하게 주입된 이온의 분포를 예상할 수 있으나 열처리의 시뮬레이션은 아직까지 정확한 확산 모델과 시뮬레이터가 없는 실정이다. 물론 상용 공정 시뮬레이터로 Silvaco-SUPREM, SUPREM, PREDICT 등이 있으나 전체 공정을 다루는 관계로 확산 시뮬레이션에 대해서 정확하지 못하다. 특히 극초박막 접합 형성 공정은 매우 진보된 공정으로 기존의 시뮬레이터로는 정확한 시뮬레이션이 불가능한 실정이다. 따라서 본 연구에서는 최근의 확산 모델을 이용하여 좀 더 정확한 시뮬레이터를 제작하여 실험 데이터와 비교함으로써 극초박막 접합 형성 공정을 좀 더 쉽게 예상할 수 있도록 하였다. 이러한 시뮬레이터의 개발은 극초박막 접합을 형성하는데 있어서 최상의 이온 주입 방법과 열처리 방법을 예상할 수 있게 하여 커다란 비용의 절감 효과를 기대할 수 있다. 또한 시뮬레이션된 데이터와 실제 실험 데이터를 비교함으로써 확산 모델의 정확성과 유용성을 검증할 수 있으며, 확산 공정에 대한 좀 더 정확한 이론적 바탕을 제시할 수 있다.

2. 실험 및 결과 분석

- 저항률 $10\sim15[\Omega \cdot \text{cm}]$, 지름 4 inch, n-형 $<100>$ 기판 준비 및 RCA 세척
- screen oxide 형성 [70Å]
- BF_2 이온주입으로 p'-n 접합 형성
(주입에너지 : 20keV, dose : $2\times10^{15}\text{cm}^{-2}$)
- 불순물 활성화 및 FA 공정을 고려한 열처리
FA (850°C/40분)
RTA (1000°C/10초)
RTA+FA [(1000°C/10초)+(850°C/40분)]
FA+RTA [(850°C/40분)+(1000°C/10초)]
- screen oxide 식각

그림 1. 박막접합 형성을 위한 주요 공정 흐름도

접합 특성 분석을 위한 주요 공정 흐름도를 그림

1에 나타내었다. P형 불순물의 주입을 위하여 실제 보론 주입 에너지를 약 22%로 감소시킬 수 있는 BF_2 이온을 20keV의 에너지와 $2\times10^{15}\text{cm}^{-2}$ 의 dose로 단결정 기판에 주입하였다. 불순물 활성화를 위한 고온 RTA(1000°C)는 1000°C에서 10초간 수행하였다. BPSG(Boron Phosphorous Silicon Glass) 형성을 위한 furnace 열처리는 850°C에서 40분간 수행하였다.

보론 이온에 대한 화학적 분포는 SIMS를 이용하였으며, 측정 결과를 그림 2에 나타내었다. 그림 2를 보면 FA+RTA(1000°C) 방법으로 열처리한 시편의 접합 깊이가 RTA(1000°C)+FA 방법으로 열처리한 시편의 경우보다 작다는 것을 알 수 있다. 즉 BPSG 형성을 위한 후속 열처리를 고려할 경우, FA를 먼저 수행한 후 RTA를 수행하는 것이 접합 깊이 면에서 유리함을 확인할 수 있다.

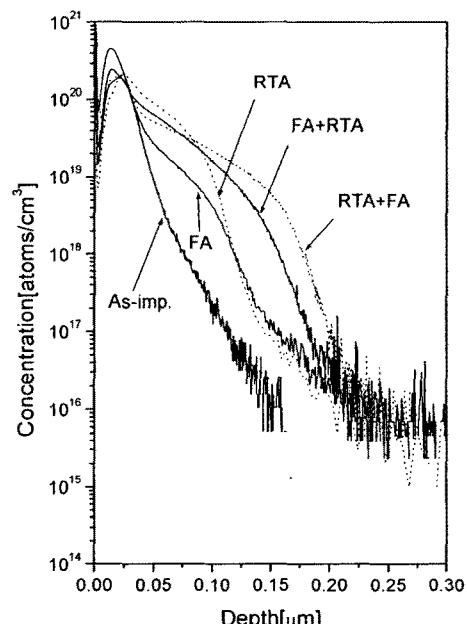


그림 2. SIMS로 측정한 보론 분포

3. 확산 공정 시뮬레이션

극초박막 접합 형성 공정을 시뮬레이션하기 위해서는 최소한 두 가지의 진보된 모델이 필요하다. 하나는 정확한 이온 주입 모델이며 다른 하나는 고온 열처리에까지 적용이 가능한 확산 모델이다.

이온 주입의 경우에는 Monte Carlo 모델을 사용한다. 이 모델은 단결정 실리콘에서 주입된 이온의 채널링과 커다란 에너지를 가지는 이온의 충돌에 의한 접결합의 축적을 포함한다. 이 모델을 이용하여 확산 시뮬레이션에 초기 조건으로 이용되는 주입된 이온의 분포와 이온 주입 시에 발생된 접결합의 분포에 관하여 비교적 정확하게 시뮬레이션할 수 있다. 실제로 이용한 이온 주입 시뮬레이터는 Silvaco 사의 SSUPREM이다.

그림 3은 결정질 실리콘에 BF_2 이온을 2×10^{15} dose, 20keV의 에너지로 이온 주입했을 경우의 시뮬레이션 결과이다. 표면 부근에서 높은 농도의 틈새와 결공을 확인할 수 있다. 이온 주입된 보론과 이에 의해 생성된 틈생와 결공은 확산 시뮬레이션 시 초기조건으로 사용된다.

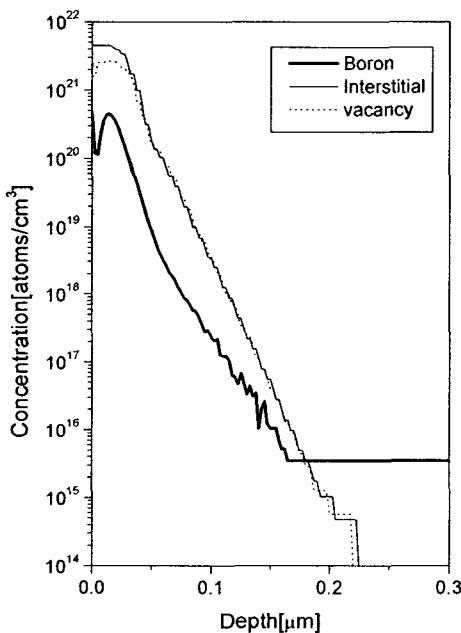
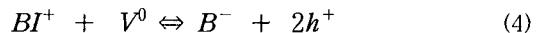
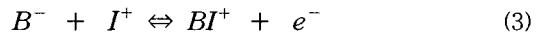
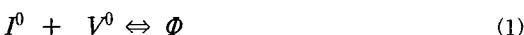


그림 3. 이온 주입 시뮬레이션 결과

본 연구에서 사용하는 모델[4-6]은 실제적인 공정 조건에 적용하기 위하여 전체 확산 종류에 대해 고려하였다. 이 모델은 다음의 다섯 가지 반응으로 구성되어 있다.



여기서, I^x 와 V^x 는 charge state가 x 인 틈새형 실리콘과 결공을 나타내며, B^- 는 활성화된 보론을 나타내고, BI^+ 는 보론-틈새 실리콘 쌍을 나타내며, BB_{cls} 는 보론 침전물(clustered boron)을 나타내며, e^- 와 h^+ 는 전자와 정공을 나타낸다.

수식 (1)은 실리콘 기판 내에서 접결합(틈새와 결공)의 생성과 재결합을 표현한다. 수식 (2)는 틈새형 실리콘의 전하를 가지는 반응을 표현한다. 수식 (3)은 BI 쌍의 생성과 소멸 반응(kick-out mechanism)을 표현한다. 수식 (4)는 불순물에 의존하는 접결합의 재결합(Frank-Turnbull mechanism)[11]을 표현한다. 수식 (5)는 보론 침전물의 생성과 소멸 반응을 표현한다. 위의 반응들을 확산 방정식으로 표현하면 시간에 대한 일차 미분과 공간에 대한 이차 미분을 포함하는 일련의 연립 미분 방정식이 된다.

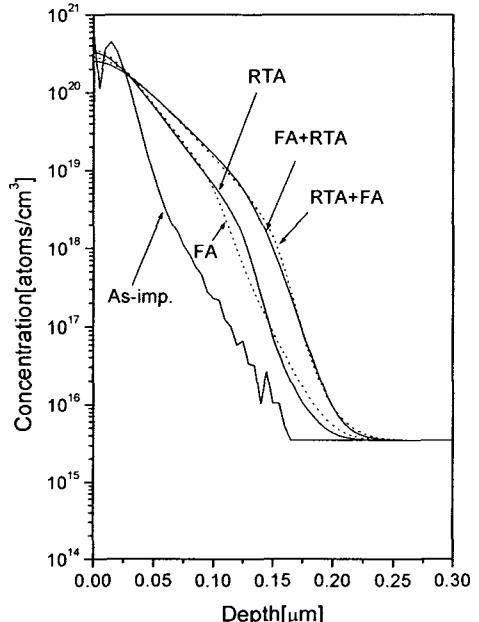


그림 4. 확산 시뮬레이션 결과

확산에 영향을 미치는 전계는 Poisson 방정식을 풀어 구하였다. 확산 방정식을 풀기 위한 초기 조건으로 그림 3을 이용하였으며, 주입된 보론은 BI 쌍의 형태로 존재한다고 가정하였다. 경계 조건으로는 틈새와 결공의 표면 경계 조건은 상수 값으로 정하였으며, 나머지는 Neumann 경계 조건을 이용하였다. 공간축을 이산화하기 위하여 FDM(Finite Difference Method)을 이용하였으며, 시간축의 이산화에는 전향 오일러법, 후향 오일러법, 수정 오일러법을 모두 이용하였다. 연립 방정식의 풀이에는 선형 근사법을 적용하였으며, 방정식의 수렴 여부에 따라 시간 간격을 증가시켰다. 위와 같은 방법을 이용하여 전체 미분방정식을 풀어 확산 시뮬레이터를 설계하였다.

제작된 확산 시뮬레이터를 이용하여 모의 실험한 결과를 그림 4에 나타내었다. 보론의 농도가 높은 표면 영역에서 보론 침전물의 생성을 확인할 수 있었으며, 접결합은 열처리 초기에 급격히 확산됨을 확인하였다. 전체적으로 시뮬레이션 결과가 실험 결과를 충분히 재생해냄을 확인하였다.

4. 결 론

본 연구에서는 FA 공정을 포함한 이중 열처리(RTA+FA/FA+RTA) 방법을 이용하여 양질의 박막 p'-n 접합을 형성하였다. 고온의 RTA보다 FA를 먼저 수행하는 것이 접합 깊이 면에서 유리함을 확인하였다. 이러한 실험 과정을 시뮬레이션하기 위하여, RTA와 FA, 그리고 이중 열처리에 모두 적용이 가능한 보론 확산 시뮬레이터를 제작하였다. 확산 모델을 통한 확산 방정식을 풀기 위해 경계 조건과 초기 조건을 정하고 그 조건들과 다양한 수치 해석 방법을 이용하여 확산 방정식을 성공적으로 풀 수 있었다. 제작된 시뮬레이터를 이용하여 BF₂ 20keV로 이온 주입된 시편에 대하여 시뮬레이션을 수행하였으며, 이를 실험 결과와 비교하였다. 그 결과 대부분의 시뮬레이션에서 실험 결과를 충분히 재생해냄을 확인할 수 있었다. 따라서 제작된 확산 시뮬레이터는 반도체 소자 제작 공정에 있어서 분순물의 분포를 미리 예측할 수 있는 도구로 사용될 수 있을 것이다.

감사의 글

본 연구는 2004년 한국항공대학교 교비 특별연구 과제 연구비에 의하여 지원된 연구 결과임.

참고 문헌

- [1] W. Zagódzon-Wosik, P. B. Grabiec and G. Lux, "Fabrication of submicron junctions-proximity rapid thermal diffusion of phosphorus, boron and arsenic," IEEE Trans. Electron Devices, vol. 41, no. 12, p. 2281, 1994.
- [2] J. W. Jung, Y. J. Lee, J. M. Hwang and K. H. Lee, "The effect of ILD material and BPSG densification anneal on the device characteristics," '99 ICVC 6th Intl. Conf. VLSI and CAD, p. 473, 1999.
- [3] K. H. Lee, J. G. Oh, B. J. Cho and J. C. Kim, "Effect of additional low temperature RTA on ultra-shallow p+-n junction formation," Ion Implantation Tech. Proc. 11th Intl. Conf., p. 634, 1997.
- [4] T. L. Crandle, W. B. Richardson, and B. J. Mulvaney, "A kinetic model for anomalous diffusion during post-implant annealing," in IEDM Tech. Dig., 1988, p. 636.
- [5] M. Hane and H. Matsumoto, "A Model for Boron Short Time Diffusion after Ion Implantation," in IEDM Tech. Dig., 1991, p. 701.
- [6] P. M. Fahey, P. B. Griffin, and J. D. Plummer, "Point Defects and Dopant Diffusion in Silicon," Rev. Mod. Phys., vol. 61, no. 2, p. 289, 1989.