

Fundamental suppression 특성을 개선한 HDRO

The HDRO of the Improved Fundamental Suppression

임형철, 홍의석

(광운대학교 석사과정, 광운대 전자정보대 교수)

Key words : HDRO

목 차

I. 서론
II. 본론

III. HDRO 설계 및 측정
IV. 결론

I. 서론

최근 들어 급격히 증가하고 있는 통신 정보량을 처리하기 위해 다양한 통신 수단이 개발되고 있고 이에 높은 주파수 대역에 대해 관심이 더욱 증가하고 있다. 발진기는 초고주파 대역 송수신 모듈의 핵심부품 중 하나로서 전체 시스템의 성능에 직접적인 영향을 미치므로 온도 안정성이 뛰어나고 잡음특성이 우수해야 한다. 특히 발진기의 위상잡음은 아날로그 수신기의 SNR(Signal to Noise Rate)을 감소시키고 CDMA(Code Division Multiple Access) 방식 등을 사용하는 디지털 통신용 송수신기의 BER(Bit Error Rate)을 높이며, 통신 채널간의 간격을 제한시키는 요인이 된다.

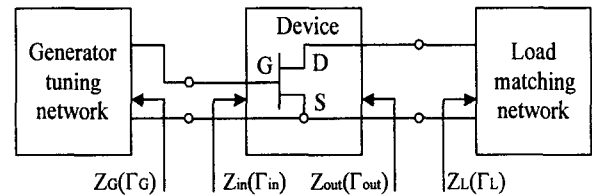
기술적으로 높은 주파수 구현은 가능하나 10GHz 이상에서는 공진기의 Q값이 작고, 고주파 device의 경우 저주파 device보다 1/f잡음이 크다는 단점의 극복을 위하여, 낮은 주파수의 저잡음 source의 체배를 통해 구현하고 있다. 또한 체배기의 이용은 $10\log N$ (N =multiplication order) 만큼의 위상잡음 특성의 개선 및 비용 절감의 효과를 가진다. 하지만 이러한 체배기의 구현 또한 사이즈가 크고, 효율이 낮으며, 저잡음 체배기의 구현이 어려운 단점을 가지고 있다.

이러한 단점의 극복을 위한 방법이 Harmonic Oscillator이다. 본 논문에서는 유전체 공진기를 이용한 HDRO의 새로운 구조를 제안하였다.

HDRO의 경우 체배기의 bias 동작점과 기본주파수 억압 등 많은 유사점을 가지고 있다. 기본주파수 억압을 위해 일반적으로 bandpass filter 또는 $\lambda/4$ open stub를 이용하여 기본주파수를 억압하는 구조를 이용한다. 이러한 구조는 그 억압 특성에 한계를 가지고 있다. 본 논문에서는 Oscillator 발진시 Gate에 발생하는 기본주파수를 출력단자인 Drain 단자로 feedforward 시켜 cancelation 특성을 이용하여 억압 특성을 향상 시켰다.

II. 본론

그림 1과 같은 2-단자 회로망은 입력 정합회로 또는 generator-tuning network와 출력 정합회로 또는 load-matching network등으로 나뉘며 입력 정합회로는 발진 주파수를 결정하며 출력 정합회로는 정합 역할을 제공한다.



<그림 1> 2-단자망 발진기 모델

발진 조건의 분석에서는 임피던스, 어드미턴스, 반사계수 등 3가지 분석 방법이 있으며, 본 논문에서는 반사계수 방법을 이용하여 분석하였다.

2-단자망 발진기의 발진조건 세 가지는 다음과 같다.

$$\text{발진조건 1 : } K < 1 \quad (2-1)$$

$$\text{발진조건 2 : } \Gamma_{in} \Gamma_G = 1 \quad (2-2)$$

$$\text{발진조건 3 : } \Gamma_{out} \Gamma_L = 1 \quad (2-3)$$

$$K = \frac{1 + |\Delta|^2 - |S_{11}|^2 - |S_{22}|^2}{2|S_{12} \cdot S_{21}|} \quad (2-4)$$

$$\Delta = S_{11} S_{22} - S_{12} S_{21}$$

이다. $|\Gamma_L|$ 과 $|\Gamma_G|$ 가 1보다 작으므로 식 (2-2)와 식 (2-3)에서 $\Gamma_{in} > 1$, $\Gamma_{out} > 1$ 이 되어야 한다. 식

(2-3)에서 $\Gamma_{out}\Gamma_L = 1$ 이면 출력 단자에서 정상상태의 발진을 하게 된다. 한편, 2 단자망 회로에서 능동 소자에 대한 입력과 출력 반사계수에 관한 유도된 식은

$$\Gamma_{in} = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L} \quad (2-5)$$

$$\Gamma_{out} = S_{22} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{11}\Gamma_L} \quad (2-6)$$

이다. 위 식들을 이용하면 발진이 일어났을 때 입력단자와 출력 단자에서 발진이 동시에 일어남을 증명할 수 있다. 식 (2-6)을 식 (2-3)에 대입하면

$$\Gamma_L = \frac{1}{\Gamma_{out}} = \frac{1 - S_{11}\Gamma_G}{S_{11} - \Delta\Gamma_G} \quad (2-7)$$

이다. 식 (2-7)을 Γ_G 에 대해 다시 정리하면

$$\Gamma_G = \frac{1 - S_{22}\Gamma_L}{S_{11} - \Delta\Gamma_L} \quad (2-8)$$

이 된다. 또, 식 (2-5)을 위와 같은 방법으로 식(2-2)에 대입하여 Γ_{in} 에 대해 정리하면

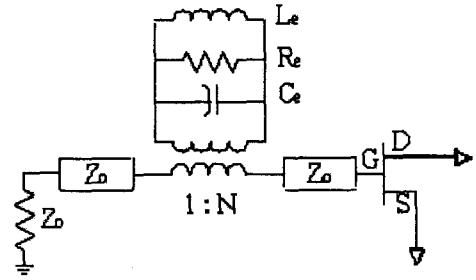
$$\Gamma_{in} = \frac{S_{11} - \Delta\Gamma_L}{1 - S_{22}\Gamma_L} \quad (2-10)$$

로 표현할 수 있다. 그러므로 식 (2-8)과 식 (2-10)에 의해

$$\Gamma_G \Gamma_{in} = 1 \quad (2-11)$$

이 된다. 그러므로 입력단자 역시 발진을 하게 된다. 즉, 발진기가 각각의 단자에서 동시에 발진하고 있음을 의미한다. 두 조건은 서로 상보적 이어서 둘 중 어느 하나를 만족하면 다른 하나도 동시에 만족하게 된다.

발진 주파수를 결정하는 Γ_G 의 공진부 소자로는 온도에 따른 안정성과 Q값이 높은 유전체 공진기가 주로 사용된다. 유전체 공진기가 마이크로스트립 라인의 근처에 위치한 경우 공진기의 $TE_{01\delta}$ 모드로 인해서 공진기와 라인 사이에 자기적 결합이 일어난다. 마이크로스트립 선로의 옆에 놓여진 유전체 공진기는 등가적으로 병렬공진회로로 표현할 수 있다. 그림 2-2와 같은 마이크로스트립라인과 유전체 공진기와의 결합은 대역저지필터(BRF: Band Rejection Filter)구조 형태를 이루며 마이크로스트립 선로와 결합한 유전체 공진기를 등가적으로 나타낸 것이다.

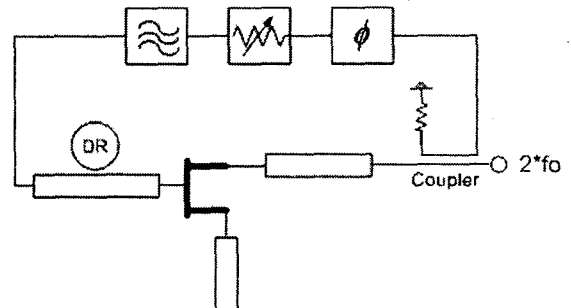


〈그림 2〉 유전체 공진기와 마이크로스트립라인 결합 등가회로

유전체 공진기의 결합 위치에 따라 반사형, 병렬 케환형, 직렬 케환형이 있으며, 반사형으로 발진주파수를 안정화시키기 위하여 유전체 공진기를 출력단에 위치시킨 것으로 대역저지필터로 작용한다. 이러한 형태는 부하변동이나 바이어스 변동에 따른 발진주파수의 변동이 발생하여 위상잡음이 많고 기생발진이 일어나는 문제점이 있다. 병렬 케환 발진기는 게이트와 소스 또는 게이트와 드레인 사이에 유전체 공진기를 두어 케환 요소로 이용한다. 이러한 형태는 주파수 안정도가 높고 위상 잡음이 좋은 장점이 있지만 튜닝 범위가 좁고 상대적으로 출력이 낮은 단점이 있다. 직렬 케환형으로 잠재적으로 불안정한 트랜지스터의 입력단에 유전체 공진기를 위치시켜 공진주파수 부근에서 마이크로스트립 선로와 유전체 공진기가 강하게 결합되어, 이때 전력이 트랜지스터로 되 반사되므로 트랜지스터는 불안정해지고 발진이 일어나게 된다.

본 논문에서 사용한 구조는 직렬 케환형으로 발진 조건의 만족시 각각 단자에서 동시에 발진하는 조건을 이용하여 gate단자에서 발생하는 기본주파수 신호를 drain단으로 feedforward시킴으로서 cancelation 시켰다.

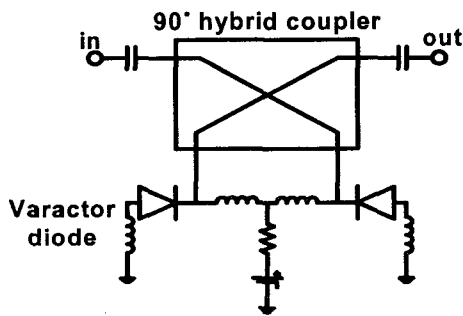
cancelation 조건을 만족하기 위하여 가변 감쇄기와 위상변환기를 사용하였으며, 출력단에 방향성 결합기를 이용하여 결합하였다. 다음은 본 논문에서 제안된 구조의 등가회로이다.



〈그림 3〉 제안된 구조를 이용한 HDRO

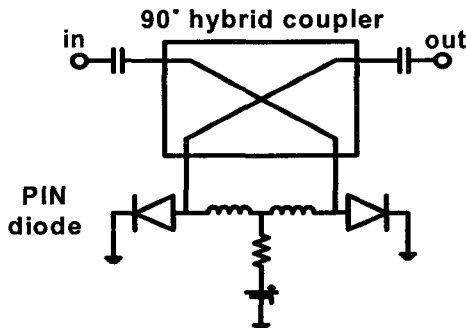
III. HDRO 설계 및 측정

설계에 있어 동작주파수에서의 올바른 소자 선택 및 bias가 중요하다. 능동소자로 Agilent사의 ATF-13786 GaAs FET를 사용하였으며, bias point 경우 체배기에서는 conduction angle이 120°지점이 가장 큰 2체배 주파수를 얻을 수 있으나, Harmonic oscillator의 경우 pinch off점 보다 약간 높은 지점에서 최대의 2차 harmonic 특성을 얻을 수 있다. 회로 제작을 위해서 기판은 유전율(ϵ_r)=2.56, 높이(H)=0.504mm인 테프론 기판을 사용하였다. 설계된 HDRO는 입, 출력 정합부, 방향성 결합기, 위상 변환기, 가변 감쇄기로 구성하였다. Feedforward에서 Perfect Cancellation 조건에는 Amplitude Mismatch, Delay Mismatch, Phase Mismatch가 있으며, 가장 큰 영향을 미치는 것은 Phase Mismatch이다. 이에 가변 위상변환기는 위상 변화의 정교한 조절이 필요하며, 제작은 90° Hybrid coupler와 Macom사의 Ma-46410 바랙터 다이오드를 사용하여 그림4와 같은 reflection type으로 제작하였다.



<그림 4> Reflection type의 가변 위상 변환기

가변 감쇄기 또한 reflection type으로 제작하였으며, 등가 회로는 그림 5와 같으며, Agilent사의 HSMP-3814 PIN diode를 사용하였다.



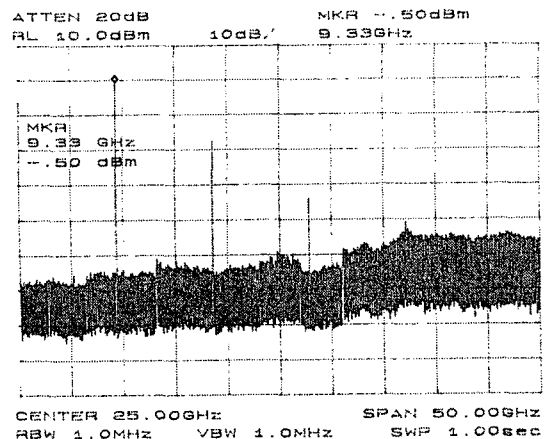
<그림 5> Reflection type의 가변 감쇄기

가변 위상 변화기는 control 전압 4V, 40°의 위상 변화에서 최적화 된 역압 특성을 얻을 수 있었다.

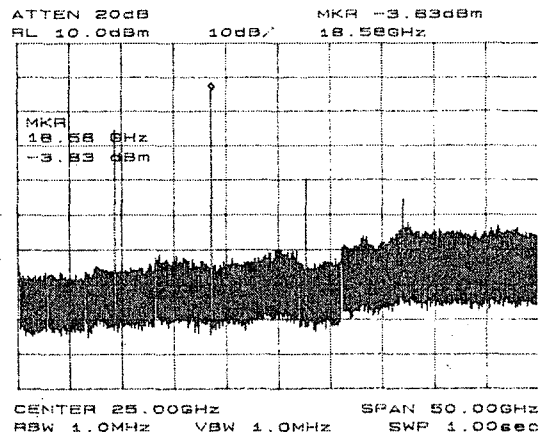
직렬 케환형 구조의 gate단의 출력 전력은 그림 3-2같이 -0.5dBm으로 나타났다, 그림 7은 Drain단의 출력 전력이다.

DC block용으로 마이크로스트립 라인 필터를 제작하였으며, 기본주파수에서 -20dB 감쇄 특성과 2고조파에서 passband를 특성을 갖도록 구현하였다. Drain단의 출력 전력은 $f_0 = -14\text{dBm}$, $2f_0 = -3.83\text{dBm}$ 을 얻을 수 있었다.

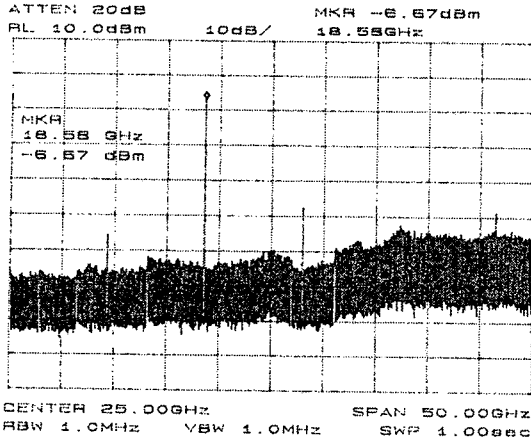
Gate단과 Drain단의 기본주파수의 전력차이는 14dB로 나타났다. 이에 본 논문에서는 Gate단의 큰 기본주파수 성분 전력을 feedforward 시켜 Drain단에서 같은 크기에 역위상 결합을 통하여 기본주파수 역압 특성이 -47dBm으로 향상된 특성을 얻을 수 있었다.



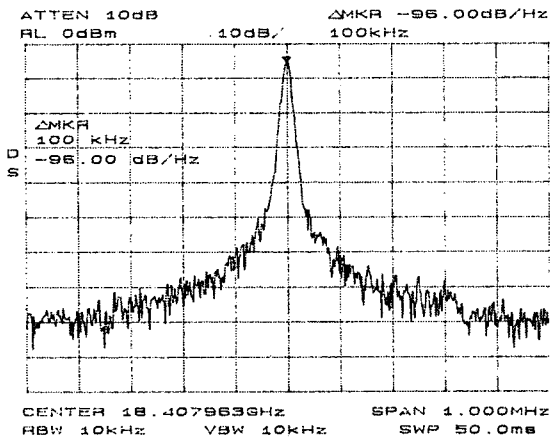
<그림 6> Gate단 출력 전력



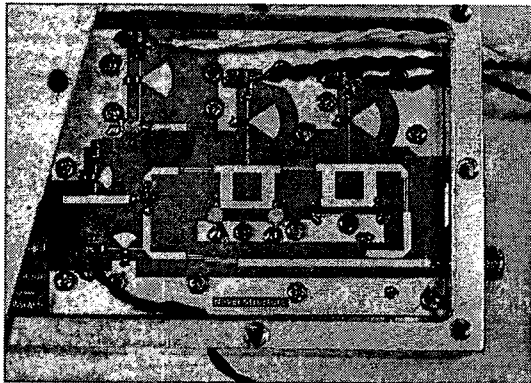
<그림 7> Drain단 출력 전력



<그림 8> 제안된 구조를 이용한 Drain단 출력 전력



<그림 9> Phase Noise of the HDRO(offset 100kHz)



<그림 10> 실제 제작물

IV. 결론

고주파 device에서는 $1/f$ noise가 크고, Q값이 작아 저주파의 발진기와 체배기를 결합하여 고주파 신호를 발생시킨다. 체배기의 low noise 구현이 어렵고, 사이즈가 크다는 단점을 가지고 있다. 이러한 구조의 대안이 HDRO이다. 일반적인 HDRO의 경우 fundamental frequency를 suppression 시키기

위하여 filter 또는 $\lambda/4$ open stub를 사용한다. 이러한 구조는 suppression에 한계를 가지고 있으며, 본 논문에서 제안한 feedforward 방식의 구조는 amplitude, phase, delay를 match 시킴으로써 suppression 특성을 -47dBm 으로 향상 시킬 수 있었다. 또한 향후에는 위성통신용 국부 발진기의 신호원으로 응용 될 수 있을 것이라 기대된다.

참고문헌

- [1] E. Camargo, "Design of FET Frequency Multipliers and Harmonic Oscillators," Artech House, 1998.
- [2] Rodrigo Tupynemba, "A HEMT Harmonic Oscillator Stabilized by an X-band dielectric resonator", IEEE MTT-s Digest. pp.277-280, 1999.
- [3] Rauscher, C., "Large-Signal Technique for Designing Single-Frequency and Voltage-Controlled GaAs FET Oscillator," IEEE Transactions on Microwave Theory and Techniques, Vol.29, No. 4, pp.293-304, April 1981,
- [4] A. Gopinath, "Single-gate MESFET frequency Doublers", IEEE Trans. Microwave Theory Tech., vol. MTT-30, no. 6, pp. 869-874, June, 1982.
- [5] Maeda, M., H. Masato, H. Takehara, M. Nakamura, S. Morimoto, and H. Fujimoto, "Source second harmonic control for high efficiency power amplifiers," IEEE Trans. on Microwave Theory and Techniques, Vol. MTT-43, pp. 2952-2967, 1995.
- [6] N. Pothecary, "Feedforward Linear Power Amplifiers", Artech House, 1999