

## 전력증폭기의 효율 개선을 위한 도허티증폭기의 특성분석

이택호\*, 정성찬\*\*, 박천석\*  
 성균관대학교 전자전기공학과\*, (주)웨이브일렉트로닉스\*\*

### Characteristic Analysis of Doherty Amplifier for Efficiency Improvement of Power Amplifier

Taek Ho Lee\*, Sung Chan Jung\*\*, Cheon Seok Park\*  
 SungKyunkwan University\*, Wave Electronics Co.,Ltd.\*\*

**Abstract** - 본 논문은 전력증폭기의 효율을 개선하기 위한 도허티증폭기의 특성 분석에 관한 것이다. 도허티증폭기의 특성을 분석하기 위해 2-tone신호와 WCDMA신호를 사용하였고 180W PEP LDMOSFET을 사용하였다. 제작된 도허티증폭기는 출력 전력 20W에서 약 10%정도의 효율개선을 나타냈지만 선형성이 저하되는 특성을 나타내었다. 저하된 선형성을 개선시키기 위해 carrier 증폭기(Amp. A)와 peaking 증폭기(Amp. B)를 각각 변화하였으며, carrier 증폭기는 높은 PEP(Peak Envelope Power)와 적은 Id(drain current)가 되도록 하였고, peaking 증폭기는 높은 이득과, 낮은 gate bias에서 IMD(Intermodulation Distortion)가 상쇄되도록 하였다. 최종 측정 결과 출력전력 20W에서 선형성은 class AB증폭기와 비교하여 유사한 결과를 얻었으며, 효율은 약 10% 이상의 개선을 얻을 수 있었다.

## 1. 서 론

무선통신 시스템에 사용되는 전력증폭기의 가장 중요한 특성은 선형성과 효율이다. 일반적으로 전력증폭기는 최대 전력 효율을 얻기 위해서 포화 영역 근처에서 사용해야 되는데, 포화 영역 근처에서 동작하는 증폭기는 비선형성에 의해 혼변조 신호를 발생하게 된다. 발생된 혼변조 신호는 원 신호에 인접하여 있기 때문에 필터로 제거하기 어려우며, 인접 채널에 영향을 주게 되어 증폭기의 선형성을 저하시키는 원인이 된다. 그러나 비선형 특성을 최소화하기 위해서 전력증폭기의 출력 전력을 포화 영역에서 back-off하여 낮은 출력에서 동작시키면 반대로 효율이 감소하는 원인이 된다. 효율이 감소함에 따라 사용되는 전력의 대부분이 열로 발산하게 되어 증폭기의 특성을 저하시키고, 발열문제와 그로 인한 방열문제 등 여러 가지 문제점을 가진다.

이러한 증폭기의 선형성과 효율을 개선하기 위하여 많은 연구가 진행되어 있는데 이 중 효율을 개선하기 위하여 Doherty, EER(Envelope Elimination and Restoration), Chireix's Outphasing 방법과 같은 다양한 형태의 기법이 소개되어 있다[1],[2]. 대표적으로 도허티 기법은 부가적인 회로가 필요 없고, 구현이 간단하다는 장점이 있어 많은 연구가 진행 중이다.

그러나 도허티증폭기는 class AB증폭기에 비해 효율은 우수한 특성을 나타내지만 선형성이 저하되는 특성이 나타난다. 이러한 도허티증폭기의 단점을 보완하기 위하여 본 논문에서는 class AB증폭기와 도허티증폭기의 특성을 비교 분석하고 제작된 도허티증폭기를 최적화 하기위하여 carrier 증폭기(Amp. A)와 peaking 증폭기(Amp. B)를 각각 변화시키면서 효율

및 선형성의 개선 양을 확인하였다.

최종 측정 결과 제작된 도허티증폭기는 class AB 증폭기와 비교하여 출력 전력 20W에서 약 10%의 효율 개선특성을 나타냈으며, 선형성은 변화 후 5dB 이상의 선형성 개선 특성을 나타내었다.

## 2. 본 론

### 2.1 동작 원리

#### 2.1.1 부하 임피던스 변조

도허티증폭기의 기본적인 구성은 그림1과 같다. 도허티증폭기를 간단하게 등가회로하면 그림2와 같이 Amp. A(carrier 증폭기)와 Amp. B(peaking 증폭기)를 각각 전류원으로 하여 나타낼 수 있다[1],[2].

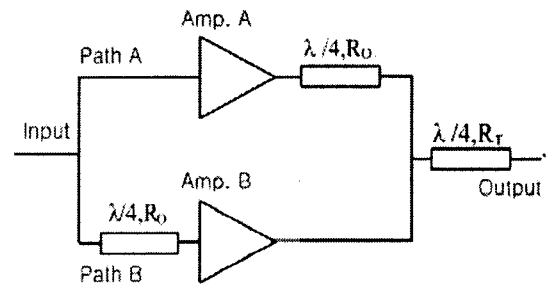


그림 1. 도허티증폭기의 블록도

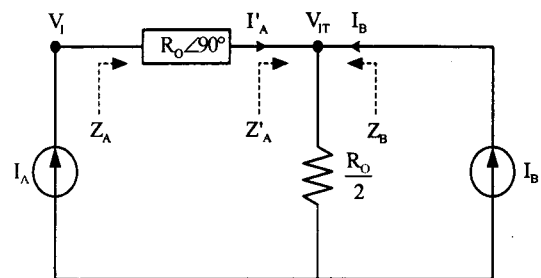


그림 2. 도허티증폭기의 등가회로

그림2 에서 각각 전류원에서 나오는 전류는  $V_{TR}$ 에서 같은 위상을 갖기 위해  $\lambda/4$  선로에 의해 미리 보상된  $90^\circ$  위상차를 가진다.

$$I_A = I_A \cos(\omega_0 t) = I_A \angle 0^\circ$$

$$I_B = I_B \cos(\omega_0 t - 90^\circ) = I_B \angle -90^\circ$$

같은 위상차의 보상에 의해  $V_{IT}$ 와 이에 따른  $A_m$ . A 와 Amp. B의 부하 임피던스는 다음 식과 같이 정리 된다.

$$V_{IT} = \frac{R_O}{2}(I_A + I_B)$$

$$Z'_A = \frac{V_{IT}}{I'_A} = \frac{R_O}{2} \left( \frac{I_A + I_B}{I_A} \right)$$

$$Z_A = \frac{R_O^2}{Z'_A} = \frac{2R_O I_A}{I_A + I_B} \quad (0 \leq I_B \leq I_A) \dots \dots (1)$$

결국 식(1)처럼 Amp. A의 부하 임피던스  $Z_A$ 는 Amp. B에서 흐르는 전류에 의해  $2R_0$ 에서  $R_0$ 로 변조하게 된다.

2.1.2 도허티증폭기의 효율

2-way 의 도허티증폭기의 효율을 계산하기 전에 Amp. A는 class B증폭기이고 Amp. B는 출력전압  $V_0$ 가  $V_{max}/2$  일 때 동작을 한다고 가정하자. 이때 Amp. A와 Amp. B에 흐르는 전류  $I_A, I_B$ , 각각 증폭기의 출력전력  $P_A, P_B$ 와 도허티증폭기의 출력전력  $P_0$ 를 출력전압  $V_0$ 에 따라 구해보면 다음과 같은 식으로 정리 된다[1][2].

$$I_A = \frac{V_0}{2R_0} \quad (0 < V_0 < V_{max})$$

$$I_B = \begin{cases} 0 & (0 < V_0 < \frac{V_{max}}{2}) \\ \frac{2V_0 - V_{max}}{2R_0} & (\frac{V_{max}}{2} < V_0 < V_{max}) \end{cases}$$

$$I_{DC} = \begin{cases} \frac{V_0}{2\pi R_0} & (0 < V_0 < \frac{V_{max}}{2}) \\ \frac{6V_0 - V_{max}}{2\pi R_0} & (\frac{V_{max}}{2} < V_0 < V_{max}) \end{cases}$$

$$P_A = \begin{cases} \frac{V_0^2}{2R_0} & (0 < V_0 < \frac{V_{max}}{2}) \\ \frac{V_{max} V_0}{4R_0} & (\frac{V_{max}}{2} < V_0 < V_{max}) \end{cases} \dots \dots (2)$$

$$P_B = \begin{cases} 0 & (0 < V_0 < \frac{V_{max}}{2}) \\ \frac{V_{max}}{2R_0} \left( \frac{V_0^2}{V_{max}} - \frac{V_0}{2} \right) & (\frac{V_{max}}{2} < V_0 < V_{max}) \end{cases} \dots \dots (3)$$

$$P_0 = \frac{V_0^2}{2R_0} \quad (0 < V_0 < V_{max}) \dots \dots (4)$$

$$\eta_{tot} = \begin{cases} \frac{\pi V_0}{2V_{max}} & (0 < V_0 < \frac{V_{max}}{2}) \\ \frac{\pi}{2} \frac{\left( \frac{V_0}{V_{max}} \right)^2}{3 \left( \frac{V_0}{V_{max}} \right) - 1} & (\frac{V_{max}}{2} < V_0 < V_{max}) \end{cases} \dots \dots (5)$$

식(5)는 도허티증폭기의 효율을 계산한 것인데 class B증폭기와 비교하여 그래프로 나타내면 그림3을 얻을 수 있다. 그림3을 보면 효율은 6dB back-off 지점까지 선형적으로 증가하는데 부하 임피던스의 변조에 의해 최대 효율인 78.5%를 얻을 수 있다. 출력이 증가함에 따라 70%까지 효율은 떨어지지만 포화 영역 근처에서 class B증폭기의 효율 78.5%를 얻을 수 있다.

그림4는 각각 Amp. A와 Amp. B의 출력전력  $P_A, P_B$ 와 도허티증폭기의 출력전력  $P_0$ 를 도시 한 것이다. 식(4)와 그림4를 보면 도허티증폭기의 출력전력은 class B증폭기의 최종 출력전력과 같은 값이며 출력전력의 손실은 없음을 알 수 있다.

결국 도허티증폭기는 부가적인 회로 없이 넓은 범위에서 출력전력의 손실 없이 큰 효율을 얻을 수 있는 것이다.

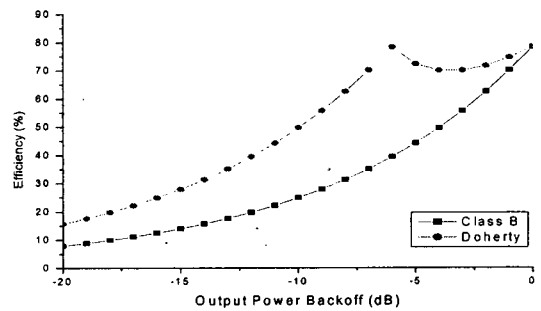


그림 3 이론적인 도허티증폭기의 효율(Class B)

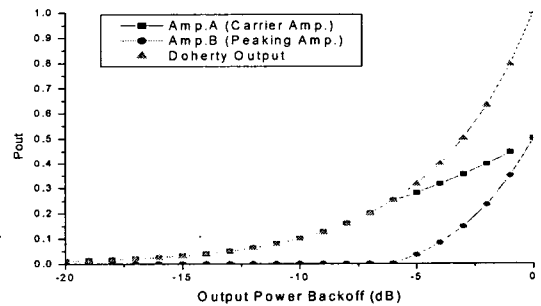


그림 4 OPBO(Output Power Back-off)에 따른 출력

2.2 설계 및 제작

이상적인 도허티증폭기는 Amp. A(carrier 증폭기)가 class B증폭기이며 Amp. B(peaking 증폭기)는 class C증폭기를 가진다. 그렇지만 제작시 사용된 Transistor는 Motorola사의 180W PEP LDMOSFET인 MRF5P21180로 class AB증폭기이다. 따라서 Amp. B의 gate bias를 낮추면서 Amp. A는 class AB증폭기, Amp. B는 class B증폭기에 가깝도록 하여 이상적인 도허티증폭기에 근접하고자 하였다.

도허티증폭기는 중심주파수 2.14GHz로 제작되었으며 각각의 Amp. A와 Amp. B는 PEP(Peak Envelope Power) 48dBm을 가지며 이득평탄도는 0.3dB 이내가 되도록 하였다.

제작된 각각의 증폭기는 그림 5와 같은 블록도를 가진 도허티증폭기로 제작되었다. 설계시 중요한 점은 부하 임피던스 변조가 Amp. A의 출력단  $\lambda/4$  선

로를 통해 이루어지도록 하여 효율을 개선시키고 출력 저하를 최소화 하는 것이다. 그 목적으로 그림 5의 C노드에서 Amp. B를 바라본 임피던스가 최대가 되도록 Phase offset line을 첨가하였다[3][4].

또한 Amp. A 최종 출력단에 50Ω에서 25Ω으로 변환시키기 위하여 적절한 λ/4 Transformer R<sub>T</sub>(35Ω, λ/4)를 사용하였으며 제작시 사용된 기판은 RF35(r=3.5, h=0.76 mm)이다.

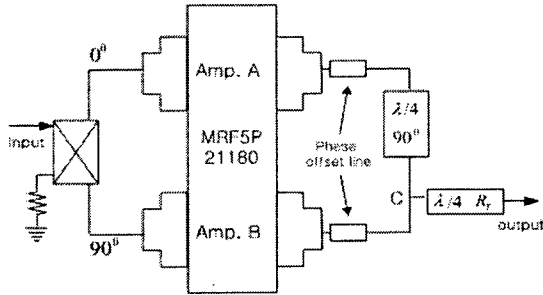


그림 5 제작된 도허티증폭기의 블록도

### 2.3 측정 결과 및 분석

제작된 도허티증폭기는 중심 주파수 2.14 GHz에서 WCDMA 4FA신호를 사용하여 측정하였다. 인가된 drain 전압은 27V 이며 측정시 Amp. B의 gate bias는 class B에 가깝도록 낮추면서 그에 따른 효율 개선을 알아보았다. 그림6은 측정된 효율을 도시 한 것이며 표 1 은 그 값을 나타낸다.

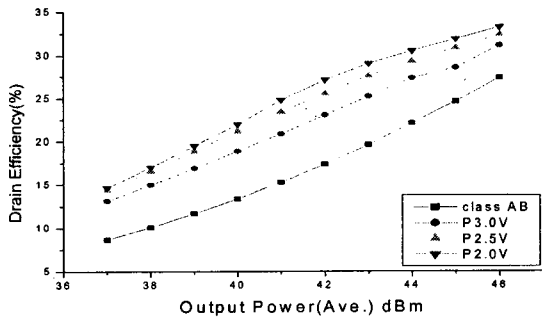


그림 6 도허티증폭기의 효율(WCDMA, 수정전)

표 1 도허티증폭기 출력에 따른 효율(수정전)

Output	class AB	P3.0V	P2.5V	P2.0V
46dBm	26.6%	31.3%	32.3%	33.2%
43dBm	18.7%	25.2%	27.6%	29.0%
40dBm	12.4%	18.9%	21.2%	22.0%
37dBm	7.8%	13.1%	14.4%	14.6%

MRF5P21180은 PEP 180W(49.5dBm(Ave))이므로 43.5dBm이 6dB Back-off 지점이다. 이상적인 도허티 증폭기는 그림3에 나타난 것처럼 6dB Back-off 지점에서 최대 효율이 나타난다. 그림6을 보면 Amp. B의 gate bias를 낮추에 따라 이상적인 도허티증폭기와 비슷하게 나타남을 알 수 있으며 출력전력이 43dBm 일때 약 10% 내외로 개선되는 것을 확인할 수 있다.

효율은 이론으로 예상했던 것처럼 나타났지만 실제로 전력증폭기는 효율뿐만 아니라 선형성도 중요한 척도이다. 선형성을 측정하기 위해 12.5MHz offset I

MSR(Intermodulation to Signal Ratio)을 측정하였으며 그림7에 결과를 도시하였다.

측정결과 선형성은 효율이 좋았던 지점인 Amp. B의 gate bias 3.0V에서 2.0V구간에서 점차적으로 떨어짐을 알 수 있었다. 도허티증폭기는 효율개선은 나타나지만 선형성 개선을 위해서는 어느 정도 수정을 해야 할 필요가 있다는 것을 나타내고 있다. 따라서 선형성 개선을 위해 각각 증폭기의 Matching 회로를 수정하였다.

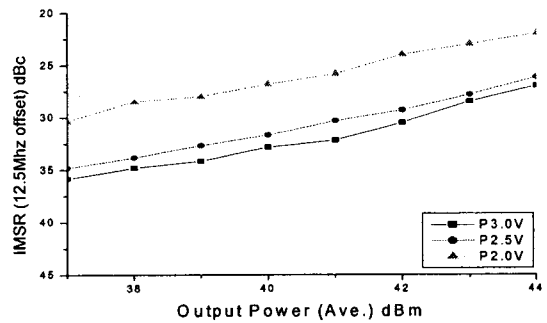


그림 7 IMSR(12.5MHz offset, WCDMA, 수정전)

### 2.4 수정 후 측정 결과 및 분석

선형성 개선을 위해 제작된 도허티증폭기는 2-tone 신호를 인가할 때 출력되는 Amp. A 와 Amp. B의 결과를 보면서 수정하였다. 먼저 Amp. A는 class A B증폭기가 동작하므로 높은 PEP와 적은 Id(Drain Current)가 되도록 하였다. Amp. B는 gate bias를 낮추면 나타나는 비선형특성이 출력전력에서 IMD(Intermodulation Distortion)를 상쇄시키는 현상이 나타나도록 하였다[5]. 또한 낮아진 gate bias로 인해 떨어지는 이득의 감소가 적도록 하였다.

그림 8은 실제 수정 방법을 제시한다. 도허티증폭기의 최종출력은 43dBm으로 하였으며 그때 Amp. B의 gate bias는 2V이다. 각각 증폭기의 출력이 합쳐지면서 IMD의 상쇄효과를 얻을 수 있다.

각각 Amp. A 와 Amp. B 수정 후 수정전과 비교하기 위해 효율과 선형성을 측정하였다. 측정시 사용된 신호는 수정전과 동일한 WCDMA 4FA이며 그림 9는 수정 후 측정된 효율이며 그림10은 12.5MHz offset IMSR(Intermodulation to Signal Ratio)을 측정한 것이다.

수정 전에는 Amp. B가 비교적 높은 gate bias 2.0 V 내외에서 효율이 개선되었는데 수정 후에는 gate bias가 더 낮은 지점에서 비슷한 효율개선이 나타남을 알 수 있다. 선형성은 그림10를 통해 수정전보다 비슷한 효율 개선 지점에서 5dB 이상 더 개선되었음을 알 수 있다. 이는 Amp. B의 gate bias에 따라 IMD의 상쇄를 얻을 수 있다는 것을 나타낸다. 그렇지만 일반적으로 class AB증폭기가 최종출력 43dBm 일때 35dBc 이상이므로 class AB증폭기보다는 좋은 선형성은 얻지 못하였다.

도허티증폭기는 Amp. B의 Bias를 따른 비선형특성이 크므로 큰 효율 개선지점에서 선형성까지 큰 개선을 요구할 수는 없지만 class AB증폭기와 비슷한 선형성은 얻을 수 있으므로 효율과 선형성을 어느정도 Trade-off 한다면 class AB증폭기보다 보다 좋은 성능을 얻을 수 있다.

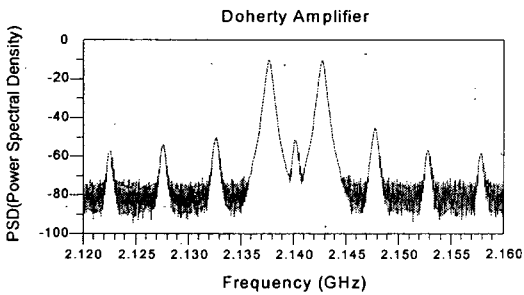
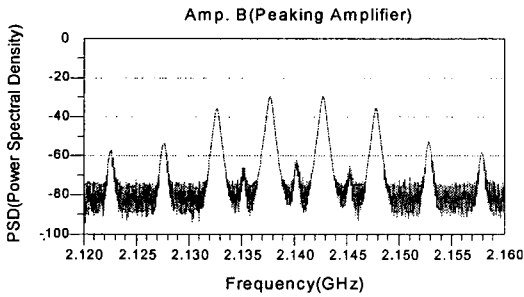
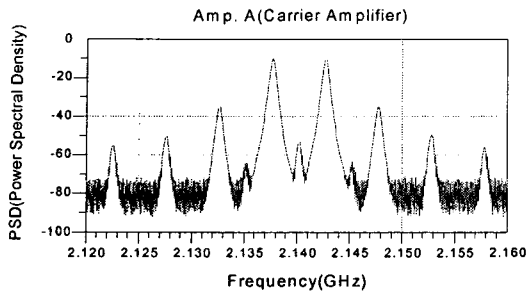


그림 8 최종출력 P<sub>0</sub>=43dBm일때 각각 Amp. A, Amp. B, 도허티증폭기의 출력(2-tone, P<sub>bias</sub>=2V)

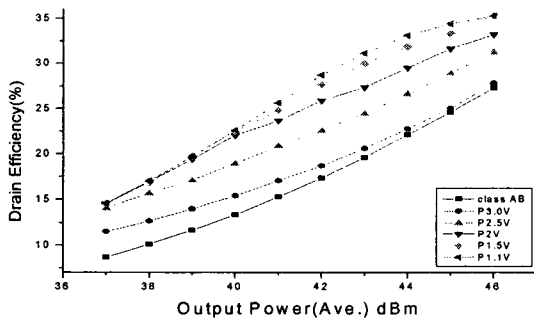


그림 9 도허티증폭기의 효율(WCDMA, 수정후)

표 2 도허티증폭기 출력에 따른 효율(수정후)

Output	classAB	P3.0V	P2.5V	P2.0V	P1.5V	P1.1V
46dBm	26.6%	27.8%	31.2%	33.2%	35.4%	35.3%
43dBm	18.7%	20.6%	24.5%	27.4%	30.0%	31.1%
40dBm	12.4%	15.4%	18.9%	22.1%	22.5%	22.6%
37dBm	7.8%	11.5%	14.1%	14.5%	14.6%	14.6%

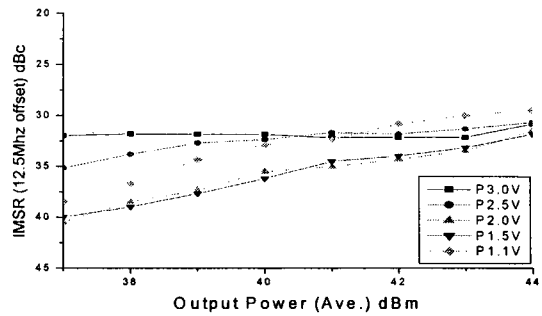


그림 10 IMSR(12.5Mhz offset, WCDMA, 수정후)

### 3. 결 론

도허티증폭기는 본래 효율성을 향상시키기 위해 제안 되었다. 본 논문에서는 도허티증폭기가 효율 개선을 얻을 수 있으며 약간의 수정을 통해 선형성 또한 개선할 수 있음을 제시하였다. 실험을 위해 2.14GHz 2-way 도허티증폭기를 제작하였고 성능 검증을 위해 2-tone 신호와 Downlink WCDMA 신호를 사용하였다. 실험결과 도허티증폭기는 Class AB증폭기와 비교할 때 효율성에서는 크게 유리하였다. 선형성 또한 효율개선과 함께 비슷한 선형성을 얻을 수 있음을 알 수 있다. 이는 Amp. B의 gate bias를 변화시켜 각각의 Transistor에서 발생한 IMD가 합쳐지면서 상쇄되는 지점을 찾아 개선시킬 수 있다. 그렇지만 이러한 특성은 각각의 소자에 따라 조금씩 차이가 있어 동일한 지점에서 같은 성능을 얻기는 어렵다.

### [참 고 문 헌]

[1] P.B. Kenington, "High Linearity RF Amplifier Design", Artech House Inc., Norwood, MA, 2000.  
 [2] S.C. Cripps, "RF Power Amplifiers for Wireless Communications", Artech House Inc., Norwood, MA, 1999.  
 [3] Y. Yang, J. Yi, Y.Y. Woo, and B. Kim, "Optimum Design for Linearity and Efficiency of a Microwave Doherty Amplifier using a New Load Matching Technique", Microwave Journal, pp. 20-36, December 2001.  
 [4] B. Kim, Y. Yang, J. Yi, J. Nam, Y.Y. Woo, and J. Cha, "Efficiency Enhancement of Linear Power Amplifier Using Load Modulation Technique", ISMOT2001(2001 International Sympo. On Microwave and Optical Technology) Dig., June 2001.  
 [5] J.C. Pedro and J. Perez, "Accurate Simulation of GaAs MESFET's Intermodulation Distortion Using A New Drain-Source Current Model", IEEE Microwave Theory Tech., vol.42, no.1, pp. 25-33, January 1994.