2004년도 대한전기학회 하계학술대회 논문집 2004.7.14-16

다기능 보호계전 알고리즘 검증을 위한 실시간 시뮬레이터 개발

김장휘*, 이승연, 신명철
성균관대학교

The development of real-time simulator for multi-function Protective Relay Algorithms

Jang-Hwi Kim, Seung-Youn Lee, Myong-Chul Shin
Sungkyunkwan University

Abstract - 최근의 전력계통의 대형화와 고용량화로 인하여, 전력계통의 안정적으로 운용에 대한 기대가 절실히 요구대고 있다. 이처럼 계통은 안정적으로 운용하기 위하여 계통운용상에 발생하는 사고 및 과도상태를 신속, 정확하게 분석하고 판단함으로서 사고구간을 제거하고 피해구간을 최소화 할 수 있는 보호계전 협조와 실제 계통상에서 발생할 수 있는 다양한 사고를 분석하고 진단할 수 있는 향상된 보호계전 알고리즘 개발을 위한 연구가 필요하다. 따라서, 개발 혹은 개선된 보호계전 알고리즘의 평가를 위하여 다양한 사고 모의가 필요하며, 아울러 이를 기계장치 혹은 보호계전기 하드웨어를 시험할 수 있는 시뮬레이터 장치의 구성이 선행 되어야 한다. 본 논문에서는 전력계통 과도현상 모의 프로그램인 PSCAD/EMTDC를 이용하여 다양한 계통 사고 모의하며, 결과 사고 데이터를 활용하여 보호계전 알고리즘을 평가하고자 한다. 한편, 모의한 사고 데이터를 실시간으로 재현하기 위하여 고성능 DAC 인터페이스 장치를 활용하여 구현하고 다양한 사고 데이터를 데이터베이스 형식의 자료 구조로 구성하여, 대상 계전기 장치의 성능과 알고리즘을 검증하기 위한 시뮬레이터를 제안하고자 한다.

1. 서 론

최근 전력계통(power system)은 대형화, 대용량화 됨에 따라 전력계통의 안전적인 제어가 점점 중요해지고 있다. 이를 위해서는 계통에 대한 올바른 이해이 중요하며, 또한 사고 발생 시 신뢰할 수 있는 보호계전기의 설치 및 운용이 매우 중요하다. 최근 복잡하고 다양한 현상이 발생되는 전력시스템에서의 적절한 보호제어를 달성하기 위하여 DSP와 같은 마이크로프로세서를 사용한 디지털 보호계전기의 개발이 이루어지고 있다. 이에 따라 디지털 보호계전기를 실 계통에 설치 및 운영하기 위해서는 엄격한 성능 시험이 선행되어야 한다. 그런데 디지털 계전기는 아날로그 계전기와는 다른 구조로 이루어졌으며, 아날로그 계전기에는 없는 다양한 기능과 특성을 가지고 있다. 따라서 종전의 재래식 시험기로는 완벽한 성능 평가가 어렵게 되었다. 이를 위해서 실 계통에서 수집된 사고 데이터나 시뮬레이터에 의한 모의실험 데이터를 바탕으로 새로운 모의시험 장치들의 개발이 이루어져야 할 것이다. 이에 따라 설계된 몇몇 시뮬레이터들은 디지털 계전기의 성능평가 도구로서 상당히 뛰어나게 활용할 수 있게 되었다. 그러나 그 가격이 매우 고가이기 때문에 중소업체나 대학의 연구실에서 개발되는 시제품 디지털 계전기의 성능시험용으로 활용하는데 상당히 어려움이 있다.

따라서 본 논문에서는 계통모의에 있어서 널리 사용되고 있는 전자과도 해석 프로그램인 PSCAD/EMTDC를 이용하여 다양한 계통 사고를 모의하고, 모의된 사고 데이터를 실시간으로 재현하기 위하여 고성능 DAC(Digital-Analog Converter) 인터페이스 장치를 활용하여 디지털 보호계전기의 입력신호로 사용할 수 있도록 하였다. 또한 구현된 다양한 사고 데이터를 데이터베이스 형식의 자료 구조로 구성하여, 디지털 보호계전기의 성능과 알고리즘을 검증하기 위한 시뮬레이터를 제안하였다.

2. 본 론

2.1 실험환경

본 논문에서는 디지털 계전기의 정확한 동작을 테스트하기 위한 것으로서 PSCAD/EMTDC를 기반으로 실계통 모델에 대한 시뮬레이션을 하고 그 결과를 샘플링하여 샘플링되어진 값을 텍스트 파일로 저장한 후 GUI 프로그램을 사용하여 샘플링 되어진 결과 값이 저장된 텍스트 파일을 불러들인 후 아날로그 파형으로 출력함으로써 실 계통에 계전기를 설치하여 그 성능 평가를 하는 것과 동일한 효과를 내도록 하였다.

아날로그 파형의 생성은 내쇼날인스트루먼트의 NI-6733 DAQ Device를 PC의 PCI 슬롯에 장착한 후 오실로스코프에 연결하여 측정했다. NI-6733의 사양은 표 1과 같다.

Bus	PCI
Analog outputs	8
Output resolution	16 bit
Update rate	1 MS/s
Output range	±10 V
Counter/Timers	2, 24-bit

표 1 NI-6733 DAQ Device의 사양

그림 1은 디지털 계전기의 성능 시험을 위한 전반적인 시스템으로 시뮬레이션 엔진, DAQ Device, CT 및 계전기로 구성된다.

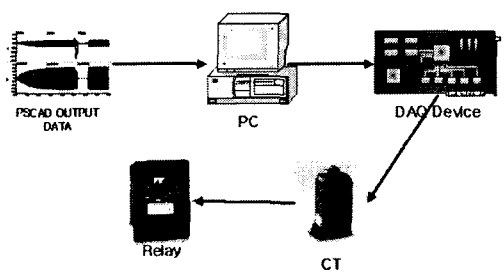

그림 1 시스템 구성

2.2 PSCAD/EMTDC를 이용한 계통 사고 모의

그림 2는 전원단의 전압이 13.8[kV], 주파수가 60[Hz]이고 변압기에서 230[kV]로 승압되어진 후 500[Ω]의 부하로 송전되는 모델 계통도를 PSCAD/EMTDC로 작성한 그림이다. 이 모델 계통도는 PSCAD 프로그램 설치시 설치된 예제 파일 중의 하나를 사용하였으므로 신뢰성을 보장 할 수 있다.

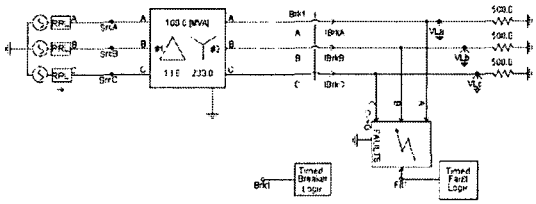

그림 2 모델 계통도

위의 시스템은 0.4초 동안 시스템이 작동되며 0.25초가 되는 순간 0.05초 동안 고장이 발생한다. 그림 3은 위의 시스템에서 1선지락고장이 발생되었을 때 나타나는 그래프 파형으로써 위의 그림은 전류 파형을 나타내고 아래 그림은 전압 파형을 나타낸다. 그림 3에서 나타나듯이 고장 순간의 전압 파형은 크지는 않지만 약간의 변화를 볼 수 있고 전류 파형을 살펴보면 A상과 B상의 전류 파형은 거의 변화가 없지만 C상의 전류 파형이 아주 급격하게 변화됨을 알 수 있다. 그림 4는 2선단락고장이 발생되었을 때 나타난 그래프 파형으로써 각각 전류파형과 전압파형을 나타낸다. 그림 4를 살펴보면 B상과 C상의 전압과 전류가 A상에 비해 아주 급격히 변화됨을 알 수 있다. 즉, 그림 3에서는 C상이 대지와 접지되어 지락 사고가 발생했으며, 그림 4에서는 B상과 C상이 단락되어 사고가 발생했음을 알 수 있다.

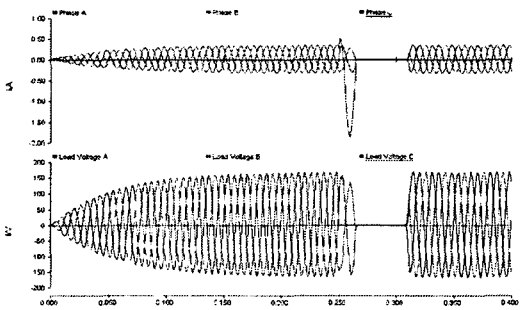

그림 3 1선지락고장시 전류와 전압 신호

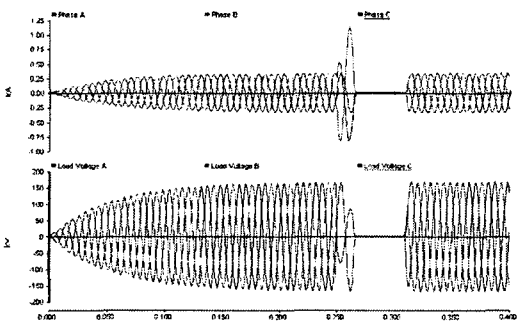

그림 4 2선단락고장시 전류와 전압 신호

본 논문에서는 위의 시뮬레이션에서 발생되는 전압과 전류의 파형을 한 주기당 256개의 샘플링을 하여 전류와 전압 값을 아스키(ASCII) 형식의 파일로 저장하였다.

2.3 GUI 프로그램을 이용한 아날로그 신호 출력

그림 5는 샘플링 값이 저장된 아스키 형식의 파일을 불러온 후 최대 출력 전압이 10[V]로 출력이 되게 GUI 프로그램을 이용하여 구현한 User Interface와 Source Code이다.

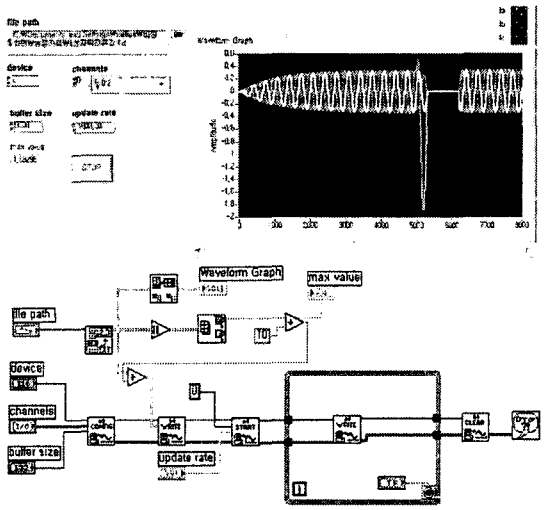

그림 5 GUI 프로그램을 이용하여 구현한 User Interface와 Source Code

본 논문에서 이 프로그램을 사용한 가장 큰 이유는 한번에 다수의 채널에서 시간의 지연 없이 신호를 재생 할 수 있기에 실제 송전선로와 아주 유사한 환경을 제공 할 수 있기에 이 프로그램을 사용하였으며, 또한 그림 3의 전류 그림과 비교해서 아주 유사한 파형이 출력됨을 알 수 있듯이 신뢰성이 높기에 이 프로그램을 사용하였다. 그리고 실험 결과 전류 3개 파형과 전압 3개 파형을 6개의 채널에서 동시에 출력 시킬 수 있었지만, 전류 파형과 전압 파형을 동시에 출력 시켰을 경우 전압에 비해 전류 값이 매우 작기 때문에 전류 파형의 변화를 알 기 힘들었다. 그래서 전압 데이터와 전류 데이터를 따로 분리하여 입력한 후 각각 전압과 전류 파형을 측정하였다. 그림 5에서는 1선지락고장시 A상, B상 및 C상의 전류 파형만을 나타내었다.

2.4 고장 파형 비교

그림 6과 그림 7은 DAQ Device에서 나온 아날로그 신호를 오실로스코프로 측정한 출력 파형이다. 1선지락사고 파형 6개와 2선단락사고 파형 6개의 총 12개의 파형을 측정할 수 있었다. 하지만 1선지락사고는 C상만이 대지와 접지되어 고장을 일으켰고, 2선단락사고는 B상과 C상이 단락되어 고장을 일으켰으므로 파형의 변화가 큰 1선지락사고 C상의 전류 파형과 2선단락사고 B상의 전류 파형만 PSCAD에서 나온 파형과 비교하여 나타내었다. 오실로스코프의 특성상 최고 2개의 채널로 입력을 받아 파형을 측정하여 나타낼 수 있었지만, 좀 더 정확한 파형의 모양을 보기 위하여 파형을 하나씩 측정하여 나타내었다.

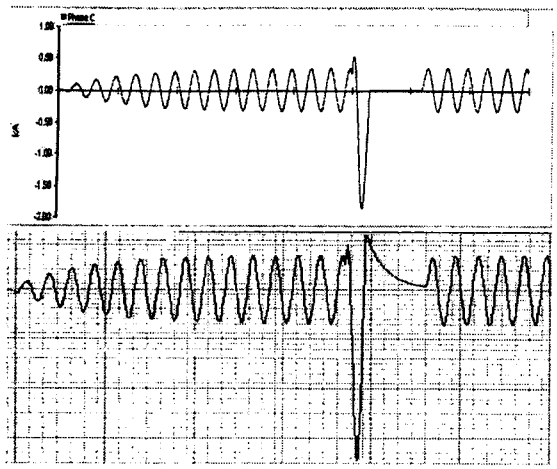

그림 6 1선지락고장 전류의 C상

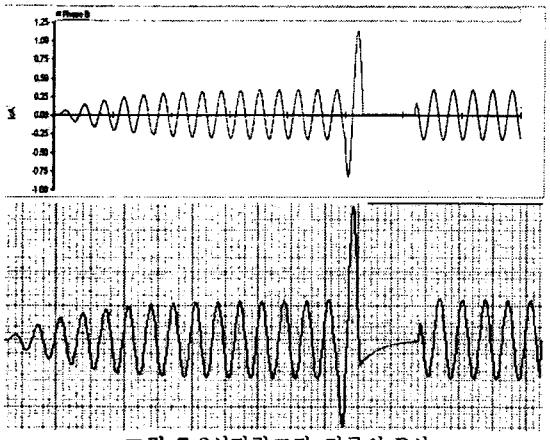

그림 7 2선단락고장 전류의 B상

위의 출력된 두 개의 아날로그 신호를 오실로스코프로 측정한 전류 신호의 파형들과 PSCAD/EMTDC로 시뮬레이션을 통해 직접 수집한 전류 데이터 파형을 비교한 결과 비록 고장이 난 후 조금의 신호 왜곡이 있음을 알 수 있다. 그래서 다른 오실로스코프를 사용하여 신호를 측정해 보았다. 그 결과 그 오실로스코프에서 측정한 파형은 시뮬레이터에서 나온 파형과 거의 일치되는 파형을 얻을 수 있었다. 그 차이는 프로그램 오류나 DAQ Device의 성능 문제 보다는 오실로스코프의 성능차 때문에 발생한 것으로 보인다. 하지만 두 오실로스코프 모두 고장이 나기 전이나 고장이 나는 순간의 파형은 거의 신호의 왜곡이 없었다. 결국 전류와 전압 신호의 급격한 변화를 감지하여 동작하는 디지털 계전기의 성능 시험기로는 충분히 사용할 수 있는 대체로 만족할만한 결과가 나타남을 알 수 있다.

3. 결 론

본 논문에서 제안한 디지털 계전기 성능시험을 위한 시험기의 결론을 요약하면 다음과 같다. 제안된 디지털 계전기 시험기는 프로그램의 개발이 용이하고 호환성 및 확장성이 우수한 LabVIEW 프로그램을 이용하였기 때문에 호완성 및 확장성이 뛰어나며, 경제적인 측면에서도 우수하기 때문에 중소기업이나 대학의 연구실에서의 성능 시험에 적당하다. 또한 PSCAD/EMTDC를 계통의 시뮬레이션 주 엔진으로 사용하였으므로 계통의 모델링을 올바르게 코딩한다면 그에 따른 시험 결과를 신뢰할 수 있다. 이에 따라 중소기업이나 대학의 연구실에서 디지털 계전기의 성능 시험을 할 경우 효과적으로 이용할 수 있을 것으로 본다.

[참 고 문 헌]

[1] 박철원, 신명철, "PC 인터페이스에 의한 디지털 계전기 시험기", 전기학회논문지, pp. 536~541, 2000년
[2] 조성수, 한상옥, "Labview를 이용한 배전용 폴리머애자의 누설전류 측정 및 분석 프로그램 개발", 전기학회 하계학술대회 논문집, C권, pp. 1969~1971, 2000년
[3] Enrico De Paolaetal., "A PC Based, Low Cost, Real-Time Simulator For Traction Application", EPE'97, Tronheim, pp. 4.483~4.486, 1997

본 연구는 산업자원부의 지원에 의하여 기초전력공학공동연구소(02-중-04) 주관으로 수행된 과제임.