

DSP를 이용한 전력용 변압기용 IED의 하드웨어 설계

박철원*, 정연만*, 하경재**, 구춘서***, 신명철****,
*원주대학, **경남대학교, ***네오피스, ****성균관대학교

Hardware Design of IED using DSP for Power Transformer Protection

C.W. Park*, Y.M. Jung*, K.J. Ha**, C.S. Koo***, M.C. Shin****
*Wonju National College, **Kyungnam Univ., ***Neopis, ****Sung Kyun Kwan Univ.

Abstract - This paper proposes a hardware implementation of intelligent electronic device for power transformer protection. And proposes an advanced main protection algorithm by voltage-current trend and flux-differential current slope characteristics. The secondary protection functions include OCR, OCGR, OVR, and UVR etc. The main board of IED is based on the DSP chip TMS32C32 processor. The IED was tested with relaying signals obtained for EMTP simulation package.

1. 서 론

대용량 변압기의 사고빈도는 다른 계통요소에 비하여 매우 적으나 일단 사고가 발생하면 장기간의 운전정지에 의한 경제손실과 파급되는 악영향이 매우 크다. 변압기의 보호방식은 변압기의 내부사고시에 정동작하고, 외부 고장이나 과도여자돌입 등에 의한 오동작을 하지 않는 고속의 신뢰성이 요구된다. 1980년대 후반, 컴퓨터 기술의 발달로 인하여 종래의 아날로그 계전기는 디지털 계전기로 교체되면서 성능 개선을 가져왔다. 특히 직교 함수를 기반으로 하는 디지털 필터와 보호계전 알고리즘을 중심으로 연구된 바, 계전기의 동작속도의 향상을 가져왔으며 1990년대 후반 디지털 계전기의 실용화와 디지털 변전소 시스템의 보급과 개발에 많은 기여하였다 [1,2].

한편, 변압기의 철심재료기술 향상과 계통의 고압화와 지중화에 따른 계전신호의 특성변화로 인하여 현재 사용되는 제2고조파 억제방식의 비유차동계전방식의 오.부동작 가능성에 제기 되었다. 따라서 이런 문제점을 개선을 위하여 인공지능(AI)을 이용한 보호계전기법들이 연구 발표되었다[3]. 한편, 초창기 디지털 계전기의 하드웨어는 저급 마이크로프로세서를 이용한 설계·구현되었으며, 근래 신호처리전용 DSP 소자를 채택함으로써 하드웨어가 간소화되며 실시간 처리가 가능하도록 발전하고 있다[4,5].

최근, 전력 IT의 개념과 범위는 발전, 송전, 배전 및 판매 전 부문에 걸친 전력시스템과 전력거래가 이루어지는 전력시장에서 발생하는 모든 정보와 데이터를 유기적으로 결합, 가공하고 운영하기 위한 디지털화, 통신 및 IT 기반의 통합적으로 구축되는 하드웨어, 소프트웨어 및 이를 통해 창출되는 부가서비스를 통칭한다. 최근 산업자원의 차세대 성장동력산업에 전력 IT가 추가되어 기획단이 구성되었고, 전력 IT 추진 5개년 계획 추진전략이 수립되어 배전 지능화 시스템, 전력 IT 지향형 핵심부품소재 개발 등 9개 과제가 공고되어 승인되고 있는 실정이다. 이들 중점 과제 중 디지털기반의 미래형 변전시스템 구축을 위한 전력시스템 보호제어는 시스템 내 고장발생 시 전력설비, 인체 등을 보호하고, 정전사고로 인한 막대한 경제 및 사회적 피해를 최소화하는 기능으로 현대의 첨단 정보화시대에 있어서는 그 중요성이

더욱 크다. 디지털기반의 미래형 변전소자동화(SAS)의 핵심이 바로 통합보호제어장치(IED)의 개발이라고 할 수 있다[6].

변압기 보호 업무는 전력 운전 자동화 시스템에 포함 되어 무인화, 자동화됨에 따라 상위 시스템과의 데이터 통신이 필수적으로 요구되고 있으며, 변전소내 감시 및 제어기능을 포함한 변전소 종합자동화시스템(SAS)으로 발전하고 있다. 이에 따라 과거의 보호기능이외에 전체 시스템을 네트워크로 엮는 통신기술, 자기진단기술, 이벤트 및 고장데이터 저장기능과 관리기능을 포함하는 소위 차세대 통합보호제어장치에 대한 필요성이 급증하고 있다[7~9].

본 논문에서는, 전력용 변압기의 이론적인 유도과 상세모델링으로부터 과도여자돌입현상과 고장현상을 시뮬레이션 하였다. 수집된 데이터를 분석하여 종래 변압기 주보호 RDR을 대체할 전압-전류 추이와 자속-차전류 기울기 특성을 이용한 보호계전기법을 개발하였다. 또한 전력용 변압기보호를 위한 IED 하드웨어는 TI사 TMS320C32 소자를 기반으로 설계하였다.

2. 전력용 변압기를 위한 IED의 설계

2.1 변전소 종합자동화 시스템

그림 1은 지난 2001년 10월 추진이 확정된 변전소 종합자동화 시스템의 구성도이다.

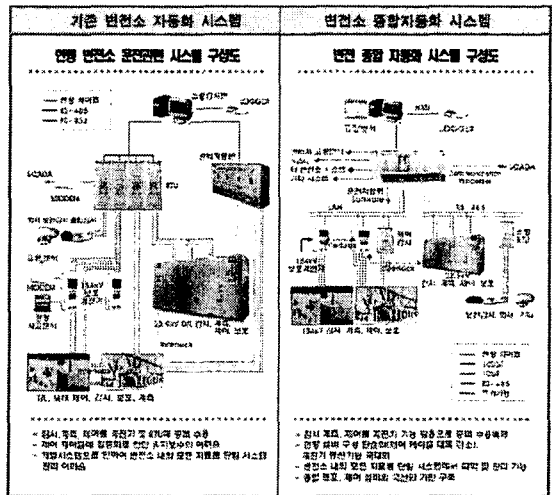


그림 1 변전소 종합 자동화 시스템 구성도

2.2 IED의 보호알고리즘 설계

2.2.1 보호 기능

종래의 RDR을 보완하기 위하여 전압-전류 추이 및 자속-차전류 기울기 특성을 이용하여 변압기 내부사고

판별 및 여자돌입 판별기능을 향상시켰다. 다음과 같은 6가지의 규칙을 도출하였다.

- | |
|--|
| <p>Rule 1 : 차전류의 변화</p> <ul style="list-style-type: none"> ○ 1상 또는 2상의 차전류 변화 → 내부사고 ○ 3상 차전류 변화 → 외란 or 여자돌입 <p>Rule 2 : 변압기 1차측 단자전압의 변화</p> <ul style="list-style-type: none"> ○ 3상중 어떤 상이라도 기준전압에 비해 감소 → 내부사고 ○ 3상 모두 기준전압에 비해 50% 이상의 증가 → 여자돌입 ○ 3상 모두 기준전압에 비해 50% 미만의 증가 → 과여자 <p>Rule 3 : 차전류의 값이 0인 기간</p> <ul style="list-style-type: none"> ○ 3상 모두 차전류의 값이 0인 기간이 1/6주기 이상 → 여자돌입 <p>Rule 4 : 차전류의 고조파 변화</p> <ul style="list-style-type: none"> ○ 제2고조파 및 제5고조파 성분의 일시적 변동이후 일정비율지속 → 여자돌입 or 과여자 ○ 제2고조파 및 제5고조파 성분의 일시적인 변동이후 0에 근접하게 감소 → 내부사고 <p>Rule 5 : 차전류의 고조파 비율의 변화</p> <ul style="list-style-type: none"> ○ 제2고조파 및 제5고조파 비율의 일정비율 함유 지속 → 여자돌입 or 과여자 ○ 제2고조파 및 제5고조파 비율의 변동이후 0에 근접하게 감소 → 내부사고 <p>Rule 6 : 자속-차전류 값의 변화</p> <ul style="list-style-type: none"> ○ 음의 값으로 일정하게 유지 → 내부사고 ○ 음의 값과 0 부근의 값이 규칙적으로 반복 → 여자돌입 ○ 0 부근의 값을 유지 → 정상상태 |
|--|

본 개선된 알고리즘은 크게 도입부, 외란 판정부, 사고 판정부 그리고 결과 출력부로 구성된다. 도입부에서는 여러 가지 임제치와 판단기준, CT결선 등 초기치들을 설정한다. 외란 판정부에서, 과여자는 전압의 상승률과 제5고조파의 변동과 지속에 의하여 판별되고, 여자돌입은 여자돌입 카운터(L_CNT)에 의하여 판단하게 된다. 사고판정부에서는 차전류값이 0인 부근의 주기, 차전류의 기본파에 대한 제2고조파 비율 및 자속-차전류 기울기 값의 변화 규칙에 따라, 내부고장 카운터(F_CNT)를 이용하여 변압기의 내부사고를 판정하게 된다. 후비보호기능으로는, OCR(50/51), OCGR(50/51N), OVR(59), UVR(27) 등이 있다.

2.3 전력용 변압기 모델링과 시뮬레이션

2.3.1 모델 전력시스템

그림 2는 모델 전력시스템이다. 송전선은 ACSR의 데이터틀 이용하였고, 전력용 변압기는 3상 2권선으로, 45/60MVA, 154kV/22.9kV, Δ-Y 결선이다. 제안된 기법에 의한 성능개선 평가를 위하여 모의 계통에 대한 변압기의 여자돌입과 여러 가지 내부고장상태 등 약 20여 가지를 EMTP EEUG 버전인 WatATP99로 시뮬레이션을 수행하였다. 그 과도상태에 대한 분석에 따라 본문 1장에서 성능 개선을 위한 개선된 알고리즘이 도출, 정립되었다. 또한, 이 출력데이터는 제안된 개선 알고리즘의 올바른 성능 평가를 위하여 여러 가지 기법과의 비교, 검토를 위해서 활용하였다. 그림 2의 모델전력시스템에 대한 WatATP99 시뮬레이션에서, THEV는 전원 Source이고, 1차측 3상전압의 절점이름은, A,B,C상순으로 PSIDA, PSIDB, PSIDC이고, 2차측 3상전압의 절점이름은, SSIDA, SSIDB, SSIDC으로 하였다. 변압기의 1차측 3상전류의 절점이름은, SW_DA-PSIDA, SW_DB-PSIDB, SW_DC-PSIDC이고, 2차측 3상전류의 절점은, SSIDA-SW_YA, SSIDB-SW_YB, SSIDC-SW_YC이다. 정상상태에서 변압기의 양단 전압·전류신호는 정현파로서 크기는 변압비에 따라 일정하며 120°위상차를 갖는 3상평형이 된다[6,10~12].

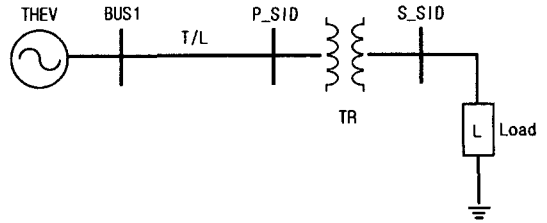


그림 2 모델 전력시스템

2.2.2 여자돌입과 내부고장 시뮬레이션

변압기의 여자돌입을 모의하기 위해서는 포화 변압기 모델을 이용하였으며, 변압기의 내부고장 시뮬레이션은 BCTRAN에 의해 얻어지는 변압기의 임피던스 행렬을 이용하였는데, 고장 발생 권선을 나누어 모델링하는 기법을 이용하였다. 그림 3은 0.044초 후에 변압기를 계통에 투입한 경우의 여자돌입전류이다. 그림 4는 변압기 1차측 Δ결선의 B,C상권선의 5:80:15인 부분에서 내부 권선단락고장이 0.048초 후에 발생된 경우이다.

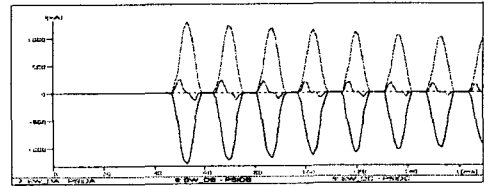


그림 3 여자돌입시의 1차측 전류신호

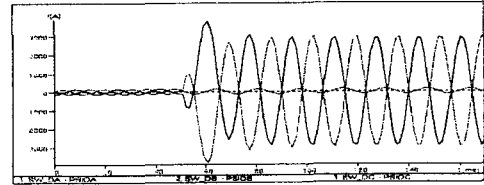


그림 4 단락고장시의 1차측 전류신호

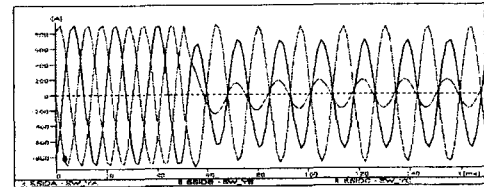


그림 5 단락고장시의 2차측 전류신호

2.4 하드웨어 설계

2.4.1 Hardware 사양

MPU : 32 bit floating point DSP, 32 bit RISC CPU
A/D converter : 12 bit resolution
Input channel : 16 channels
Rating : AC 110V 5A 60Hz
Sampling rate : 12 S/C 이상
MMI : Wide temperature character module LCD, Function keypad
Accuracy : $\pm 5\%$ 이내
Relaying time : $\pm 5\%$ 이내 혹은 35[ms] 이내
DI/DO 입출력부 : Opto-isolated
Anti-aliasing LPF
Isolated RS485 serial transceiver
내장 Aux. relay, Fault annunciation LEDs

2.4.2 Hardware 개요

그림 6은 전력용 변압기용 IED의 블록다이어그램이다. 연산기능을 처리하는 CPU부, 사용자 인터페이스에 의한 정보의 입력 및 표시기능을 처리하기 위한 MMI부, 상태입력신호를 가공처리하는 DI 입력부, 제어출력신호를 발생하는 DO 출력부, 프로그램과 데이터의 저장을 위한 Memory부, 전류, 전압 등의 아날로그 신호의 변성을 위한 변성기부와 LPT, MUX, A/D Converter 등으로 구성되는 아날로그 신호처리부, 그리고 동작전원을 공급하기 위한 전원부 등으로 구성되어있다.

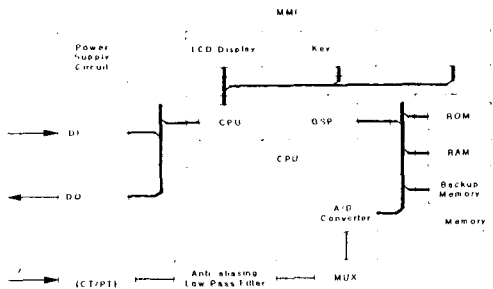


그림 6 IED의 블록다이어그램

2.4.2.1 CPU 및 주변회로

그림 7은 CPU 및 주변회로도이다.

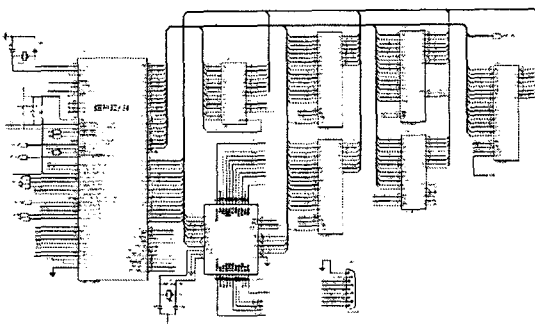


그림 7 CPU 및 주변회로도

2.4.2.2 DSP 및 주변회로

그림 8은 DSP 및 주변회로도이다.

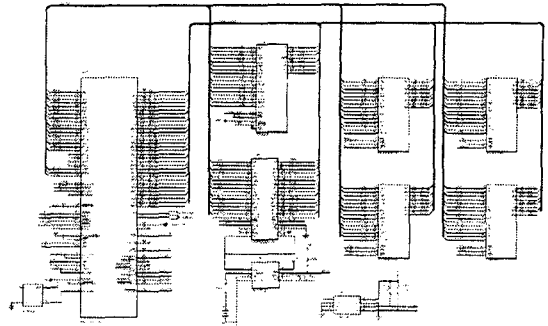


그림 8 DSP 및 주변회로

3. 결 론

본 논문에서는 2001년 10월에 추진이 확정된 변전소 종합자동화시스템과 최근 산업자원부의 디지털기반의 미래형 변전시스템 구축을 위한 전력시스템 보호제어의 핵심인 통합보호제어장치(IED)에 대하여 전반적인 설계를 다루었다. 특히 전력용 변압기의 이론적인 유도과 상세 모델링으로부터 과도여자돌입현상과 고장현상을 시뮬레이션 하였다. 수집된 데이터를 분석하여 종래 변압기 주보호 RDR을 대체할 전압-전류 추이와 자속-차전류 기율기 특성을 이용한 보호계전기법을 개발하였다.

[참 고 문 헌]

- [1] 한국전력공사, "보호제어 유니트의 소프트웨어", 변전소 종합보호제어 시스템설계 및 제작기술 개발 최종보고서 부록, pp. 1~87, 1997.2.
- [2] 유상봉 외, "보호계전 시스템의 실무활용기술", 도서출판 기다리, pp. 253~271, 2002.3.
- [3] 박철원 외, "도버시 웨이브변환을 이용한 변압기의 여자돌입과 내부고장 판별논리기법", 대한전기학회 논문지, 50A권 5호, pp. 211~217, May, 2001.
- [4] Y.V.V.S Murty, M.A. Rahman, "A Stand Alone Digital Protective Relay for Power Transformers", IEEE Trans. on PWRD, Vol.6, No.1, pp. 85~95, Jan. 1991.
- [5] M.A. Rahman, B. So, M.R. Zaman and M.A. Hoque, "Testing of Algorithms for a Stand Alone Digital Relay for Power Transformer", IEEE Trans. on PWRD, Vol.13, No.2, pp. 374~385, April, 1998.
- [6] 최종용, "차세대 성장동력산업의 전력IT기술", 2004년도 전력기술부문회 춘계학술대회 Special Session 발표자료집, 2004.5.
- [7] 병지대 차세대전력기술센터(NPTC), "Next Generation Protection Technology", pp. 1~214 Feb. 2002.
- [8] 중소기업청, "Flux 억제기법을 이용한 대용량변압기용 통합보호감시제어장치의 개발", 중소기업 기술혁신개발사업 최종보고서, pp. 1~102, March 2003.
- [9] 박철원 외, "전압 전류 추이와 자속 차전류 기율기 특성을 이용한 변압기 보호계전기법의 성능 개선", 대한전기학회 논문지, 53P권 2호, pp. 43~50, 2004.6.

감사의 글

본 연구는 2003년도 산업자원부 전력산업연구개발사업 전력선행연구에 의하여 이루어진 연구로서, 관계부처에 감사드립니다.