

배전계통 재구성 문제에 PC 클러스터 시스템을 이용한 병렬 유전 알고리즘-타부탐색법 구현

문 경준*, 김 형수*, 박 준호*, 이 화석**, 강 현태***
 * 부산대학교 전기공학과, ** 거제대학 전기과, ***(주)한국수력원자력

Parallel Hybrid Genetic Algorithm-Tabu Search for Distribution System Reconfiguration Using PC Cluster System

K. J. Mun*, H. S. Kim*, J. H. Park*, H. S. Lee**, H. T. Kang***

* Dept. of Electrical Engineering, Pusan National Univ., ** Koje College, *** Korea Hydro and Nuclear Power

Abstract - This paper presents an application of parallel hybrid Genetic Algorithm-Tabu Search (GA-TS) algorithm to search an optimal solution of a reconfiguration in distribution system.

In parallel hybrid GA-TS, after GA operations, strings which are not emerged in the past population are selected in the reproduction procedure. After reproduction operation, if there are many strings which are in the past population, we add new random strings into the population. If there's no improvement for the predetermined iteration, local search procedure is executed by TS for the strings with high fitness function value.

To show the usefulness of the proposed method, developed algorithm has been tested and compared on a distribution system in the reference paper.

병렬/분산 처리를 이용하여 두 대 이상의 컴퓨터를 연결하여 하나의 고성능 시스템처럼 사용하기 위한 클러스터링 기술이 많이 개발되고 있다[9].

본 논문에서는 배전계통 재구성 문제에 빠른 수렴특성을 가지는 TS와 전역 탐색능력이 우수한 GA를 결합한 알고리즘을 개발하였고, 이를 PC 클러스터 시스템으로 병렬 처리하여 최적해 탐색 성능 및 탐색속도를 개선함으로써 종래의 최적화 방법인 유전 알고리즘 또는 타부 탐색법을 단독으로 수행한 경우보다 빠른 시간 내에 최적해를 탐색할 수 있었으며, 제안한 방법의 실 계통에 적용 가능한 방법을 제시하였다. 제안한 방법의 유용성을 입증하기 위해 참고문헌 [5]의 32노선 배전계통에 개발한 알고리즘을 적용하여 해의 탐색성능 및 실 배전계통 적용 가능성을 검토한 결과, 제안한 알고리즘은 빠른 시간내에 최적해를 탐색할 수 있었으며, 수행 노드수를 증가시키기에 따라 최적해 탐색성능을 유지하면서 최적해 탐색시간을 상당히 단축시킴을 확인할 수 있었다.

1. 서 론

도심 지역에서의 배전계통은 개폐기에 의해 방사상 형태의 구조로 이루어져 있으며, 이 경우 개폐기의 투입/개방 동작을 통하여 선로를 재구성함으로써 배전계통의 선로 손실 및 말단 전압강하를 감소시킬 수 있다. 그러나 배전계통에는 조작 가능한 개폐기가 다수 존재하고 고려해야 할 제약 조건이 많아서 선로를 재구성하는 조합수가 많으므로 적정 시간 내에 최적의 선로 재구성 방안을 찾기가 쉽지 않다.

배전계통 선로 재구성에 관한 기존의 연구로는 분기 한계법(branch and bound)[1], 분기 교환법(branch exchange operation)[2], 경험적 방법(heuristic method)[3], 전문가 시스템[4] 등이 제안되었으나 알고리즘의 특성상 전역 최적해를 구한다는 보장이 없다는 단점을 가진다. 따라서 전역 최적해 탐색능력을 가지는 시뮬레이티드 어닐링(simulated annealing:SA)기법[5], 유전 알고리즘(genetic algorithm:GA)[6], Tabu 탐색법(tabu search:TS)[7] 등이 선로재구성 문제에 적용되었으나 전역 최적해를 찾는 데 많은 시간이 요구된다는 단점을 가진다. 또한, TS는 문제의 특성을 고려한 경험적 탐색이 용이하므로 빠른 수렴특성을 가지는 반면에, 탐색과정이 초기해의 영향을 크게 받으며 국부수렴한 경우 새로운 영역을 탐색하기 위한 다양화 과정에서 매우 많은 계산시간이 소요된다. 따라서 최근에는 이를 해결하기 위한 한 방법으로서 GA, SA, TS 등을 병렬화하여 각 알고리즘의 장점을 적절히 활용함으로써 계산시간 및 최적해 탐색성능을 개선하려는 연구가 시도되고 있다[8].

병렬처리 기법은 여러 개의 프로그램들 또는 프로그램의 분할된 부분들을 다수의 프로세서가 분담하여 동시에 처리하는 기술을 말하며, 단일 컴퓨터에 의해 순차적으로 수행하는 것보다 속도를 크게 향상시킬 수 있다. 병렬 알고리즘을 구현하기 위하여 주로 병렬 컴퓨터를 이용하였으나 이는 매우 고가여서 쉽게 이용할 수 없고 확장이 용이하지 않다는 단점이 있었다. 따라서 최근에는

2. 배전계통 선로 재구성 문제

배전계통은 선로 보호, 고장 구간 분리 및 손실이 최소가 되도록 배전계통을 재구성할 경우, 계통 운용시의 여러 제약조건들을 만족하면서 배전계통을 최적으로 재구성하도록 개폐기의 상태를 적절히 변경시켜야 한다.

본 논문에서는 배전계통의 재구성 문제에 있어 선로 손실을 최소화 하면서, 배전선로의 여러 제약조건을 만족하도록 개방할 개폐기의 위치를 결정하였다. 목적함수의 정식 및 제약조건은 다음과 같다.

- ① 목적함수 : 목적함수로 선로손실을 최소화하도록 설정하였으며 식(1)과 같다.

$$\min P_{loss} = \text{Minimize} \sum_{i=1}^n \frac{P_i^2 + Q_i^2}{|V_i|^4} \quad (1)$$

여기서, P_i, Q_i : i 번째 노드에서 선로에 주입되는 유·무효 전력
 V_i : i 번째 노드의 전압

- ② 제약조건
 - 선로용량 제약조건

$$I_k \leq I_{lim} \quad (2)$$

여기서, I_k : k 번째 노드에서 선로에 주입되는 전류
 I_{lim} : 허용 전류 용량

- 전압강하 제약조건

$$V_{min} \leq V_k \leq V_{max} \quad (3)$$

여기서, V_k : k 번째 노드의 전압

V_{min} : 허용전압 하한치

V_{max} : 허용전압 상한치

- 방사상 구성 제약조건

3. PC 클러스터 시스템을 이용한 유전 알고리즘과 타부 탐색법의 병렬화

본 논문에서는 전역 최적해 탐색특성을 가지는 GA를 이용하여 빠른 시간 내에 비교적 우수한 해를 탐색한 후 이를 수렴 속도가 빠른 TS의 초기해로 설정함으로써 유전 알고리즘이 탐색한 영역 근방의 최적해 탐색속도를 개선함으로써 보다 빨리 전역 최적해로 수렴할 수 있도록 하였다. 또한 제한한 알고리즘을 병렬/분산 처리 기법인 PC 클러스터 시스템으로 병렬화하여 최적해 탐색 성능 및 탐색속도를 개선하였다.

3.1 PC 클러스터 시스템

클러스터 시스템이란 다수의 PC 또는 워크스테이션을 고속 네트워크로 연결하여 하나의 컴퓨팅 시스템으로 사용함으로써 고성능 또는 고가용성을 얻을 수 있는 기술을 말한다. 이러한 클러스터 시스템은 일반 개인용 PC를 이용함으로써 기존의 병렬형 슈퍼컴퓨터보다 수백에서 수십 배 작은 비용으로 동일한 성능의 시스템 구성이 가능하므로 가격 대 성능비가 우수하다. 또한 사용자가 직접 상용부품을 사용하여 업그레이드나 노드의 확장이 가능하여 시스템 유지비용이 감소하고 사용이 편리한 PC의 개발환경을 그대로 사용할 수 있다는 장점을 가진다. PC 클러스터 시스템은 각 노드를 연결하기 위한 네트워크 어댑터와 병렬 프로그래밍을 지원하기 위한 통신 라이브러리로 구성되며 이를 그림 1에 나타내었다.

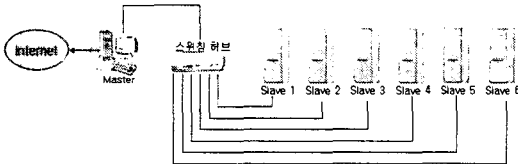


그림 1 PC 클러스터 시스템의 구조

본 논문에서 구현한 PC 클러스터 시스템은 ethernet switch기반 fast ethernet 방식의 8-노드로 구성하였다. 운영 체제는 master 노드에는 Windows 2000 server, 나머지 노드들에는 Windows 2000 pro를 사용하였으며, PC간에 상호 연결하기 위해 fast ethernet card와 스위칭 허브를 사용하였고, 데이터 전송과정에서는 TCP/IP를 이용한 메시지 전달(message-passing) 방식을 이용하는 MPI 라이브러리를 이용하였다. 병렬 알고리즘은 MS Visual C++ 6.0을 이용하여 구현하였다.

3.2 병렬 유전 알고리즘-타부 탐색법을 이용한 배전계통 재구성 방안

본 논문에서는 GA의 전역 최적해 탐색능력과 TS의 빠른 수렴특성을 이용한 향상된 최적해 탐색기법을 제안하였고, 이를 병렬/분산 처리 기법인 PC 클러스터 시스템으로 병렬화하여 최적해 탐색성능 및 탐색속도를 개선하였다. PC 클러스터의 각 GA-TS 노드들에서는 우선 GA 연산을 수행한다. 그 후 GA의 해집단 내의 스트링에 대해 타부 리스트를 부여함으로써 이전에 탐색한 유전 알고리즘의 스트링이 재탐색되지 않도록 하였다. 또한 유전 알고리즘의 탐색영역을 변경시키기 위해 다수의 유전 알고리즘의 스트링이 재탐색될 경우에는 유전 알고리즘의 해집단 중 일부를 랜덤하게 생성시켰다. 유전 알고리즘의 실행과정에서 정해진 세대수 실행 이후에도 최적해가 개선되지 않으면 유전 알고리즘의 스트링 중 우수한 해에 대해 타부 탐색을 실행함으로써 전체 알고리즘의 최적해 탐색성능을 향상시킬 수 있었다. 제안한 알고리즘의 순서도를 그림 2에 나타내었다.

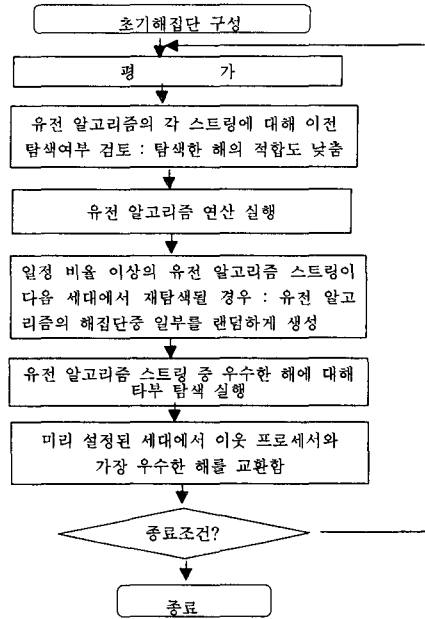


그림 2 제한한 알고리즘의 흐름도

4. 사례연구

제안한 방법의 효용성을 보이기 위하여 참고문헌 [5]의 32도선 배전계통에 대한 유용성을 평가하였다. 32도선 배전계통의 부하단은 일정전력 부하, 5개의 푸프, 그리고 각 부하단 사이에 개폐기가 설치되어 있는 것으로 가정하였고, 이를 그림 5에 나타내었다. 이때 기준 전압은 12.66[kV], 전체 부하는 3715[kW], 2300[kVAR]로 두었고, 표 1에는 제안한 방법에서 사용한 시뮬레이션 계수를 나타내었다.

표 1 제안한 알고리즘의 시뮬레이션 계수

계수	GA				TS	
	세대수	해집단 수	교배 확률	돌연변이 확률	반복 회수	타부 리스트 길이
설정값	150	40	0.9	0.1	3	3

제안한 방법을 예제계통의 배전계통 재구성 문제에 적용해본 결과, 반복회수가 증가함에 따라 선로손실이 감소하여 약 20회의 반복회수에서 최적해인 (6-7), (8-9), (13-14), (24-28), (31-32)사이의 개폐기가 개방된 상태에 수렴하였으며, 손실은 131.85[kW]로써 초기구성시의 186.04[kW]에 비해 29.1% 감소하였고, 최소전압은 11.69[kV]에서 11.89[kV]로 2% 상승하였다. 그림 3에 제안한 방법에 의해 구한 최적 재구성 방안을 도시하였다.

또한 본 논문에서는 PC 클러스터를 이용한 병렬 계산의 효과를 보이기 위하여 일반적으로 잘 알려진 아래의 두 성능지수를 사용하여 평가하였다.

• 속도 향상률 (speedup) S_p

$$S_p = \frac{T}{T_p} \quad (4)$$

여기서, T : 프로세서 한대를 사용한 경우의 실행시간
 T_p : p대의 프로세서를 사용한 경우의 실행시간

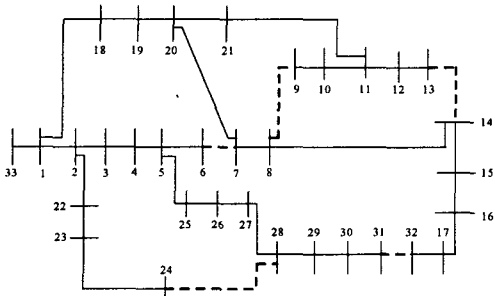


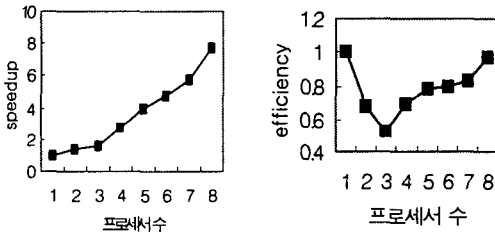
그림 3. 제안한 방법에 의해 구한 최적 재구성 방안

- 병렬계산의 효율성 (parallel computation efficiency)

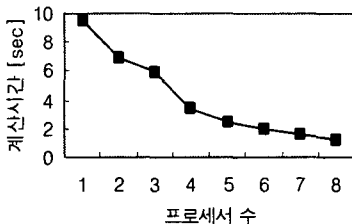
$$E_p = \frac{S_p}{p} \quad (5)$$

여기서, p : 사용한 프로세서의 수

그림 4에 노드 수 증가에 따른 속도 향상률, 병렬계산 효율 및 계산시간을 나타내었다. 그림 4에 보이는 것처럼 프로세서 수를 증가시키기에 따라 최적해 탐색성능은 유지하면서 탐색시간이 단축됨을 확인하였다. 속도 향상률은 노드 수와 거의 선형적으로 비례하여 향상되었으나 노드 수의 증가에 따른 선형 특성에 비해 다소 저하되는 경우가 발생하는데, 이는 여러 노드들 간의 상호 통신시에 발생할 수 있는 병목현상(overhead)과 GA의 평가과정에서 소요되는 계산시간 때문이다.



(a) 노드 수에 따른 속도 향상률 및 병렬계산 효율



(b) 노드 수에 따른 최적해 탐색시간

그림 4 노드 수 증가에 따른 속도 향상률, 병렬계산효율 및 최적해 탐색시간

5. 결 론

본 논문에서는 배전계통 선로재구성 문제의 최적해 탐색성능 및 탐색속도를 개선하기 위해서 PC 클러스터 시스템을 이용하였고, 새로운 병렬 유전 알고리즘-타부 탐색법(GA-TS)을 제안하였다. 개발한 알고리즘은 이용의 편리성과 추후 확장 및 성능 개선을 용이하게 하기 위하

여 Windows와 Visual C++환경에서 구현하였다. 제안한 방법은 타부 탐색법의 빠른 수렴특성과 유전 알고리즘의 전역탐색 능력을 효과적으로 이용하여 전역 최적해 탐색성능 및 탐색속도를 개선하였고, 개인용 컴퓨터를 이용한 PC 클러스터 시스템을 이용하여 알고리즘을 병렬화함으로써 저비용으로 고성능 계산이 가능하도록 하였다. 제안한 방법의 유용성을 입증하기 위해 참고문헌 [5]의 예제계통에 적용하여 유전알고리즘, 타부 탐색법의 결과와 비교하였다. 시뮬레이션 결과 제안한 방법은 최적해를 탐색하였으며 제안한 알고리즘은 빠른 시간내에 최적해를 탐색할 수 있었으며, 수행 노드수를 증가시키기에 따라 최적해 탐색성능을 유지하면서 최적해 탐색시간을 상당히 단축시킴을 확인할 수 있었다.

따라서 제안한 알고리즘을 실제통의 선로재구성 문제에 적용한다면 배전계통 운용에 크게 기여할 수 있을 것으로 기대되며, 향후 과제로 제안한 알고리즘의 실 배전계통 적용 방법에 대한 연구가 한층 더 이루어져야 할 것으로 사료된다.

감사의 글

본 연구는 산업자원부의 지원에 의하여 기초전력공학공동연구소 주관으로 수행된 과제임.

[참 고 문 헌]

- [1] D. Shirmohammadi and H. W. Hong, "Reconfiguration of electric Distribution networks for resistive losses reduction," IEEE Trans. on Power Delivery, vol. 4, No. 2, pp. 1492-1498, April 1989.
- [2] M. E. Baran and F. F. Wu, "Network reconfiguration in distribution systems for loss reduction and load balancing," IEEE Trans. on Power Delivery, vol. 4, No. 2, pp. 1401-1407, April 1989.
- [3] Tim taylor and David Lubkeman, "Implementation of heuristic search strategies for distribution feeder reconfiguration," IEEE Trans. on Power Delivery, vol. 5, No. 1, pp. 239-246, Jan. 1990.
- [4] Günther Brauner and Manfred Zabel, "Knowledge based planning of Distribution networks," IEEE Trans. on Power Systems, vol. 9, No. 2, pp. 942-948, May 1994.
- [5] Young-Jae Jeon, Jae-Chul Kim, Jin-O Kim, Joong-Rin Shin, Kwang Y. Lee, "An Efficient Simulated Annealing Algorithm for Network Reconfiguration in Large-Scale Distribution Systems," IEEE Trans. on Power Delivery, vol. 17, No. 4, pp. 1070-1078, Oct. 2002.
- [6] K. Nara, A. Shiose, M. Kitagawa, and T.Tshihara, "Implementation of genetic algorithm for distribution system loss minimum reconfiguration," IEEE Trans. on Power Systems, vol. 7, No. 3, pp. 1044-1051, August 1992.
- [7] K. Nara, Y. Mishima, A. Gojyo, T. Ito and H. Kaneda, "Loss minimum reconfiguration of distribution system by tabu search," Proc. of IEEE PES T&D Conference and Exhibition 2002 Asia Pacific, vol. 1, pp. 232-236, Oct. 2002.
- [8] H. Mori and K. Takeda, "Parallel simulated annealing for power system decomposition," IEEE Proc. of PICA 93, Scottsdale, Arizona, pp. 366-372, May 1993.
- [9] Chung. S. H., Ryu K. R., O S. C. and Park S. H., "Parallel processing system for high speed information retrieval," Parallel Processing System Newsletters, vol. 7, No. 2, pp. 3-19, 1996.