

Moving Average를 이용한 전압강하보상 알고리즘에 관한 연구

김 성 환*, 김 진 선*, 김 영 조**, 김 영 석*
인하대학교*, 유한대**

A Study of Voltage Drop Compensation Algorithm using Moving Average

S.H. Kim*, J.S. Kim*, Y.J. Kim**, and Y.S. Kim*
Inha University*, Yuhan College**

Abstract - This paper propose the control algorithm for improving the power quality through the voltage compensation when source voltage is dropped.

The algorithm signified occurrence of voltage drop in source voltage of each phase storing source voltage for two cycles using the concept of moving average and using the source voltage of last half cycle. If there are voltage drops in the source voltages, series active power filter compensates the differences between reference waveform and source voltage waveform. Therefore, voltage drop is compensated. It proposed series active power filter of three phases three lines to apply to the proposed algorithm and the presented experiment results verified logicality and effectiveness of the proposed algorithm.

1. 서 론

전력품질을 저해하는 요인들 중에는 Sag, Swell, 고조파 등이 있다. 이들 중에서 특히 Sag가 가장 많이 발생하고, 미국의 조사 결과에 의하면 산업현장에서 직면하는 전력품질 문제들 중에서 92%정도가 Sag에 의한 것으로 조사되었다. 최근에 산업용과 상업용으로 전력전자 장비 사용이 급속히 증가하였고, 이런 장비들은 Sag에 의해서 쉽게 차단되기 쉽고, 그로 인한 손실이 대단히 크다. [1] 현재 Sag를 보상하기 위한 여러 가지 방법들이 제시되었다.[2~6] 본 논문에서는 전력품질에 영향을 끼치는 전원 장애 중에서 가장 큰 비중을 차지하는 Sag보상에 관하여 논한다. Sag보상을 위해 Moving Average의 개념을 이용하여 Sag보상 알고리즘을 제안하고, 제안된 알고리즘의 타당성과 유효성을 입증하고자 실험을 실시하였다.

2. 본 론

2.1 순간 전압 강하 (Sag)

Sag는 전력 계통의 한 점에서 전압 진폭이 정격치의 10%~90% 크기로 갑작스럽게 감소하여 0.5cycle에서 수초동안 지속되는 것을 말한다. 0.5cycle 미만의 전압감소는 과도 현상으로 간주한다.

이런 Sag는 전력계통의 낙뢰 또는 계통 고장으로 인해 개폐기가 동작할 때 주로 발생하고 계통의 순간적인 과부하나 대형 전동기의 기동이 원인이 되기도 한다.

Sag는 방전등의 점멸, 제어 장비의 오동작, 전동기 속도의 갑작스런 변동 또는 정지, 컴퓨터 시스템의 리부팅을 일으킬 수 있다.

2.2 Moving Average

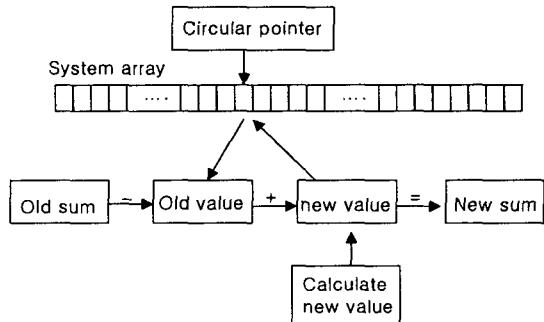


그림1. Moving Average 구현 모델

그림 1의 모델은 Moving Average를 구현하는 방법을 보여준다. Moving Average를 구하는 방법은 다음과 같다. 한 시점에서의 평균값을 구하기 위해서 예전의 종합에서 가장 오래된 값을 제거하고 그 시점에서 구한 새로운 값을 더한다. 이런 과정을 샘플링 할 때마다 계속하여 반복을 한다. 반복된 값을 이용하여 평균을 구하는 것이 Moving Average이다.[7]

2.3 Moving Average를 이용한 Sag 보상 알고리즘

2.3.1 Sag 판별

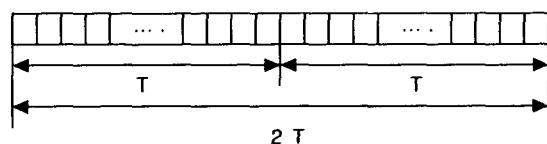


그림2. Sag Reference를 구하기 위한 모델

Sag 판별을 위해서 먼저 기준 전압 값을 구해야 하는데, 기준전압은 처음 반주기 동안의 RMS값을 구한다. 이 때 구한 값을 기준전압(V_{nom})으로 정한다. 단 처음 반주기 동안에는 Sag가 발생하지 않는다는 조건이 선행되어야 한다.

Sag 판별은 Moving Average를 사용하여 샘플링 한 순간부터 반주기 이전까지의 샘플링 한 값의 합을 이용하여 그 순간의 RMS값(V_{anet})을 구하고 V_{anet} 와 V_{nom} 의 비를 이용하여서 Sag를 판별한다.

$$\frac{V_{anet}}{V_{nom}} = K \quad (1)$$

이 때 식(1)에서 K 값의 범위는 $0 < K < 1$ 까지 변화를

줄 수 있다. 부하가 적은 전압 강하에도 민감할 반응하는 경우에는 I 값을 크게 하여 민감한 전압변동이 작을 경우에도 보상이 가능하다.

2.3.2 Sag Reference 과정

삼상의 Reference과정은 한상의 Reference과정을 기준으로 하여서 나머지 두상의 Reference과정을 구한다. 그림2는 한상의 Reference과정을 구하기 위한 모델이다. Sag가 발생하지 않는 동안은 샘플링 한 값을 Array를 이용하여서 두 주기 동안의 값을 계속하여 업데이트하고, Sag가 발생하면 더 이상 샘플링 값을 업데이트 하지 않고 이전의 Array를 이용하여서 Sag Reference과정을 구한다.

Sag 보상을 위한 Reference과정은 Sag판별을 반주기를 이용하여서 구하기 때문에 $3/2T$ 이전의 값부터 $1/2T$ 이전의 값이 된다. 그리고 나머지 두 상의 Reference과정은 이전에 구한 Reference과정을 $2/3T$ 만큼 이동시켜 구한다.

2.3.3 Sag 보상

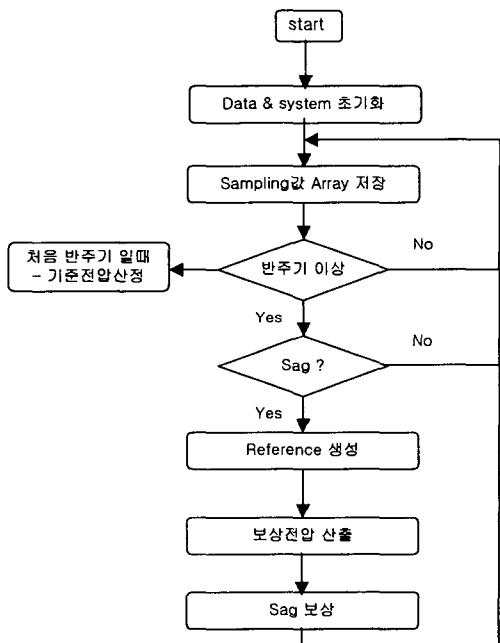


그림3. Sag 보상 Flowchart

그림3은 Sag보상을 위한 Flowchart이다. 샘플링한 값을 Array를 이용하여서 저장을 한다. Array의 인덱스를 사용하여서 반주기 일 때 기준 전압 값을 구하고 그 때부터 Sag 발생 유무를 판별한다. 인덱스가 반주기보다 작을 경우에는 계속하여서 샘플링 한 값을 Array에 저장하고 반주기보다 클 경우에는 Sag 발생 여부를 판별한다. Sag 발생 여부를 판별한 결과, Sag가 발생하지 않으면 샘플링 한 값을 Array에 업데이트를 하고, Sag가 발생하면 더 이상 Array에 업데이트를 하지 않고 지금까지 Array에 저장된 값으로 Sag보상을 위한 Reference과정을 구한다. 가장 기본이 되는 한상의 Reference과정을 $3/2T$ 이전의 값부터 $1/2T$ 까지의 Array에 저장된 값으로부터 구한다. 그리고 나머지 2상의 Reference과정은 앞에서 구한 Reference과정의 $2/3T$ 만큼 이동시켜서 구할 수 있다. Sag 보상전압은 Reference과정과 Sag가 발생

한 값의 차이이고, 이 전압이 Sag 보상을 위한 전압이 된다.

2.4 시스템 구성 및 실험 결과

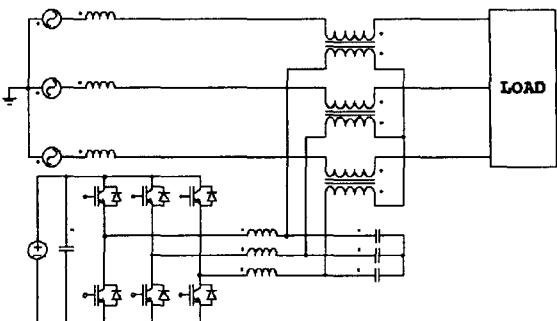


그림4. 3상 3선식 직렬형 능동전력필터 시스템

그림 4는 제안된 알고리즘을 적용하기 위해 구성한 3상3선식 직렬형 능동전력필터의 구성도이며, 능동전력필터는 3상 풀 브릿지 인버터로 구성하고, 각 출력단에는 인버터에서 발생하는 스위칭 리플을 저감하기 위하여 인터와 커패시터를 연결한다.

전원 전압 Vs	110[V], 60[Hz]
전원 인덕턴스 Ls	0.1[mH]
결합 변압기의 권수비	2:1
리필 저감을 위한 인터	4[mH]
리필 저감을 위한 커패시터	0.5[uF]
인버터 DC Link 커패시터	4700[uF]
부하 저항	90[Ω]

표1 시스템 회로 정수

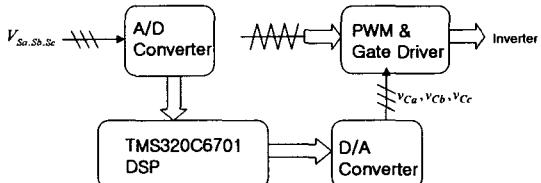


그림5. Sag 보상을 위한 제어회로의 블록 다이어그램

그림5에 직렬형 능동필터의 제어회로에 대한 블록다이어그램을 나타내었다. PT를 통해 $\pm 10[V]$ 의 전압 값으로 변환된 전원전압을 A/D Converter(AD976AA)를 통해 16bit의 digital 값으로 변환하여 DSP로 입력된다. DSP에서는 이를 실제 전압 값으로 변환한 후에 Sag보상전압을 연산해 내게 된다. 연산된 Sag 보상전압은 다시 D/A Converter(AD7864)를 통해 Analog 신호로 변환되어 PWM발생회로로 넘겨지게 되고, PWM 회로에서 발생된 control signal이 gate driver를 거쳐 인버터를 구동시키도록 제어회로를 구성하였다. EXP841 IGBT drive IC를 사용해서 게이트 드라이버와 보호회로를 구성하였고, 능동전력필터의 정확하고 빠른 제어를 위해서 실시간 제어에 적합한 TI사의 TMS320C6701 DSP를 사용하여 18[KHz]로 인버터를 구동하였다.

그림6은 Sag 보상전의 전원전압과 부하전압 그리고 레퍼런스 전압파형을 보여주고 있다. 전원 전압의 0.7배의

Sag가 발생시 부하 전압 또한 0.7배로 떨어진 것을 알 수 있다.

그림7은 Sag를 보상한 후의 전원전압과 부하전압 그리고 레퍼런스 전압파형을 보여주고 있다. 전원 전압의 0.7 배의 Sag가 발생하였지만 부하의 전압은 그대로 유지되는 것을 볼 수 있다.

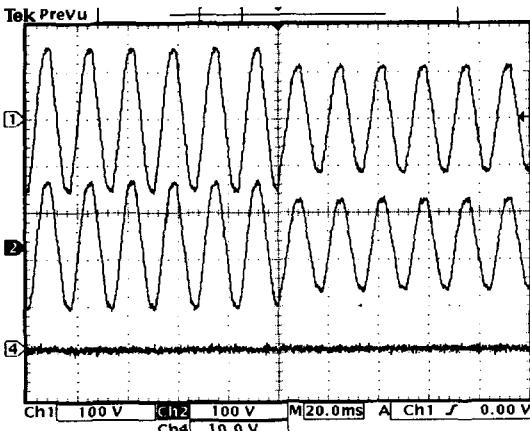


그림6. Sag 발생시 보상 전 전원전압과 부하전압
(1:전원전압 파형 2:부하전압 파형 4:레퍼런스 파형)

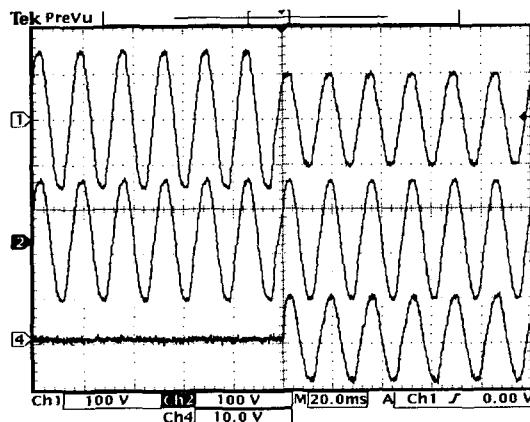


그림7. Sag 발생시 보상 후 전원전압과 부하전압
(1:전원전압 파형 2:부하전압 파형 4:레퍼런스 파형)

제안한 알고리즘에 의거하여 실험을 실시한 결과, 제시된 파형들에서 보는 것처럼 제안된 알고리즘의 유효성을 확인할 수 있었다.

3. 결 론

본 논문에서는 전력품질에 영향을 끼치는 전원 장애 중에서 가장 큰 비중을 차지하는 Sag를 보상하는 알고리즘을 제안하였다. 제안된 알고리즘은 Moving Average 개념을 이용하여 순시적으로 Sag를 보상한다. 제안된 알고리즘의 유효성은 제시된 실험결과를 통하여 증명하였다. 향후의 계획으로는 제안된 알고리즘을 다이오드정류기와 같은 비선형 부하에 대하여 연구를 수행할 계획이다.

[참 고 문 헌]

- [1] M.F.McGranaghan,et.al. "Voltage Sags in Industrial System", IEEE Trans. Vol.29, No.2, pp.397~403, 1993
- [2] C.Zhan, C.Fitzer, V.K.Ramachandaramurthy, A.Arulampalam, M.Barnes, and N.Jenkins, "Software phase-locked loop applied to dynamic voltage restorer", IEEE-PES Winter Meeting, pp.1033~1038, 2001
- [3] V.Kaura and V.Blasko, "Operation of a phase locked loop system under distorted utility conditions", IEEE Trans. Vol.33, pp.58~63, 1997
- [4] A.C.Parsons, W.M.Grady, and E.J.Powers, "A wavelet-based procedure for automatically determining the beginning and end of transmission system voltage sags", IEEE-PES Winter Meeting, Vol.2, pp.1310~1315, 1999
- [5] H.S.Song and K.Nam, "Instantaneous phase-angle estimation algorithm under unbalanced voltage-sag conditions", IEE-Generation Trans., Vol.147, No.6, pp.409~415, 2000
- [6] D.Gregory, C.Fitzer, and M.Barnes, "The static transfer switch operational considerations", PEMD Conf., pp.620~625, 2002
- [7] M.El-Habrouk, M.K.Darwish "Design and implementation of a modified Fourier analysis harmonic current computation technique for power active filter using DSPs", IEE Proc. Vol.148, No.1, pp.21~28, 2001