

니켈 sandwich 구조에 의한 니켈실리사이드의 열안정성의 개선

김용진, 오순영, 윤장근, 황빈봉, 지희환, 김용구, 왕진석, 이희덕
충남대학교 전자공학과

Improvement of Thermal Stability of Nickel Silicide Under the Influence of Nickel Sandwich Structure

Yong -Jin Kim, Soon-Young Oh, Jang-Gn Yun, Bin-Feng Huang, Hee-Hwan Ji, Yong-Goo Kim,
Jin-Suk Wang and Hi-Deok Lee
Dept. of Electronics Engineering, Chungnam National University

Abstract

본 논문은 니켈실리사이드 (Ni-Silicide)의 열안정성을 개선하기 위해서 Ti와 TiN capping 층을 이용한 새로운 구조 Ni/Ti/Ni/TiN 구조를 제안하였다. 계면특성과 열안정성을 향상시키기 위해 타이타늄 (Ti)을 니켈 (Nickel) 사이에 적용하고, 니켈 실리사이드 형성 시 산소와의 반응을 억제하여 실리사이드의 응집현상을 개선시키고자 TiN capping을 적용 하였다. 니켈 실리사이드의 형성온도에 따른 NiSi₂로의 상변이를 억제할 수 있었고, 열안정성 평가를 위한 700 °C, 30분간 고온 열처리에서도 제안한 구조로 니켈실리사이드의 단면특성과 19 % 정도 면저항 특성을 개선하였다.

Key Words : Nickel Sandwich Structure, Ni-Silicide, Thermal Stability, Ni/Ti/Ni/TiN Structure

1. 서 론

살리사이드는 CMOS (Complementary Metal Oxide Semiconductor)소자에서 Source/ Drain 그리고 Gate의 접촉 저항 및 기생 직렬 저항 (Parasitic Series Resistance)을 줄임으로써 Gate에서의 RC Delay를 감소시켜 소자의 속도를 향상시킬 수 있기 때문에 초고속 소자를 구현하기 위한 필수 공정으로 사용 되어지고 있다[1].

또한, 살리사이드는 낮은 비저항과 낮은 일함수로 접촉저항 (Contact Resistance)을 줄이는데 효과적인 방법으로 널리 사용되고 있다. 최근에는 차세대 반도체 ULSI (Ultra Large Scale Integrity)공정에 Shallow Junction을 형성시키기 위해 적합한 실리사이드로 니켈 실리사이드가 새롭게 제안되어 연구 되어지고 있다. 니켈실리사이드는 타이실리사이드 및 코발트실리사이드의 단점을 보완하는 물질로써 ULSI 공정에 적용하기 위해 활발히 연구되고 있다 [2]. 니켈실리사이드는 증착한 니켈이 거의 모두 실리콘과 반응하기 때문에 소비되는 실리콘의 양을 정확히 조절할 수 있을 뿐 아니라 실리콘의 소모율을 낮춰 실리사이드의 두께가 매우 얇아 Ultra-Thin 폴리실리콘 층 및 얇은 접합을 갖는 Nano

CMOS 기술에 매우 적합하다[3,4].

그러나 니켈실리사이드는 실리사이드 형성 이후의 후속공정인 Metalization 이나 ILD (Interlayer Dielectric)등의 공정에 수반되는 높은 온도를 견디지 못하고 니켈모노실리사이드 (NiSi)에서 면저항이 큰 니켈 다이실리사이드 (NiSi₂)로 상 변이 (Phase Transition) 되거나 또는 응집현상 (Agglomeration)에 의해 계면특성이 급격히 저하되는 등 열안정성 측면에서 문제점을 가지고 있다. 이러한 니켈실리사이드의 단점인 낮은 열안정성을 개선하기 위해 Inter Layer, Capping Layer, PAI (Pre-Amorphization Implantation)등을 적용한 연구가 보고 되고 있다[5,6,7].

본 논문에서는 Ti와 TiN의 장점을 이용한 이중 capping 층을 적용하고 Ti를 니켈과 니켈 사이에 증착하여 Ni/Ti/Ni/TiN 구조를 제안하였다. 이 구조로 니켈 실리사이드의 계면특성과 열안정성을 개선하고자 하였으며, 열안정성 평가를 위한 700 °C, 30분간의 고온열처리 후에 낮은 면저항 특성을 확보함으로써 니켈실리사이드의 단점인 낮은 열안정성을 개선하고자 하였다.

2. 실험 방법

본 실험에 사용된 시료는 비저항 16 ~ 23

(Ohm·cm) 인 N-type(100) 실리콘 기판을 사용하였다. 금속 박막을 증착하기 전에 자연 산화막을 제거하기 위해 HF : D.I water = 1 : 100으로 희석한 용액에 30초간 식각하였다.

금속박막의 증착은 IBS (Ion Beam Sputter)를 사용하였으며 기본 진공도는 7.5×10^{-7} Torr이고, 동작압력 (working pressure)은 1.9×10^{-4} Torr에서 Ar 플라즈마로 Ni/Ti/Ni/TiN (300/10/10/150 Å)을 증착 하였다. 비교를 위해서 Ni (300 Å)과 Ni/Ti (300/10 Å), Ni/TiN (300/150 Å), Ni/Ti/TiN (300/10/150 Å) 구조 또한 증착하였다.

증착된 금속의 두께는 Alpha Step을 이용하여 확인하였고, 실리사이드를 형성하기 위해 30 m Torr 이하의 진공에서 급속 열처리 (RTP : Rapid Thermal Process)를 하였다. 실리사이드 형성온도는 400 ~ 800 °C에서 30 초 동안 형성시켰고 실리사이드 형성 후 반응하지 않은 금속 및 Ti, TiN capping 층은 $H_2SO_4 + H_2O_2 = 4 : 1$ 용액에서 선택적으로 식각 하였다. 그리고 열안정성 평가를 위하여 전기로 (furnace)에서 600, 650, 700 °C에서 30 분간 고온 열처리를 하였다[그림 1].

니켈실리사이드의 특성을 평가하기 위한 방법으로 FPP (Four Point Probe)를 이용하여 실리사이드의 고온 열처리 전과후의 면저항을 측정하였고, XPS (X-ray Photo electroscopy)로 깊이에 따른 Ni, Si, Ti등의 성분분석을 하였으며, FE-SEM (Field Emission Scanning Electron Microscopy, 한국 기초 과학 지원 연구원 전주 분소, 모델명 S-4700) 으로 실리사이드의 두께와 단면 특성을 확인하였다. 또한, XRD (X-ray Diffractometer)로 실리사이드 형성온도에 따른 상 변이를 분석하였다.

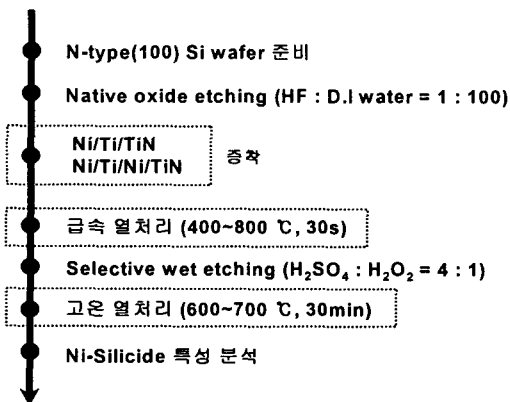


그림 1. Process flow

3. 실험결과 및 고찰

TiN 단일 capping 층과 Ti/TiN 이중 capping 층을 비교하기 위해 다섯 가지 구조 Ni (300 Å), Ni/TiN (300/150 Å), Ni/Ti (300/10 Å), Ni/Ti/TiN (300/10/150 Å)와 Ni sandwich 구조인 Ni/Ti/Ni/TiN (300/10/10/150 Å)구조에 대한 실리사이드 형성 온도에 따른 면저항 특성을 그림 2에 나타내었다. 실리사이드를 400 ~ 800 °C, 30초간 실시하여 얻은 면저항에서 실험한 여러 구조 모두 600 °C, 30초에서 형성된 니켈 실리사이드의 면저항이 가장 안정한 특성을 보였다.

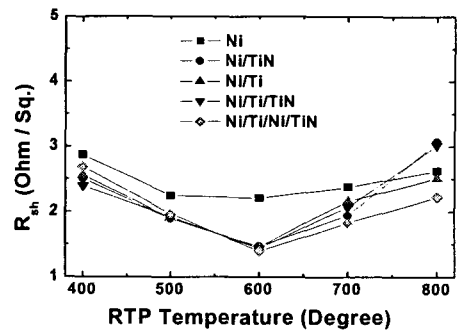


그림 2. 니켈 실리사이드 형성 후의 면저항 특성

그림 2의 결과에서 얻은 가장 면저항이 가장 안정한 600 °C에서 실리사이드를 형성한 후, 열안정성 평가를 하기위해 온도 600, 650, 700 °C 에서 30 분간 전기로에서 고온 열처리하였으며 이때 N_2 가스를 주입하여 산소와의 직접적인 영향을 최소화 하였다. 고온 열처리 후 Ni (300 Å)만 증착 했을 경우 600 °C에서부터 면저항이 급격히 증가한 반면 다른 구조들은 700 °C 까지 비교적 낮은 면저항 특성을 보이고 있다. 여러 구조중, 본 논문에서 새롭게 제시한 Ni/Ti/Ni/TiN 구조가 가장 낮은 면저항 특성으로 700 °C, 30분의 고온열처리에 도 면저항 특성이 가장 안정적임을 보여주고 10% 이내의 편차를 보인다[그림 3].

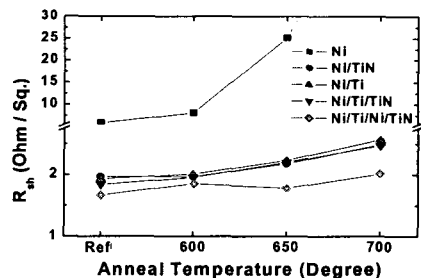


그림 3. 고온 열처리 후의 니켈 실리사이드 면저항 특성

그림 4는 고온 열처리 전과후의 니켈실리사이드의 FE-SEM 단면 특성이다. 600 °C, 30초에서 실리사이드를 형성한 후, Ni구조[그림 4(a)], Ni/Ni/TiN구조[그림 4(c)], Ni/Ti/Ni/TiN구조[그림 4(e)] 모두실리사이드의 열화 및 단절 현상이 나타나지 않았지만, 700 °C, 30분의 고온 열처리 후에는 본 논문에서 제안한 Ni/Ti/Ni/TiN 구조[그림 4(f)]에서만 니켈 실리사이드의 단면이 uniform하고 열화되지 않았음을 알 수 있다.

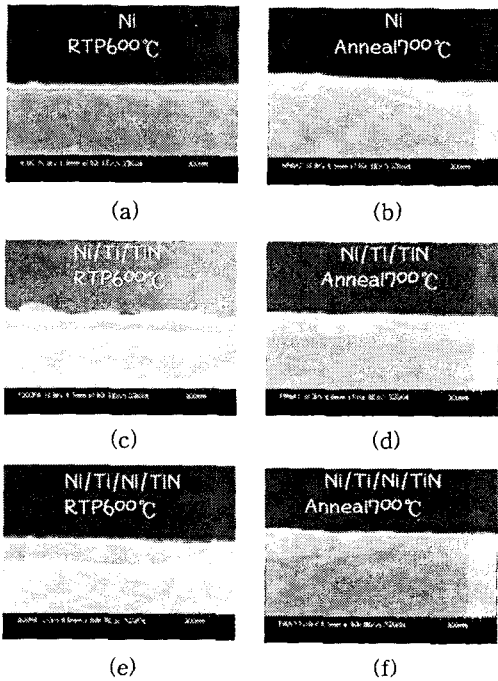


그림 4. 고온 열처리 전후의 니켈실리사이드의 FESEM 단면도
 (a),(c),(e) 급속 열처리 600 °C, 30초
 (b),(d),(f) 고온 열처리 700 °C, 30분

그림 5에서는 니켈 실리사이드의 형성 온도 600, 700, 800 °C, 30초에 따른 상변이를 XRD에 의해 분석하였다. Ni/Ti/TiN 구조에서는 실리사이드 형성온도 600 °C, 700 °C 일 때에는 NiSi의 니켈모노실리사이드 phase가 나타났지만 800 °C의 높은 온도에서 형성된 니켈실리사이드에서는 NiSi₂의 니켈 다이실리사이드 phase가 형성되었다[그림 5(a)]. 반면, 본 논문에서 제안한 구조로 형성된 니켈실리사이드는 실리사이드 형성온도 600 °C, 700 °C, 800

°C의 모든 온도에서 NiSi의 니켈 모노실리사이드 상만이 나타났다[그림 5(b)]. 그러므로 제안한 구조에 의해서는 실리사이드 형성온도에 의한 NiSi₂로의 상변이 또한 억제할 수 있음을 증명하였다.

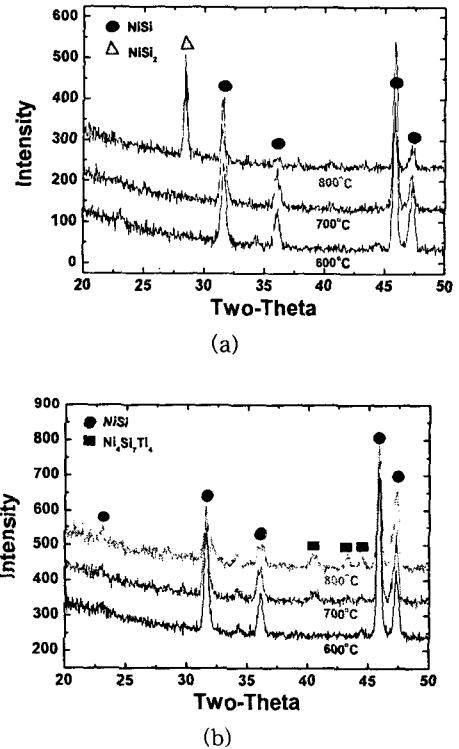
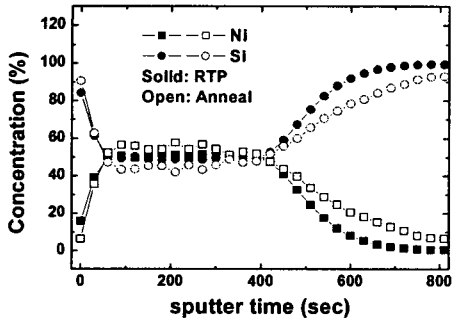


그림 5. 니켈실리사이드의 형성온도에 따른 XRD 상 변이 분석
 (a) Ni/Ti/TiN 구조
 (b) Ni/Ti/Ni/TiN 구조

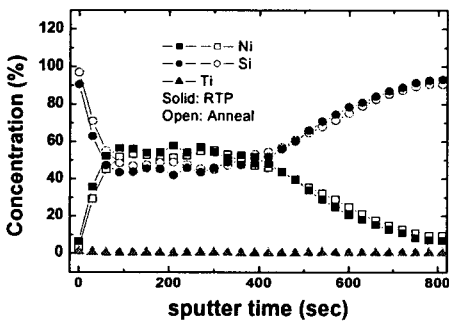
그림 6은 고온 열처리 전과 후의 니켈 실리사이드 깊이에 따른 Ni, Si, Ti의 성분비를 분석하기 위한 XPS 결과이다. Ni/Ti/TiN 구조는 고온 열처리 전과후로 Ni과 Si의 비율이 변하는 것을 볼 수 있다[그림 6(a)]. 이것은 고온 열처리 후에 니켈 실리사이드의 조성비율이 달라지고 Ti성분이 분석되지 않아 Ti의 영향이 없음을 알 수 있다. 제안된 구조 Ni/Ti/Ni/TiN 구조는 고온열처리 전과 후에 변화가 거의 없고 일정하므로 700 °C, 30분의 고온 열처리 후에도 NiSi의 모노실리사이드 상이 유지됨을 알 수 있다[그림 6(b)]. 그리고 이 구조에서는 Ti의 성분이 분석되었고 이것으로 인해 XRD 분석

에서 $Ni_4Si_7Ti_4$ 의 상이 분석되었다. 그러므로 본 논문에서 제안한 $Ni/Ti/Ni/TiN$ 구조로 열안정성을 개선할 수 있었다.

한 $Ni/Ti/Ni/TiN$ 구조로 니켈실리사이드의 열안정성을 개선하였다.



(a)



(b)

그림 6. 니켈실리사이드의 Ni, Si, Ti 조성비에 대한 XPS depth profiles.

(a) $Ni/Ti/TiN$

(b) $Ni/Ti/Ni/TiN$

4. 결론

본 논문에서는 ULSI공정에 적용하기 위한 니켈실리사이드의 단점인 낮은 열안정성과 고온열처리에서 $NiSi_2$ 로의 상변이가 쉽게 일어나는 것을 개선하기 위해 Ni Sandwich 구조와 Ti/TiN Double capping 구조를 동시에 적용한 $Ni/Ti/Ni/TiN$ 구조를 제안하였다.

$Ni/Ti/TiN$ 구조와 비교해 볼때 제안된 구조에 의해 니켈실리사이드의 단면의 uniformity를 개선시킬 수 있었고, $700\text{ }^\circ\text{C}$, 30분간의 고온열처리 후에 19% 정도 낮은 면저항 특성도 확보하였다. 또한 고온에서의 $NiSi_2$ 로의 상변이도 억제하여 열안정성을 개선시켰다. 그러므로 본 논문에서 제안

감사의 글

본 연구는 한국과학재단 목적기초연구(R01-2003-000-11659-0) 지원으로 수행되었음.

참고 문헌

- [1] S. P. Murarka, "Self-aligned silicides or metals for very large integrated circuit applications" Journal of Vacuum Science and Technology B4, p. 1325, 1986.
- [2] 배미숙, "100 nm 이하의 CMOS 소자의 Source /Drain dopant 종류에 따른 Nickel silicide의 특성분석", 한국전기전자재료학회 추계학술대회 논문집, Vol. 15, p. 198, 2002.
- [3] T. Morimoto, "A $NiSi$ SALICIDE technology for advanced logic devices", IEEE IDEM, p. 653, 1991.
- [4] M. C. Poon, "Thermal stability of cobalt and nickel silicides in amorphous and crystalline silicon", IEEE p. 64, 1994.
- [5] T. H. Hou, "Improvement of junction leakage of nickel silicide junction by a Ti-capping layer", IEEE Electron Device Lett, 20, p. 572, 1999.
- [6] D. Z. Chi, "Comparative study of current-voltage characteristics of Ni and $Ni(Pt)$ -alloy silicided p+n diode", Appl. Phys. Lett, 78, p. 3526, 2001.
- [7] T. Ohguro, "Nitrogen-doped nickel monosilicide technology for deep submicron CMOS salicide", IEEE IDEM Tech. Dig., p. 453, 1995.