

## 3차원 시뮬레이션을 통한 TFT-LCD 단위 화소내 화소 및 각종 전극간 저항의 엄정한 계산

박우상, 고삼민

인하대학교 전자전기공학부

### Rigorous Calculation of the Pixel and Inter-electrode Resistances within a Unit Pixel of TFT-LCDs by Three-dimensional Simulation

Woo-Sang Park, Sam-Min Ko

School of Electrical Engineering, Inha University

#### Abstract

본 연구에서는 최초로 TFT-LCD의 단위 화소 내에 존재하는 화소 및 각종 전극간 저항 성분을 총 소비 전력으로부터 엄정하게 계산하였다. 단위 화소 내의 총 소비전력은 3차원적 액정의 분자배열 분포에 대하여, 전류 연속방정식을 만족하는 전위 분포로부터 얻어졌으며, 전위 분포의 시뮬레이션에 있어서는 유한한 크기의 복수 전극에 의한 측면 전장 효과가 고려되었다. 그 결과, 3차원적인 방법으로 계산된 정확한 화소 저항은 기존의 접근방법으로부터 얻어진 값에 비하여 무려 15% 가량 작은 것이 확인되었으며, 또한 데이터-공통 전극 및 화소-데이터 전극 간 저항 또한 무시할 수 없을 정도의 값이 나타남을 확인하였다.

**Key Words** : TFT-LCDs, Resistances, Three-dimensional simulation, director profile, potential profiles

#### 1. 서 론

최근들어, TFT-LCD의 응용범위가 고품질의 TV 및 모니터, 이동식 디스플레이나 마이크로 프로젝션 등으로 확대됨에 따라, 고정세 디스플레이의 요구가 급격히 증가하고 있다. 이러한 TFT-LCD는 작은 화소 크기에 의해 화소 주변의 버스 라인과 화소 전극 사이의 간격이 불가피하게 협소하기 때문에, 실질적인 경우에 있어서 화소 전극 내의 균일 전장을 가정한 1차원적인 모델링은 불충분하며, 따라서 TFT-LCD의 소자 구조설계 및 물성 파라미터의 최적화 설계에 있어 더욱 정교한 시뮬레이션 기법이 요구된다[1, 2]. 특히, 화

소 저항은 직접적으로 전압유지비(voltage holding ratio)에 영향을 미칠 뿐만 아니라, 전극간 저항은 디스플레이 패널의 표시 품질을 저해하는 상주직류(residual DC)를 발생시켜, TFT의 구조 및 구동 파형 최적 설계에 있어서 직접적으로 정전용량 만큼이나 중요한 파라미터이기 때문에, 이에 대한 정확한 예측이 요구됨에도 불구하고, 현재 대부분의 3차원적 시뮬레이션 기법은 디스클리네이션 라인의 위치와 움직임 등, 광학적 현상의 해석에만 국한되어 있을 뿐, 화소 전극 및 각종 전극간 저항의 엄정한 계산을 위한 연구는 전혀 이루어지지 않고 있다.

따라서, 본 연구에서는 단위 화소 내에서의 3차원적 분자배열 분포와 전위 분포를 이용하여, 측면 전장에 영향을 받는 화소 및 전극간 저항을 계산하는 새로운 방법을 제안한다. 계산에 있어서, 우선 3차원적인 전위 분포와 분자배열 분포를 시뮬레이션한 뒤, 이러한 분자배열 분포에 의한 전도도 분포로부터 계산 영역 내의 총 소비전력을 얻어낸 후, 최종적으로 총 소비전력으로부터 TFT-LCD 단위화소의 화소 및 각종 전극간 저항을 얻어낸다.

## 2. 본 론

### 2.1 이론적 배경

액정의 방향자 분포  $n(x, y, z)$ 는 액정의 거동에 관련된 다음의 운동 방정식을 시뮬레이션 함으로써 얻을 수 있다[3]:

$$\begin{aligned} \gamma \frac{\partial n_i}{\partial t} = & \frac{1}{3} (-K_{11} + 3K_{22} + K_{33})(n_j Q_{ji,il}) \\ & + (K_{11} - K_{22})n_j (Q_{i,li} + Q_{jl,li}) \\ & + \frac{(K_{33} - K_{11})}{2} \times \\ & n_j [2Q_{lm,m} Q_{ji,i} + 2Q_{lm} Q_{ji,lm} - Q_{lm,i} Q_{lm,j}] \\ & + 2q_0 K_{22} n_j (\epsilon_{iml} Q_{ij,m} + \epsilon_{jml} Q_{li,m}) \\ & + \epsilon_0 \Delta \epsilon n_j \phi_j \phi_i + \lambda n_i \end{aligned} \quad (1)$$

$$\text{단, } Q_{ij} = n_i n_j - \delta_{ij} / 3$$

여기서, 반복되는 첨자에 대해서는 아인슈타인 표기법을 따랐다.  $\gamma$ 는 회전 점성계수,  $n_i$ 는 분자 방향자  $n$ 의 직교좌표 성분, 그리고  $\lambda$ 는 라그랑지 승수로써 방향자를 항상 단위 벡터로 유지하기 위한 파라미터이다.  $K_{11}$ ,  $K_{22}$ , 그리고  $K_{33}$ 는 각각 액정의 스플레이(splay), 트위스트(twist), 그리고 밴드(bend) 탄성계수를 의미하며,  $q_0$ 는 액정의 카이랄리티(chirality)를 나타낸다. 한편, 식 (1)에서의 전

위 분포  $\phi(x, y, z)$ 는 맥스웰 방정식으로부터 유도되는 비등방 매질에서의 라플라스 방정식으로부터 얻을 수 있다[4]:

$$(\epsilon_{ij} \phi_{,j})_{,i} = 0, \quad \epsilon_{ij} = \epsilon_{\perp} \delta_{ij} + (\epsilon_{\parallel} - \epsilon_{\perp}) n_i n_j \quad (2)$$

여기서,  $\epsilon_{\parallel}$ 과  $\epsilon_{\perp}$ 는 각각 액정 방향자의 장축 및 단축 방향 비유전율을 의미한다.

이제, 분자배열 분포와 전위분포를 이용하여 단위화소 내에 존재하는 모든 종류의 저항을 얻을 수 있는 효과적인 방법에 대하여 기술하고자 한다. 분자배열 분포가 임의의 가상의 인가전압에 의하여 고정되어 있다고 가정하면, 분산된 전도도 분포를 가지는 매질에서 전도와 관련된 전위분포는 전류 연속 방정식에 기초한 다음의 방정식으로부터 얻어질 수 있다.

$$(\sigma_{ij} \phi_{c,j})_{,i} = 0, \quad \sigma_{ij} = \sigma_{\perp} \delta_{ij} + (\sigma_{\parallel} - \sigma_{\perp}) n_i n_j \quad (3)$$

여기서,  $\sigma_{ij}$ 는 액정의 전도도 텐서를 의미하며,  $\sigma_{\parallel}$ 과  $\sigma_{\perp}$ 는 각각 액정 방향자의 장축 및 단축 방향 전도도를 의미한다. 한편, 계산 영역 내에서의 총 전력 소모량은 식 (3)으로부터 계산된 전도와 관련된 전위분포  $\phi_c(x, y, z)$ 를 이용하여 다음과 같이 표현할 수 있다.

$$W_R = \int_{va} (\phi_{c,i} \sigma_{ij} \phi_{c,j}) dv \quad (4)$$

$Vol$ 은 계산 영역 전체의 부피를 나타낸다. 이와는 다르게, 전체 소모 전력량을 표현하는 또 다른 접근방법은 계산 영역 내에 존재하는 각종 전극간 저항 혹은 컨덕턴스 파라미터를 이용하는 것이다.

$$W_R = \sum_{i=1}^N \sum_{j>i}^N G_{ij} V_{ij}^2 \quad (5)$$

$N$ 은 계산 영역 내의 전극 개수를,  $V_{ij}$ 는  $V_{ij} = V_i - V_j$ 이며,  $V_i$ 와,  $V_j$ 는 각각  $i$  및  $j$  번째 전극에 인가된 가상의 전압을 의미한다.  $G_{ij}$ 는  $i$ 와  $j$  번째 전극간 컨덕턴스를 나타낸다. 따라서, 가상의 전압에 대한 총 전력 소모량이 식 (4)로 부터 계산되면, 모든 종류의 컨덕턴스는 식 (5)에 의하여 결정되며, 컨덕턴스를 계산함으로써, 최종적으로 이를 역수 취함으로써, 저항성분  $R_{ij} = 1/G_{ij}$ 을 얻어낼 수 있다.

### 3. 수치해석

액정의 분자배열 분포를 얻기 위해서는 분자배열 분포와 전위분포가 서로 결합되어 있기 때문에, 식 (1)과 (2)를 서로 교번하여 시뮬레이션 하여야 하며, 계산 과정은 그림 1에 나타내었다.

수치해석적 방법으로, 본 연구에서는 비등방 탄성계수 모델에 대한 방정식이 매우 복잡한 비선형성을 나타내고 있어, 비선형 방정식에 적합한 유한차분법(FDM: finite difference method)를 적용하였다. 또한, 계산 영역과 경계 조건의 복잡성에 의하여, 균일 격자계를 사용하였다. 시간 적분법에 있어서, 비선형 방정식을 implicit 한 방법으로 적용하는데에 어려움이 있어, 이를 극복하기 위하여 explicit 방법이 적용되었다. 화소 및 각종 전극의 구조와 계산 영역의 구조, 그리고 화소 및 각종 전극간 저항 성분들이 그림 2에 묘사되어 있다. strong anchoring을 가정하고 있기 때문에, 표면에서의 분자들은 고정되어 있으며, 러빙 방향과 프리틸트 각에의 해 결정된다.  $z$ -방향의 계산영역을 축소하기 위해서, 계산 영역의  $z$ -방향 끝에는 노이먼(Neumann) 경계 조건이 적용되었으며,  $xy$ -평면에

서는 무한히 반복되는 화소 구조를 묘사하기 위하여, 주기 경계 조건이 각각  $x$ -,  $y$ -방향 끝에 적용되었다.

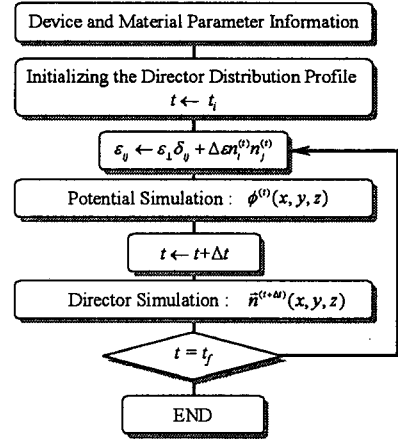


그림 1. 분자배열 분포 및 전위 분포를 얻기 위한 반복적 시뮬레이션 과정

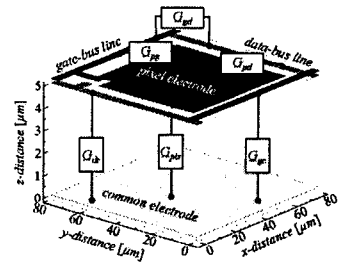


그림 2. 시뮬레이션에 적용된 화소 구조와 화소 및 각종 전극간 컨덕턴스

한편 화소 및 각종 저항을 계산함에 있어서는,  $xy$ -평면에서의 주기 경계조건으로 인하여, 실제 전극의 개수는 4개로 축소되며, 이에 따라 총 6개의 전극간 저항 성분이 존재하게 된다. 따라서, 미지의 6개 저항 성분을 계산하기 위해서는 6개의 서로 독립적인 연립방정식을 구성해야 한다.

$$\sum_{i=1}^N \sum_{j>i}^N G_{ij} V_{ij}^2 = \int_{Vol} (\phi_{c,i} \sigma_{ij} \phi_{c,j}) dv \quad (6)$$

식 (6)의 우변, 즉 총 소모 전력량을 계산하기 위하여, 우선, 4개의 전극에 임의의 가상의 전압을 인가하고 전도에 관련된 전위분포를 계산한다. 또한, 이러한 가상의 전압 set는 식 (6)의 좌변에  $G_{ij}$  앞의 계수로 구성되어진다. 이러한 과정을 6번 반복함으로써, 우리는  $V_{ij}^k$ 으로 구성된  $6 \times 6$  차원의 계수 행렬과  $6 \times 1$  차원의 소모 전력 행렬을 얻을 수 있다. 결과적인 행렬식은 다음과 같다.

$$\begin{bmatrix} (1)V_{12}^1 & (1)V_{13}^1 & (1)V_{14}^1 & (1)V_{23}^1 & (1)V_{24}^1 & (1)V_{34}^1 \\ (2)V_{12}^2 & (2)V_{13}^2 & (2)V_{14}^2 & (2)V_{23}^2 & (2)V_{24}^2 & (2)V_{34}^2 \\ (3)V_{12}^3 & (3)V_{13}^3 & (3)V_{14}^3 & (3)V_{23}^3 & (3)V_{24}^3 & (3)V_{34}^3 \\ (4)V_{12}^4 & (4)V_{13}^4 & (4)V_{14}^4 & (4)V_{23}^4 & (4)V_{24}^4 & (4)V_{34}^4 \\ (5)V_{12}^5 & (5)V_{13}^5 & (5)V_{14}^5 & (5)V_{23}^5 & (5)V_{24}^5 & (5)V_{34}^5 \\ (6)V_{12}^6 & (6)V_{13}^6 & (6)V_{14}^6 & (6)V_{23}^6 & (6)V_{24}^6 & (6)V_{34}^6 \end{bmatrix} \begin{bmatrix} G_{12} \\ G_{13} \\ G_{14} \\ G_{23} \\ G_{24} \\ G_{34} \end{bmatrix} = \begin{bmatrix} (1)W_R \\ (2)W_R \\ (3)W_R \\ (4)W_R \\ (5)W_R \\ (6)W_R \end{bmatrix} \quad (7)$$

여기서,  $(k)V_{ij}^k$ 는  $k$  번째 전압 구성을,  $(k)W_R$ 은 그 전압 구성에 대한 총 소모 전력을 의미한다.

그림 3 (a)와 (b)는 각각 5V의 인가전압 하에서, 3차원적 시뮬레이션 기법으로부터 계산된 전위 분포와 분자배열분포를 보여주고 있다. 그림 4는 전압이 인가된 뒤에, 시간에 따른 저항의 변화를 보여주고 있다. 그림 4로 부터, 3차원적인 방법으로 계산된 저항은 1차원적인 방법에 비해 무려 15% 이상 작게 계산된 것을 확인할 수 있었으며, 이는 측면전장이 고려되어 전류의 경로가 증가하기 때문인 것으로 해석된다. 다른 전극 간 저항 또한, 그림 4에 표시되어 있다. 이중 특히, 데이터-공통 및 화소-데이터 전극 간 저항 값은 무시할 수 없을 정도의 값임을 확인하였으며, 따라서 이러한 저항 값들은 미세한 TFT와 구동 파형의 최적 설계에 반드시 고려되어야 함을 알 수 있다.

#### 4. 결 론

본 연구에서는 TFT-LCD의 단위 화소 내에 존재하는 화소 및 각종 전극 간 저항을, 3차원적인

시뮬레이션 기법으로부터 얻어진 분자배열분포와 전위분포를 이용하여 엄정하게 계산하는 새로운 방법을 제안하였다. 그 결과, 3차원적 기법으로 계산된 화소 저항은 1차원적 방법과 매우 큰 차이를 보였으며, 데이터-공통, 혹은 화소-데이터 전극 간 저항은 무시할 수 없을 정도로 적은 값을 가짐이 확인되었다. 따라서 이러한 저항 값들은 미세한 TFT와 구동 파형의 최적 설계에 반드시 고려되어야 할 주요한 파라미터가 될 것으로 기대된다.

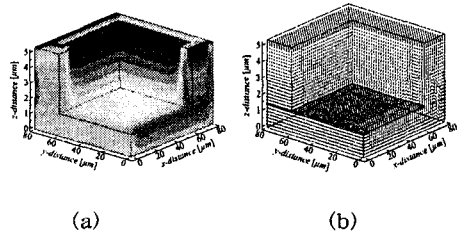


그림 3. (a) 3차원적 전위 및 (b) 분자배열 분포

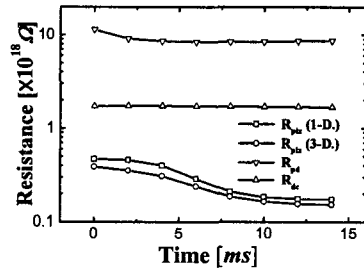


그림 4. 시간에 따른 화소 및 각종 전극 간 저항 값의 변화

#### 참고 문헌

- [1] M. Kimura, T. Ozawa, S. Inoue, IEICE Trans. Electron. E83-C. p.513, 2000.
- [2] J. E. Anderson, P. J. Bos, C. Cai, A. Lien, SID'99 DIGEST, p.628, 1999.
- [3] S. Dickmann, J. Escher, O. Cossalter, D. A. Mlynski, SID'93 DIGEST, p.638, 1993.
- [4] M. Kitamura, SID'95 DIGEST, p.540, 1995.