

# LCD 소스 드라이버의 출력 버퍼 설계

## Output-Buffer design for LCD Source Driver IC

김진환\*, 이주상\*\*, 유상대\*\*\*  
Kim Jin-hwan, Lee Ju-Sang, Yu Sang-dae

**Abstract** - The proposed output buffer is presented for driving large-size LCD panels. This output buffer is designed by adding some simple circuitry to the conventional two-stage operational amplifier. The proposed circuit is simulated in a high-voltage 0.35um CMOS process with HSPICE. The simulated result is more improved settling time than that of conventional one.

**Key Words** : Output-Buffer, LCD, Source Driver, Settling time, Op-Amp

### 1. 서론

Flat Panel Display(FPD)는 무게, 부피와 전력소모가 큰 Cathode Ray Tube(CRT)를 대체하기 위하여 지난 20여년간 많은 연구가 행하여져 왔다. FPD의 주 응용분야로는 상용제품인 대화면 TV, HDTV, 휴대용 컴퓨터, 캠코더의 viewfinder, 자동차용 디스플레이와 군용제품인 헬멧에 부착된 디스플레이, 정보통신용 멀티미디어 등이 있으며 화질이 우수한 평판형 디스플레이에 대한 요구는 계속 급증하고 있는 추세이다. 이러한 FPD 소자들 중에서도 TFT-LCD는 액정 패널, source driver IC, gate driver IC, 구동회로 등으로 이루어지는 하나의 module이며 이러한 구성품 중 data driver IC는 액정 패널의 표시단위인 화소(pixel)의 액정에 전압을 인가해 주는 장치이며, 백라이트(back light)와 함께 TFT-LCD module 소비전력의 대부분을 차지하는 구성품이다. 또한 화소에 직접 화면 정보를 전달하는 장치이기 때문에 화질에도 큰 영향을 미치는 구성 요소라고 할 수 있다.

본 논문은 TFT-LCD의 중요 요소인 source driver IC에서도 직접 화소에 전압을 인가하는 출력버퍼를 High-voltage Hynix 0.35um CMOS 공정을 이용하여 설계하였으며 SPICE(simulation program with integrated circuit emphasis) 계열의 Meta-software사의 HSPICE를 통해 검증해 보았다.

### 2. TFT-LCD 의 구성 및 동작원리

저자 소개

- \* 金 眞 煥 : 慶北大學 電子工學科 碩士課程
- \*\* 李 周 相 : 慶北大學 電子工學科 博士課程
- \*\*\* 劉 相 大 : 慶北大學 電子工學科 教授 · 工博

TFT-LCD를 구성하는 전체 System 구성도를 나타내면 그림 1과 같다. Computer의 graphic controller에서 입력되는 digital 화상 data가 LCD timing control ASIC으로 입력된다. TFT-LCD는 digital 방식으로 동작하기 때문에 입력되는 data가 analog인 경우는 analog 신호를 digital 신호로 변환시켜주는 A/D 회로를 LCD timing control ASIC과 같이 사용해야 한다. Timing control ASIC에서는 입력된 digital data를 source driver IC가 처리 가능한 형태의 digital 신호로 변환하고 source 와 gate driver IC 구동에 필요한 각종 timing control 신호등 제어신호를 발생시킨다. Analog 회로에서는 단단계 gray scale 표시에 필요한 표준전압을 만들어 source driver IC에 공급한다. TFT를 On-Off 할 수 있는 전압도 analog 회로에서 만들어 gate driver IC에 공급하여 gate 신호 배선으로 순차적으로 출력되도록 한다. Inverter는 backlight lamp로 사용되는 CCFL(cold cathode fluorescent lamp)에 전원을 공급하며 lamp 전류를 조절하여 LCD 화면 밝기를 조절한다. 고해상도 LCD에서는 digital data 신호와 clock 신호의 주파수가 증가하여 computer system과 LCD module 사이의 interface에서 신호왜곡(distortion)과 EMI(electro magnetic interference) 등의 문제가 발생하여 Low Voltage Differential Signaling(LVDS)과 같은 신호 형태로 변환하여 전송하는 신기술이 개발되어 사용되고 있다. 고해상도 LCD 구동에서 digital data 신호와 clock 신호의 주파수가 증가되는 문제점을 해결하기 위하여 digital data를 홀수와 짝수 번째 화소 data로 분주하여 전송하는 방법을 사용하기도 하는데 이 경우 clock 신호와 data 신호의 주파수는 반감되지만 source driver IC의 data input 배선이 두 배로 증가된 dual port input source driver IC가 필요한 단점이 있다.

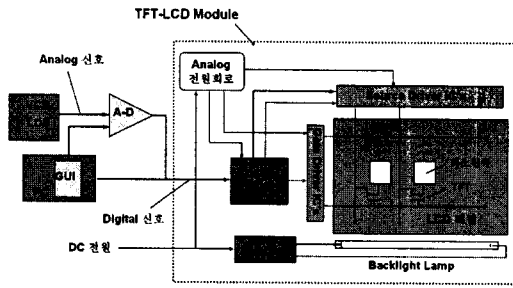


그림 1 TFT-LCD system 전체 구성도

TFT-LCD에서는 두 종류의 driver IC가 사용되며 row driver IC는 TFT-Array의 gate 신호배선을 순차적으로 선택하여 scan 신호를 발생하는 역할을 하고 column driver IC는 화상정보 digital data를 화소전압으로 변경하여 data 신호 배선에 인가하는 역할을 한다. Row와 column driver IC는 각각 gate 신호배선과 data 신호배선을 구동하기 때문에 gate driver IC와 data driver IC라 부르며 data driver IC는 TFT의 source 전극을 구동하는 의미에서 source driver IC라고도 한다. Gate driver IC가 주사선을 선택하여 scan pulse를 인가하여 TFT를 On 상태로 해주면 source driver IC는 data를 각각의 신호배선을 통하여 액정 cell에 신호 전압을 인가하는 역할을 한다.

### 2.1 Source driver IC의 동작원리

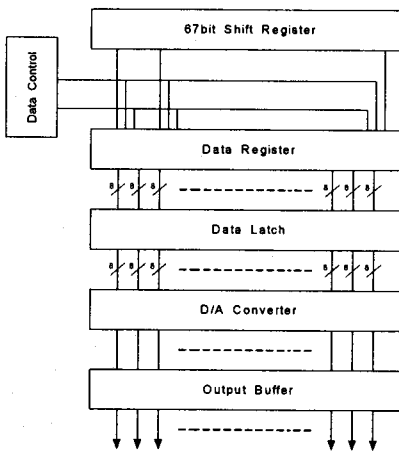


그림 2 Source driver IC의 구성도

입력신호로는 RGB 각각 8bit digital 화상정보 data, gray scale 표시용 표준전압, 그리고 driver IC의 digital 동작을 제어하는 각종 timing 신호가 있다. Shift register가 clock과 동작시작을 알리는 carry 신호를 받아 동작을 시작하면 각 register 단은 shift clock에 따라 pulse를 순차적으로 이동시키고 이러한 동작에 맞추어 data register에 입력 digital data를 하나씩 저장시킨다. 이런 과정을 반복하여 한 개의 수평 line의 data 저장에 모두 끝나면 load pulse에

의하여 latch로 한꺼번에 내려보낸다. Latch에 입력된 화상 data 정보는 level shifter와 digital-to-analog(D/A) converter를 통하여 외부에서 인가된 16개의 gray-scale 표준전압을 기준으로 256개의 gray scale 전압을 선택적으로 출력하고 이를 출력버퍼를 통하여 전류증폭이 된 다음 data 신호 배선으로 모든 channel에서 동시에 출력한다. 따라서 하나의 gate 신호 배선에 연결된 화소에 동시에 data 전압이 인가되므로 line-by-line 순차구동으로 TFT-LCD를 동작시킨다.

또한 source driver IC의 출력단은 데이터 라인에 연결되어, 게이트 드라이버의 스캐닝 신호와 동기하여 데이터 라인에 화상신호를 내보낸다. 이와 같은 동작이 게이트 라인에 연결된 모든 화소에 동시에 이루어져야 하기 때문에 source driver IC는 고속으로 동작하여야 한다. 액정에 dc 전압이 걸리지 않도록 신호전압을 매 프레임마다 반전시켜 주어야 하므로 source driver에서 출력되는 화상신호의 스윙폭이 필요한 신호 레벨보다 2배가 되어야 한다. 또한 많은 그레이 레벨을 구현하기 위해서는 출력되는 신호전압의 오차가 작아야 하며, 고화질을 실현하기 위해서는 화소의 수가 많아지므로 출력 단자의 수가 많아진다. Source driver IC는 이러한 요구 조건들을 만족시킬 필요가 있다.

### 3. Source driver IC의 출력버퍼 설계

Source driver IC에서 기존의 출력 버퍼로 사용되어진 rail-to-rail 풀디드 캐스캐드 연산증폭기의 회로도이다. 이 연산증폭기는  $V_{ss}$  부터  $V_{dd}$  까지 단일 전압이든 rail-to-rail 구동을 하기 위해 입력단에 NMOS 차동 입력단과 PMOS 차동 입력단을 병렬로 사용하였으며, 전체적인 구조는 풀디드 캐스캐드 구조로 이루어져 있다.

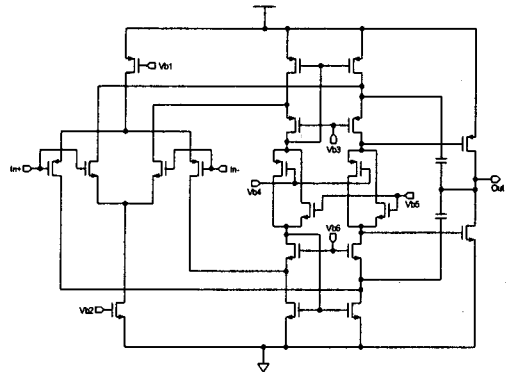


그림 3 Rail-to-rail 풀디드 캐스캐드 구조의 연산 증폭기 회로도

기존의 구조를 이용하여 직접 설계해 보았고 그림 4에서 보인 것처럼 연산 증폭기의 AC 특성을 Hspice 시뮬레이션을 통해 확인한 결과 open loop gain은 110 dB 이상이었으며, phase margin은 63° 정도였다.

그림 5는 30인치 UXGA급 TFT-LCD 패널의 데이터

라인 로드의 Transient 성능을 측정하기 위한 시뮬레이션 모델을 나타내며 측정 결과 상승 slew-rate는 3 V/us 였고, 하강 slew-rate는 3.75 V/us 였다. 정상 상태 전류는 입력 신호 전압의 DC 수준에 따라 차이가 있으며, 약 13  $\mu$ A ~ 15  $\mu$ A 였다.

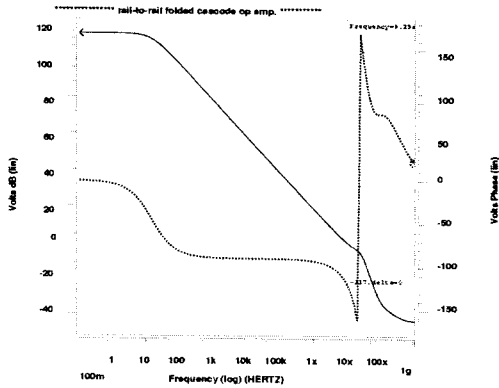


그림 4 연산증폭기의 AC 특성 측정 결과

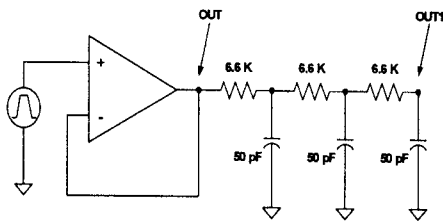


그림 5 Transient 성능 측정을 위한 시뮬레이션 모델

데이터 라인 구동시의 RC 지연을 보상하기 위해 pre-emphasis 구동 방법을 이용하였다. 강조 신호 전압을 영상 신호의 초기에 실어줌으로써 데이터 라인을 원하는 영상신호 전압까지 빠르게 충전시키는 방법이다. 그림 7에서 보듯이 기존의 것보다 빠른 settling time을 가지는 것을 출력 파형을 통해 확인해 보았다.

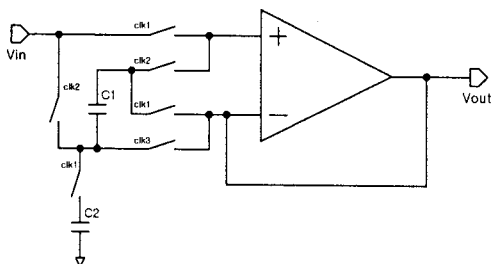


그림 6 Pre-emphasis 출력 버퍼

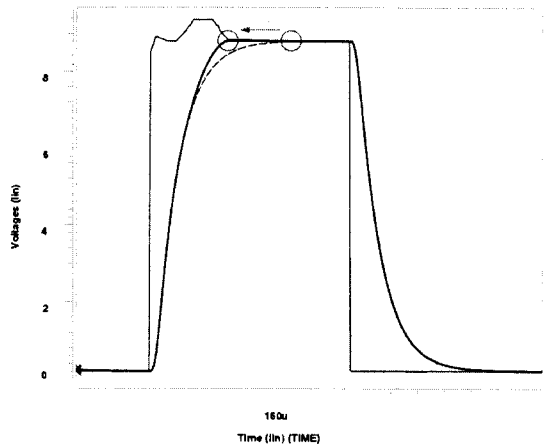


그림 7 Pre-emphasis 출력버퍼의 시뮬레이션 결과

#### 4. 결론

본 논문에서는 TFT-LCD 구동용 source driver의 출력 버퍼를 기존의 구조인 rail-to-rail 폴드드 캐스코드 형태에 class-AB 출력단을 연결된 연산증폭기를 직접 설계하고 검증해 본 결과 110 dB 이상의 높은 전압 이득과 63°의 phase margin을 얻었다. 30인치 UXGA급 데이터 로드 라인을 가정한 모델을 이용하여 transient 시뮬레이션해 보았다. 결과를 바탕으로 이를 개선하기 위해 pre-emphasis 구동방법을 이용하여 기존의 구조보다 더 빠른 settling time을 가지는 것을 확인하였다.

대화면 고해상도 TFT-LCD 패널을 구동할 수 있기 위해서는 좀 더 낮은 정상상태 전류 크기에서 높은 슬루율을 갖는 연산증폭기의 설계와 더불어 단일 이득 증폭기로 사용되는 출력버퍼의 입,출력 전압 편차(offset)를 보상할 수 있는 기술이나 새로운 구동방법의 연구도 필요할 것이다.

#### 참 고 문 헌

- [1] 권오경, "Flat Panel Display를 위한 구동 방식 및 구동회로", 전자공학회지, 3호, 제 22권, pp. 324-337, 1995. 3.
- [2] 이승훈, 김범섭, 송민규, 최중호 공저, "CMOS 아날로그/혼성모드 집적 시스템 설계(上)", Σ 시그마프레스, 1999.
- [3] 김상수 외 7명 공저, "디스플레이 공학", 청범 출판사, 2000.
- [4] 김성중, "대면적 고해상도 TFT-LCD 패널을 위한 구동 방법 및 구동 회로 설계", 한양대학교 2003. 6.